



UNIVERSIDAD
NACIONAL DE
SAN MARTÍN

ESCUELA
DE CIENCIA
Y TECNOLOGÍA

Desarrollo de un estimulador cerebral implantable para uso experimental en animales pequeños

Alumno: Paladino Mariano

ECyT – UNSAM

Carrera: Ingeniería Biomédica

Legajo N°: 4145-10

Supervisores: Daniela Andres (ECYT- UNSAM) - Daniel Cerquetti
(FLENI)

Resumen

La estimulación cerebral profunda (en inglés *deep brain stimulation*: DBS) trae grandes beneficios en diferentes patologías neurológicas, mejorando la calidad de vida de los pacientes. Sin embargo, todavía queda mucho por desarrollar en torno a esta terapia. En particular la aparición de nuevas tecnologías permitirá no sólo abaratar los costos, sino también cambiar la gran cantidad de variables que hay en juego en la estimulación cerebral para poder diseñar nuevos tratamientos y mejorar los actuales. Es por esto que el uso experimental de un estimulador cerebral en animales pequeños tiene gran importancia. El objetivo de este trabajo fue construir dicho estimulador, cumpliendo con ciertos requisitos para su uso en animales pequeños y ofreciendo al investigador la posibilidad de programar múltiples variables. Para el dispositivo se utilizó un microprocesador de tipo comercial, un circuito electrónico simple y un lenguaje de programación amigable, permitiendo la modificación del mismo para mejoras futuras. Luego de realizados los ensayos en un banco de pruebas se pudo lograr un estimulador que cumple con los requisitos mencionados y puede ser utilizado como herramienta para diseñar futuros tratamientos. Por último se realizaron pruebas *in vitro* utilizando diferentes tipos de protocolos programados para observar la variación en la dependencia del decaimiento del potencial eléctrico con el espacio. Los resultados obtenidos permiten concluir que diferentes protocolos logran estimular un radio de tejido diferente entregando la misma energía eléctrica por unidad de tiempo, con lo cual se puede optimizar el sitio anatómico estimulado sin variar el riesgo de termolesión. Esta función no se encuentra disponible en dispositivos comerciales de estimulación para uso en humanos, lo cual refuerza la necesidad de investigar en el tema.

1. Introducción

La terapia de estimulación cerebral profunda (DBS por sus siglas en inglés: *deep brain stimulation*) surgió históricamente de observaciones que realizaron grupos de cirujanos en los años 50, en las cuáles la estimulación eléctrica de alta frecuencia producía un efecto positivo sobre los síntomas motores de la enfermedad de Parkinson (Miocinovic, Somayajula et al. 2013). Los efectos beneficiosos se consiguen mediante la estimulación de alta frecuencia vía electrodos implantados, lo que en términos simples elimina eléctricamente la actividad anormal, produciendo una lesión virtual (Montgomery Jr. 2016). En este principio básico reside la terapia de DBS para los trastornos del movimiento, un conjunto de patologías que tienen su origen en los ganglios basales (Mahlknecht, Limousin et al. 2015).

La estimulación cerebral profunda ha mostrado proporcionar beneficios significativos para las personas con una variedad de trastornos del movimiento y patologías neuropsiquiátricas, incluyendo la enfermedad de Parkinson, distonía, temblor esencial, síndrome de Gilles de la Tourette, depresión mayor y síndromes compulsivos (Andres and Darbin 2017). El efecto de la estimulación ocurre al actuar sobre centros anatómicos específicos del cerebro, aliviando los síntomas de estas enfermedades (Breit, Schulz et al. 2004). Los trastornos del movimiento se cuentan entre las indicaciones más aceptadas, para los que el centro ventromedial del tálamo (Vim), núcleo subtalámico (STN) y globo pálido interno (GPI) son los objetivos de DBS más comúnmente usados (Patricia and Stephen 2009). Por ejemplo, en el caso de la enfermedad de Parkinson la estimulación subtalámica reduce la discapacidad motora y mejora notablemente la calidad de vida en pacientes con complicaciones motoras tempranas y/o avanzadas (Ondo, Jankovic et al. 1998, Schuepbach, Rau et al. 2013). También en enfermedad de Parkinson estudios de seguimiento a largo plazo reportaron mejorías importantes en la movilidad y las disquinesias (movimientos anormales e involuntarios causados por el tratamiento farmacológico prolongado con levodopa) estimulando el tálamo (Ondo, Jankovic et al. 1998, Benabid, Chabardes et al. 2009, Schuepbach, Rau et al. 2013). Otro trastorno del movimiento que se puede tratar con estimulación cerebral es el temblor esencial, en cuyo caso la estimulación se aplica sobre el tálamo motor (Ondo, Jankovic et al. 1998). En este caso el tratamiento con DBS es seguro y eficaz, aunque se ha sugerido que su uso se limite a pacientes en los que el temblor de alta amplitud resulta directamente en una discapacidad funcional significativa (Servello, Porta et al. 2008). En pacientes con síndrome de Gilles-de-la-Tourette también se han observado notables

mejorías con estimulación cerebral aplicada al tálamo motor (Kern and Kumar 2007, Ackermans, Duits et al. 2010). Como se puede observar, la estimulación en ciertas zonas del cerebro no es específica sólo para un tipo de enfermedad, sino que puede ser útil para distintas patologías (Breit, Schulz et al. 2004, Zesiewicz, Elble et al. 2005, Servello, Porta et al. 2008). Las indicaciones clínicas, efectos terapéuticos y efectos secundarios de estos objetivos cerebrales difieren en cada patología y requieren diferentes enfoques para el ajuste de los parámetros de estimulación (ver más abajo) (Patricia and Stephen 2009).

Como ocurre con otros tratamientos quirúrgicos, el tratamiento de estimulación cerebral debe reservarse exclusivamente para los pacientes en quienes el beneficio sintomático será mayor que el riesgo quirúrgico (Benabid, Chabardes et al. 2009). En conjunto, los ejemplos mencionados muestran que los pacientes que reciben este tipo de terapia tienen una disminución considerable en los síntomas que presentan sus respectivas enfermedades mejorando así notablemente su calidad de vida, por lo cual puede pensarse que la estimulación cerebral es un tratamiento muy eficaz y con un alto porcentaje de efectividad (Medtronic 2015).

La estimulación cerebral se realiza mediante un dispositivo médico implantado quirúrgicamente como el que se muestra en la figura 1 (Medtronic , Medtronic 2015). Este dispositivo envía impulsos eléctricos a través de un cable aislado, el cual se encuentra conectado a un electrodo implantado en la estructura *target* o blanco del cerebro. Cabe señalar que la punta del electrodo debe encontrarse dentro del área cerebral objetivo o blanco (target quirúrgico o anatómico) (Machado, Rezai et al. 2006). El dispositivo se implanta bajo la piel cerca de la clavícula, el pecho o sobre el abdomen (figura 2). Los parámetros eléctricos que se pueden ajustar comúnmente en los dispositivos comerciales son la tensión, el ancho de pulso, frecuencia y contactos de estimulación. Los electrodos más usados comúnmente tienen 4 contactos que permiten dos modos de estimulación: monopolar, donde uno o varios electrodos son el cátodo (negativo) y el generador de pulso implantado el ánodo (positivo), o bipolar, donde uno o varios electrodos hacen las veces de cátodo y otro de ánodo (Medtronic). Para una tensión dada, ancho de pulso y frecuencia, la estimulación monopolar se extiende a un mayor volumen de tejido cerebral y es más eficiente terapéuticamente que la estimulación bipolar. Sin embargo, la corriente propagada es menor con la estimulación bipolar, la cual puede ser muy útil para minimizar los efectos secundarios relacionados con la estimulación (Medtronic 2015). La tabla 1 muestra los parámetros eléctricos típicos que se utilizan en los diferentes protocolos terapéuticos según el objetivo cerebral seleccionado para la estimulación y la patología.



Figura 1) Neuroestimador para humanos marca Medtronic, modelo SOLETRA (izquierda) y ACTIVA (derecha).

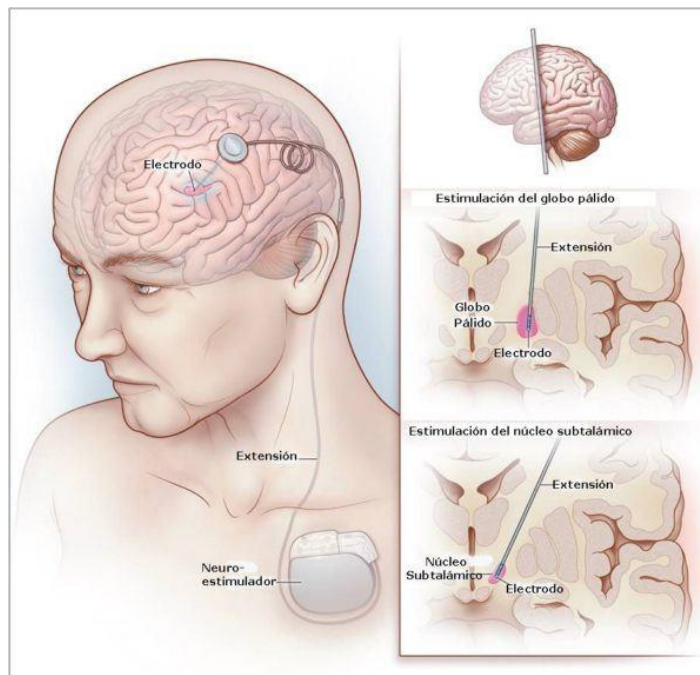


Figura 2) Neuroestimulador para humanos implantado en la región subclavicular.
 [<https://demedicina.com/sintomas-del-parkinson/>]

	STN	GPI	Tálamo
Trastorno	Parkinson	Parkinson o Disonía	Temblor
Tamaño del objetivo relativo	+	++	++
Lateralidad	Principalmente bilateral	Principalmente bilateral	Unilateral o bilateral
Rango de tensión para estimulación monopolar	2 – 4 V	1.5 – 5 V	2 – 3.5 V
Rango ancho de pulso	60 – 90 μ s	60 – 450 μ s	60 – 90 μ s
Rango frecuencia	130 – 185 Hz	130 – 185 Hz	130 – 185 Hz
Rango de corriente	25 – 60 μ A	30 – 120 μ A	25 – 60 μ A
Aparición de efectos de la estimulación	Principalmente inmediato	Progresivo	Inmediato
Patrón de estimulación	Continuo	Continuo	Continuo
Posibles efectos secundarios de la estimulación	Disartria Disquinesia Síndrome Piramidal Diplopía Parestesias Afectivos	Disartria Síndrome Piramidal Flashes visuales Pseudo aquinesia	Parestesias Síndrome Piramidal Disartria Inestabilidad Ataxia
Macro-estimulación intraoperatoria	Útil para la identificación de estructuras	No es útil	Útil para la identificación de estructuras
Dispositivo de control del paciente	Útil	Útil	Esencial

Tabla 1) Objetivos de DBS, indicaciones y parámetros eléctricos típicos. Modificado de (Patricia and Stephen 2009). DBS: deep brain stimulation, GPI: globo pálido interno, STN: núcleo subtalámico.

Los dispositivos comerciales disponibles en la actualidad presentan un tamaño muy reducido y son de muy poco peso, con baterías de larga duración con una vida aproximada de 3 a 5 años (siempre dependiendo del programa preestablecido) o baterías recargables y una vida aproximada del dispositivo de alrededor de 9 años. Entre las características que poseen se encuentran: amplitud en modo tensión 0-10 V, modo corriente 0-25 mA, ancho de pulso 60-450 μ seg, rango de 10-250 Hz (Medtronic). El sistema se completa con un dispositivo externo con pantalla LCD que le permite al paciente llevar un control de la terapia, apagar o encender el estimulador y que le avisa con tres meses de anticipación aproximadamente si es necesario el reemplazo de la batería. En ciertos casos, dispositivos nuevos permiten tener grupos de programas con diferentes algoritmos de estimulación, lo que ofrece a los médicos la posibilidad de realizar ajustes de terapia para distintos niveles de actividad y personalizados para cada paciente. De esta manera, el paciente puede alternar entre las distintas opciones de estimulación programada dependiendo de las diferentes actividades que esté realizando (caminar, hablar, descansar, etc.) (Medtronic , Weaver, Follett et al. 2009).

En general, se puede afirmar que la estimulación cerebral brinda beneficios que pueden ayudar a los pacientes a tener un estilo de vida autónomo:

- La capacidad para ajustar los parámetros de estimulación, de acuerdo con las necesidades del paciente y la progresión de la enfermedad (Medtronic , Weaver, Follett et al. 2009).
- Ausencia de mantenimiento diario (excepto para el sistema recargable).
- Rutina de medicamentos simplificada, reducción de dosis (Kumar, Lozano et al. 1998, Contarino, Daniele et al. 2007).
- Alivio potencial de efectos secundarios relacionados con la terapia farmacológica (Kumar, Lozano et al. 1998, Contarino, Daniele et al. 2007).
- Reversible: el dispositivo puede ser apagado a diferencia de terapias de ablación como talamatomías o palidotomías (Weaver, Follett et al. 2009).

A pesar de los ya mencionados atributos, esta terapia aún cuenta con ciertas desventajas. Si bien son infrecuentes, podemos mencionar algunas complicaciones postquirúrgicas de la cirugía de implantación de electrodos de estimulación, como crisis convulsivas y hematomas subdurales (Rehncrona, Johnels et al. 2003, Benabid, Chabardes et al. 2009, Ackermans, Duits et al. 2010). En la fase crónica de estimulación se han reportado también efectos adversos, como parestesias contralaterales en la cara o las extremidades,

desequilibrio, disartrias y distonías (Kumar, Lozano et al. 1998, Andrade, Zumsteg et al. 2006). Otros estudios reportaron contracciones tónicas de la cara o las extremidades contralaterales, las cuales desaparecen al ajustar los parámetros de estimulación (Volkman, Albanese et al. 2009, Bewernick, Kayser et al. 2012) (Groiss, Wojtecki et al. 2009).

Por último podemos mencionar como desventajas de la estimulación cerebral la vida útil limitada de las baterías, dependiendo de los parámetros y uso del mismo, y el costo elevado del neuroestimulador. Con respecto a esto último, hay que tener en cuenta al pensar en el costo de la terapia que la alternativa de tratamiento poli-farmacológico también presenta un costo elevado. Algunos estudios muestran que a lo largo del tiempo los parámetros de costo-efectividad se relacionan principalmente con el grado de mejoría clínica y la reducción de los costos farmacológicos después la estimulación, considerando la estimulación dentro de los límites apropiados para considerarla como una terapia eficaz. También se ha dicho que la estimulación cerebral no es rentable a 1 año. Sin embargo, la extrapolación revela una probabilidad cada vez mayor de rentabilidad hasta 5 años y la reducción de la rentabilidad entre 5 y 10 años, pero siempre teniendo en cuenta la mejora en la calidad de vida (Valdeoriola, Morsi et al. 2007, Egginton, Valldeoriola et al. 2014, McIntosh, Gray et al. 2016).

Resumiendo, la terapia cerebral presenta múltiples ventajas y su aplicación es recomendada en un grupo importante de patologías neurológicas avanzadas (Levy, Lamb et al. 1987, Rehnrona, Johnels et al. 2003, Benabid, Chabardes et al. 2009, Volkman, Albanese et al. 2009, Williams, Gill et al. 2010). Por todo lo desarrollado en los párrafos anteriores, múltiples equipos de investigación se encuentran trabajando activamente en estimulación cerebral alrededor del mundo (Bell, Mathieu et al. 2009). Líneas de investigación activas incluyen variación de parámetros (Kuncel and Grill 2004), algoritmos de estimulación (Sašo, Thomas et al. 2010), mecanismos de acción (Erwin, Jr et al. 2000), tratamiento de distintas patologías (Ondo, Jankovic et al. 1998, Servello, Porta et al. 2008, Ackermans, Duits et al. 2010, Castrioto, Lozano et al. 2011, Schuepbach, Rau et al. 2013) y distintos sitios de implantación de electrodos (Sašo, Thomas et al. 2010, Bryan, Brian et al. 2015), entre otras. También hay importantes estudios sobre la forma de onda de la estimulación. Se han propuesto ondas exponenciales, triangulares, gaussianas y sinusoidales, todas las cuales pueden disminuir el consumo de energía en comparación con la onda tradicional cuadrada, manteniendo la eficiencia del tratamiento (Thomas and Cameron 2010). Otros puntos a tener en cuenta son los efectos fisiológicos de la DBS y la transmisión térmica (Maged, Qingjun et al. 2006), como también la distribución de la densidad de corriente (Xuefeng and Warren 2005). En trabajos con simulaciones computacionales personalizadas teniendo en cuenta datos anatómicos

individuales, algunos de los parámetros mencionados pueden programarse para optimizar la estimulación en cada paciente (Hemm, Pison et al. 2016).

Debido a este gran número de líneas de investigación abiertas actualmente, los modelos experimentales en animales pequeños son fundamentales para el avance de la terapia de estimulación cerebral. Estos estudios en cirugía animal se utilizan para la evaluación de diferentes variantes y la implementación de nuevas tecnologías de estimulación terapéutica. (Hamani, Diwan et al. 2010, Hamani, Diwan et al. 2010, Tan, Vlamings et al. 2010, Liu, Wang et al. 2017). El objetivo de este proyecto se encuentra motivado por la gran cantidad de variables que se pueden estudiar en algoritmos de estimulación cerebral con la intención de mejorar la calidad de vida de los pacientes, ya que es un sistema útil con probabilidades de aumentar su eficacia.

2. Objetivo

Desarrollar un prototipo de estimulación cerebral programable para uso experimental en animales pequeños, que cumpla con características de peso, autonomía y programabilidad según se detalla a continuación.

2.1 Características que debe cumplir el dispositivo

- Debe ser portable. Esto quiere decir con peso y tamaño para ser utilizado en forma temporaria y ambulatoria en animales de 200 a 300 gr (potencialmente ratas Sprague-Dawley adultas).
- La etapa de salida de la estimulación es unipolar referenciando a retorno lejano (equivalente a carcasa en estimuladores comerciales implantables).
- Se debe poder programar la amplitud de la señal de salida, implementando tensión regulable en rango para uso electrofisiológico, así como su forma de onda, considerando patrones estándar periódicos. También deben ser programables la frecuencia de salida, en rango para uso electrofisiológico, y el ancho de pulso de la señal de salida, también en rango para uso electrofisiológico. Son necesarias

protecciones contra sobrecargas, cortocircuito de salidas, e indicadores de circuito abierto o algoritmos de fallo.

- El sistema de programación es remota, mediante una interfaz cableada tipo USB.
- Inicialmente el software para la programación y control en el dispositivo consta de prestaciones básicas que permiten programar el estimulador, sin requerimientos gráficos de interfaz de usuario. El diseño debe ser modular, permitiendo su uso como base para permitir el agregado o redefinición de funciones y características, de acuerdo a los requerimientos de protocolos de investigación futuros.

3. Metodología

3.1 Electrónica

Luego de analizar diferentes tipos de microcontroladores se decidió utilizar la plataforma Arduino, debido a que es una placa ya desarrollada que se puede ajustar a las necesidades de este proyecto, lo que nos permite obtener un bajo costo y disminuir notablemente el tiempo de desarrollo del dispositivo cumpliendo así con los tiempos y objetivos planteados. Además el modelo de Arduino elegido (Arduino Nano v3.0) posee una gran variedad de entradas analógicas y salidas tanto digitales como con PWM, lo que a pesar de no ser utilizadas en su totalidad facilitarán en un futuro las mejoras que se le pueden hacer al dispositivo tal como se detallará más adelante. El modelo Arduino Nano v3.0 cuenta con un procesador Atmega328 que posee una velocidad de procesamiento de 16 MHz, muy superior a las frecuencias implementadas por el estimulador diseñado (entre 3 y 250 Hz). Además, Arduino Nano v3.0 cumple con las condiciones necesarias de dimensiones y peso, fundamentales para cumplir el objetivo de limitar el tamaño final del dispositivo. A continuación se detallan las características de dicha plataforma (figura 3):

- Microcontrolador: Atmel ATmega328
- Tensión de Operación (nivel lógico): 5 V
- Tensión de Entrada (recomendado): 7-12 V

- Tensión de Entrada (límites): 6-20 V
- Pines E/S Digitales: 14 (de los cuales 6 proveen de salida PWM)
- Entradas Analógicas: 8
- Corriente continua por I/O Pin 20 mA
- Memoria Flash: 32 KB (ATmega328) de los cuales 2KB son usados por el bootloader
- SRAM: 2 KB (ATmega328)
- EEPROM: 1 KB (ATmega328)
- Frecuencia de reloj: 16 MHz
- Dimensiones: 18,5mm x 43,2mm

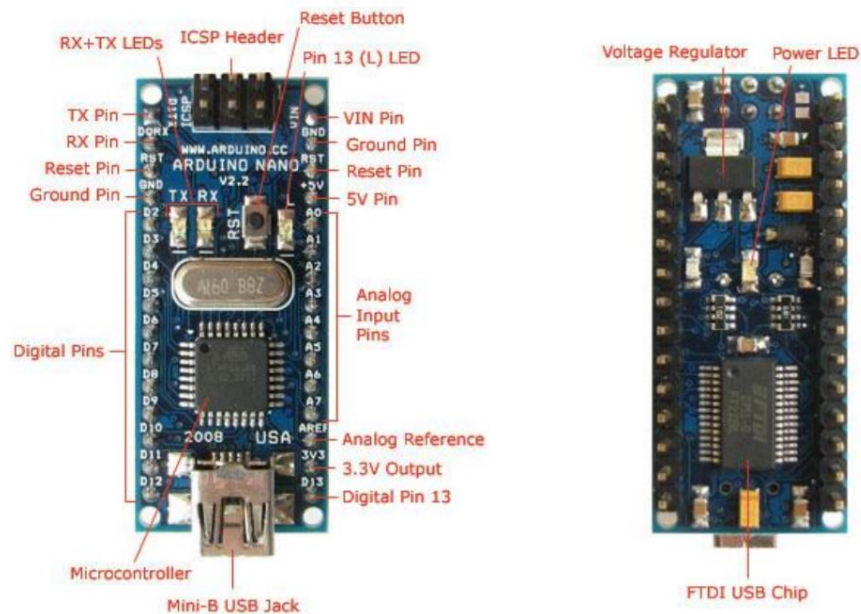


Figura 3) Arduino Nano V 3.0 [<http://www.farnell.com/datasheets/1682238.pdf>]

Para ver en más detalle en el anexo 8.1 se encuentra el circuito esquemático de la placa utilizada.

El circuito desarrollado en este proyecto se muestra en la figura 4.

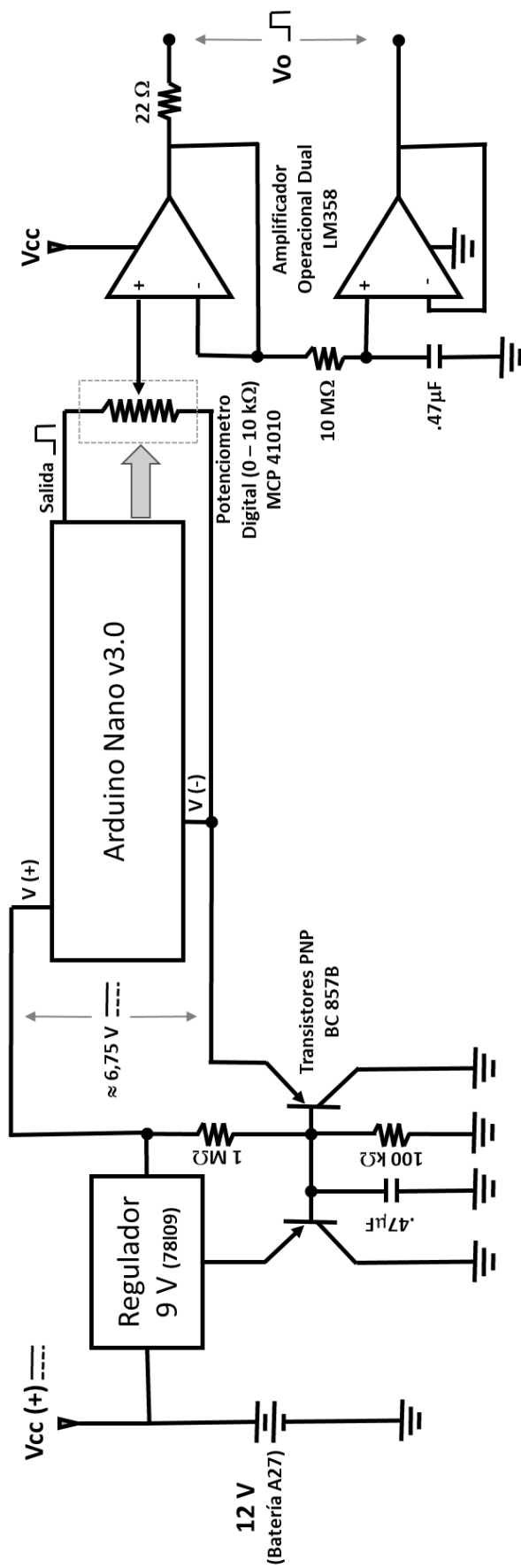


Figura 4) Circuito eléctrico del dispositivo con el detalle de los componentes utilizados.

Se conectó el microprocesador a un punto medio flotante entre los 12 V de la batería, simulando una polarización de fuente partida y aprovechando que la plataforma Arduino ya posee un regulador propio de 5 V (7805). Respecto a la configuración de la fuente, primero se diseñó una alimentación para el módulo Arduino V (+) y V (-) fijada en aproximadamente 1 V por encima de la referencia (masa) de la alimentación principal, obtenida a partir de la relación dada por las resistencias de 1 M Ω y 100 k Ω respectivamente, para que la excursión máxima de señal del mismo, la cual es procesada por la etapa analógica de salida, quede centrada en sus valores picos respecto a la alimentación principal. Debido a que la alimentación principal suministrada directamente de la batería es la que alimenta a los amplificadores operacionales de salida, el seguidor de banda amplia y el seguidor pasa bajo (pasa valor medio), las señales de entrada estarán separadas del límite de Vcc y GND asegurando un funcionamiento lineal de los mismos, y permitiendo el uso de amplificadores operacionales diseñados tanto para fuente partida como fuente simple, es decir, para trabajar en la zona central del amplificador operacional, evitando así saturaciones del mismo. Aun en este caso, en que los operacionales pueden operar con rango de entrada tan amplio como su alimentación (preparados para single supply) nos evitamos problemas de posibles alinealidades y mejoramos el rechazo de la señal de salida a las variaciones de la alimentación del circuito, que es una batería que se desgasta pudiendo no mantener su potencial constante.

Se eligió 1 V de fijación de V (-) respecto a GND suponiendo una vida útil de la batería hasta que alcance unos 10,5 – 11 V. En estos rangos la alimentación del Arduino sigue constante en 9 V y la señal que alimenta a la salida está por encima de GND y por debajo de Vcc. Cabe señalar que en el momento de realizarse este proyecto no se encontró en el mercado una batería de 9 V que cumpliera con el tamaño y peso necesarios para el dispositivo, de ser así también se pudo haber utilizado un regulador de 7 u 8 V en lugar de 9 V (hay que recordar que el Arduino por especificación requiere de 7 a 12 V); tendríamos aún más margen para trabajar con una menor tensión de alimentación. En este caso la fuente del Arduino se tendría que recalcular para fijarla por ejemplo a unos 0.5 V por encima de GND.

También es importante mencionar que el par de transistores debiera ser apareado para mejorar la regulación de alimentación de Arduino (aunque el mismo también posee un regulador interno), pero al momento de construir el dispositivo no se encontró en el mercado, por lo que se utilizaron dos transistores PNP de iguales valores que fueron seleccionados después de realizar mediciones con un multímetro de un lote de 10 transistores BC857B.

Como se utiliza una salida digital para originar la señal de salida, teniendo una amplitud de 0 ó 5 V, se implementó un divisor de tensión por medio de un potenciómetro digital (*digital-pot*) (figura 5) que nos permite variar la amplitud mediante la simple programación a través del software.

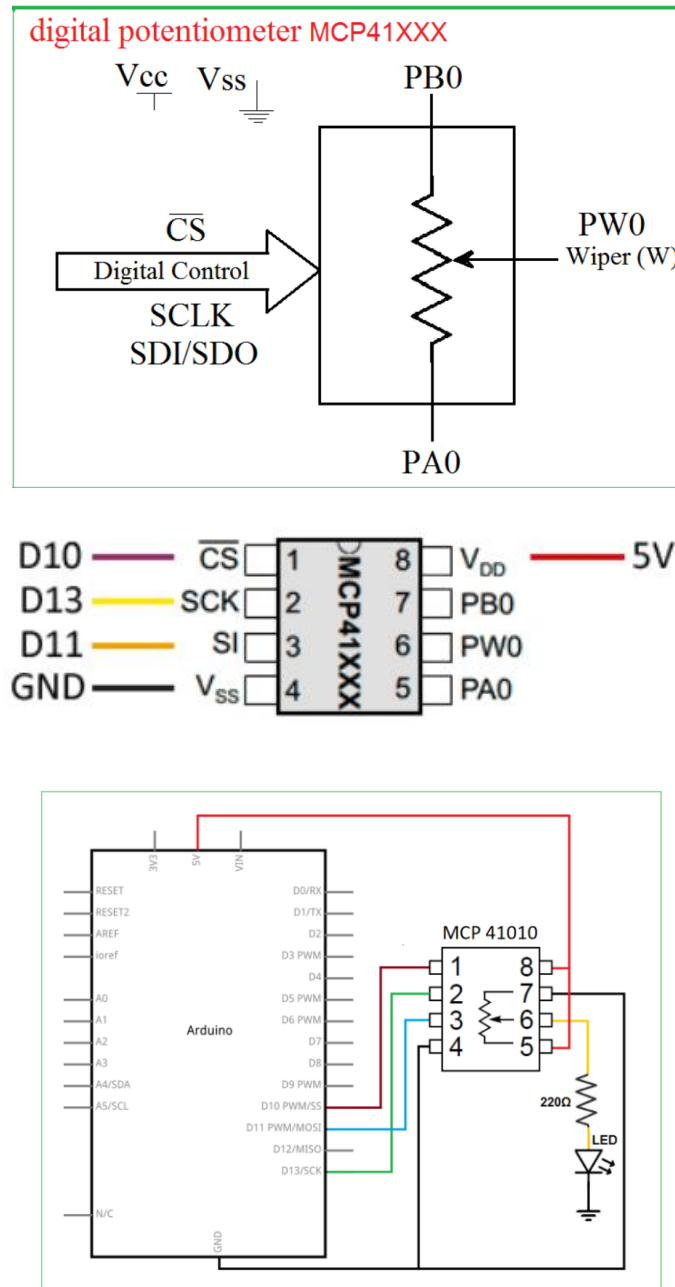


Figura 5) Interfaz Potenciómetro Digital - Arduino. Panel superior: Circuito esquemático. Panel medio: Vista superior del encapsulado. Panel inferior: Conexión con plataforma Arduino. [theorycircuit.com]

Un potenciómetro digital (o *digipot*) es un dispositivo capaz de variar su resistencia a partir de una señal digital proporcionada por un procesador como el Arduino. El nombre técnico es "conversor resistivo digital a analógico" (RDAC), aunque frecuentemente se denomina potenciómetro digital porque presenta un comportamiento similar a un potenciómetro convencional, pero en el que el control se realiza electrónicamente. Típicamente un *digipot* está constituido internamente por múltiples resistencias conformando etapas, cuyo encendido está controlado por transistores. El número de etapas o niveles activados se controla mediante una señal digital y determina la resistencia total que presenta el dispositivo. Aunque su nombre pueda sugerirlo, los *digipots* no deben considerarse un reemplazo directo de un potenciómetro. La principal limitación es la corriente máxima que puede atravesar el dispositivo, que típicamente está en el rango de unos pocos miliamperios. En nuestro caso la corriente máxima utilizada en un rango fisiológico se encuentra ampliamente cubierta por el rango del *digipot*. Debido a las limitaciones de intensidad máxima que puede proporcionar un potenciómetro digital, estos rara vez son empleados directamente en circuitos. En su lugar, suelen intervenir para controlar etapas de amplificación mediante transistor o amplificador operacional.

Los dispositivos de la familia MCP41XXX son potenciómetros digitales de 8 bits (256 niveles), disponibles en resistencias de 10 k Ω (MCP41010), 50 k Ω (MCP41050) y 100 k Ω (MCP41100). El potenciómetro elegido fue el modelo MCP41010 (SOIC) que posee un rango de 0 a 10k Ω pudiendo variar su valor digitalmente de 0 a 255 lo que nos permite variar la amplitud de la señal en un rango aceptable para las pruebas que se desean realizar. En el anexo 8.2 se encuentra la hoja de datos (datasheet) del potenciómetro. Para calcular la resistencia de salida se utiliza el cálculo de acuerdo al circuito mostrado en la figura 6. MCP41010 Tiene una sensibilidad de 8 bits, 256 niveles para cada potenciómetro. Según la hoja de datos, la resistencia nominal (R_{AB}) del MCP41010 es igual a 10K Ω y R_w típica es de 52 Ω . Entonces, por ejemplo, si escribimos 222 a MCP41010, la resistencia será igual:

$$R_{WA} = [(10 * 10^3 \Omega) * (256 - 222) / 256] + 52 \Omega = 1.38 K\Omega \quad (1)$$

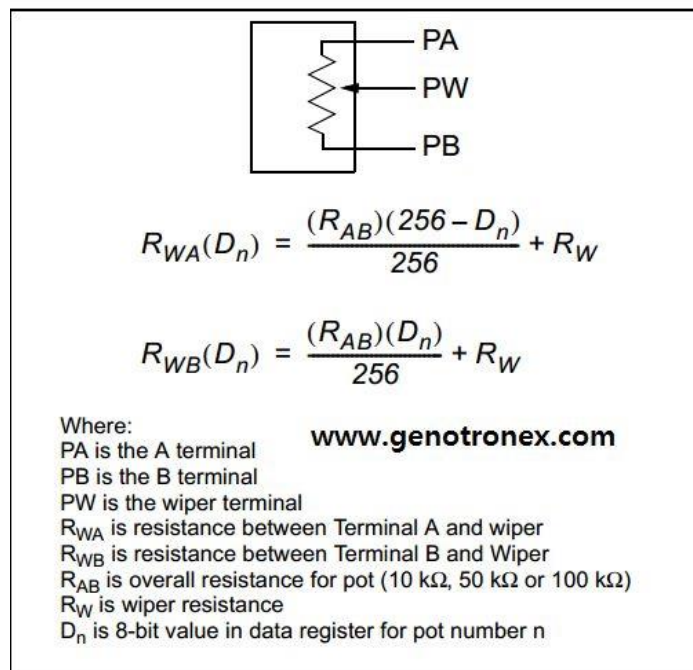


Figura 6) Cálculo de resistencia PA – PW y PB – PW de un MCP41XXX.

Los MCP41XXX se controlan por SPI por lo que es sencillo realizar su lectura. La tensión de alimentación es de 2.7 V a 5.5 V. La intensidad máxima que puede atravesar el dispositivo es de 5mA.

El bus SPI (Serial Peripheral Interface) fue desarrollado por Motorola en 1980. Sus ventajas respecto a otros sistemas han hecho que se convierta en un standard de facto en el mundo de la electrónica y automatización. El bus SPI tiene una arquitectura de tipo maestro-esclavo. El dispositivo maestro (master) puede iniciar la comunicación con uno o varios dispositivos esclavos (slave), y enviar o recibir datos de ellos. Los dispositivos esclavos no pueden iniciar la comunicación, ni intercambiar datos entre ellos directamente. En el bus SPI la comunicación de datos entre maestros y esclavo se realiza en dos líneas independientes, una del maestro a los esclavos, y otra de los esclavos al maestro. Por tanto la comunicación es Full Duplex, es decir, el maestro puede enviar y recibir datos simultáneamente. Otra característica de SPI es que es bus síncrono. El dispositivo maestro proporciona una señal de reloj, que mantiene a todos los dispositivos sincronizados. Esto reduce la complejidad del sistema frente a los sistemas asíncronos. Por lo tanto, el bus SPI requiere un mínimo de 3 líneas.



Figura 7) Esquema comunicación Bus SPI.

- MOSI (Master-out, slave-in) para la comunicación del maestro al esclavo.
- MISO (Master-in, slave-out) para comunicación del esclavo al maestro.
- SCK (Clock) señal de reloj enviada por el maestro.

Además, se requiere una línea adicional SS (Slave Select) para cada dispositivo esclavo conectado, para seleccionar el dispositivo con el que se va a realizar la comunicación. Sin embargo, esto tiene la desventaja de requerir una línea por cada dispositivo esclavo. En caso de disponer muchos dispositivos esclavos esto puede no ser práctico, por lo que es posible adoptar una conexión en cascada, donde cada esclavo transmite datos al siguiente.

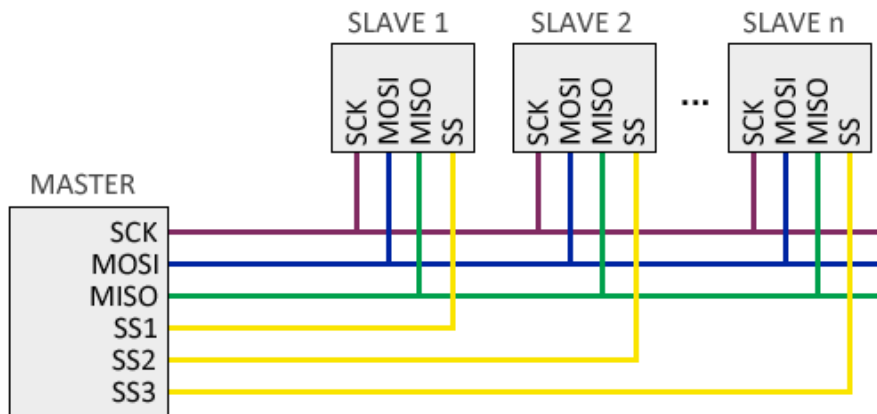


Figura 8) Esquema de comunicación de Bus SPI con múltiples dispositivos esclavos.

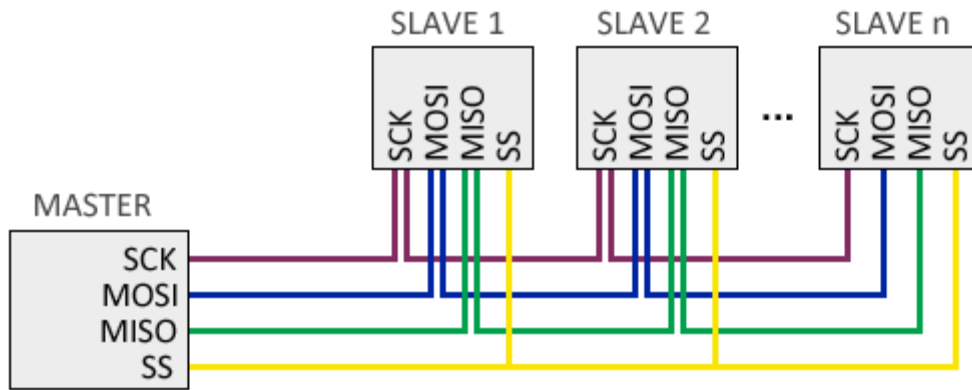


Figura 9) Esquema de comunicación de Bus SPI con múltiples dispositivos esclavos con conexión en cascada.

Como desventaja, en esta configuración la información debe llegar a todos los esclavos para que la comunicación sea finalizada por lo que, en general, la velocidad de respuesta del bus es menor.

El funcionamiento del bus SPI es sencillo. Por defecto el maestro mantiene en estado HIGH todas las líneas SS. Cuando el maestro quiere establecer comunicación con esclavo pone a LOW la línea SS correspondiente, lo que indica al esclavo que debe iniciar la comunicación. En cada pulso de la señal de reloj, normalmente en el flanco de subida, el dispositivo maestro envía un bit del esclavo y a la vez que recibe un bit del esclavo seleccionado. La trama (los datos enviados) no sigue ninguna regla, es decir, podemos enviar cualquier secuencia arbitraria de bits. Esto hace que los dispositivos conectados necesiten tener pre-acordado la longitud y significado de los que van a enviar y recibir.



Figura 9) Ejemplo de envío de datos (secuencia de bits) mediante un Bus SPI.

La electrónica requerida para implementar el bus SPI es sencilla y barata, incluso un único registro de desplazamiento puede ser suficiente. Además, como la señal de reloj es proporcionada por el maestro, los esclavos ni siquiera necesitan disponer de un reloj propio. Las ventajas y desventajas de este sistema de comunicación son:

Ventajas:

- Alta velocidad de transmisión (hasta 8 Mhz en Arduino) y Full Duplex
- Los dispositivos necesarios son sencillos y baratos, lo que hace que esté integrado en muchos dispositivos.
- Puede mandar secuencias de bit de cualquier tamaño, sin dividir y sin interrupciones.

Desventajas:

- Se requiere 3 cables (SCK, MOSI y MISO) + 1 cable adicional (SS) por cada dispositivo esclavo.
- Solo es adecuado a cortas distancias (unos 30cm)

- No se dispone de ningún mecanismo de control, es decir, no podemos saber si el mensaje ha sido recibido y menos si ha sido recibido correctamente.
- La longitud de los mensajes enviados y recibidos tiene que ser conocida por ambos dispositivos.

Arduino dispone de soporte SPI por hardware vinculado físicamente a ciertos pines. También es posible emplear cualquier otro grupo de pines como bus SPI a través de software, pero en ese caso la velocidad será mucho menor.

Los pines asociados a SPI varían de un modelo a otro. La siguiente tabla muestra la disposición en alguno de los principales modelos.

MODELO	SS	MOSI	MISO	SCK
Uno	10	11	12	13
Nano	10	11	12	13
Mini Pro	10	11	12	13
Mega	53	51	50	52

Tabla 2) Pines asociados al Bus SPI de distintos modelos de Arduino.

El pin SS por hardware se emplea al usar Arduino como esclavo. En caso de usar Arduino como maestro, podemos usar cualquier pin como SS, o varios en caso de disponer de varios esclavos. Conectar el bus SPI es bastante simple. La mayor dificultad está en encontrar la función de cada pin en el dispositivo que queremos conectar, ya que no todos los fabricantes emplean la misma designación para los pines que participan en el bus SPI.

En la tabla 3 se muestran algunos de los pines habituales que se encuentra en los dispositivos SPI con designaciones que pueden variar según el fabricante. Los marcados en color rojo son alimentación, en amarillo los propios del bus SPI, y en azul otros pines que aparecen con frecuencia en dispositivos SPI, aunque no forman parte del bus SPI.

Nombre	Alias	Pin para Arduino Uno o Nano	Descripción
VCC			+ 3.3 ... 5 Volt
GND		Ground	Ground
SCLK	CLK / SCK / SCLK	D13 (hardware)	Clock (SPI)
MISO	MISO / SDO / DOUT	D12 (hardware)	Master IN Slave Out (SPI)
MOSI	MOSI / SDI / DIN	D11 (hardware)	Master Out Slave IN (SPI)
SS	SS / CS / SDA	D10 (hardware, solo en esclavo)	Slave / Chip Select (SPI)
RES	RST / RES / REST	D9 (variable, se fija por software)	Controller Reset
RS	RS / DC	D8 (variable, se fija por software)	Mode: Command / Data

Tabla 3) Designación de los pines de los dispositivos SPI según los diferentes fabricantes.

En el punto 3.2 se explica cómo se controla el bus SPI mediante software.

El valor medio de la señal de estimulación debe ser nulo para que la entrega de carga neta sea nula. De no ser así se producen fenómenos de electrólisis (proceso químico por medio del cual una sustancia o un cuerpo inmersos en una solución se descomponen por la acción de una corriente eléctrica continua) que alterarían o dañarían el tejido y cambiarían también las características del electrodo al actuar sobre la interfaz electrodo - tejido. Aunque en el corto tiempo no ocurriría significativamente, en el mediano y largo plazo la posibilidad de electrólisis es un factor fundamental para la viabilidad de la estimulación. Es por esto y porque la idea es que éste dispositivo se puede usar de base para un futuro diseño que se implante en modo crónico que cobra vital importancia que el valor medio de la señal sea nulo.

Con respecto a la etapa de salida, los valores del amplificador integrador corresponden a un filtro pasa-bajos de 1^{er} orden. En un futuro se podría aplicar una configuración de mayor orden, por ejemplo de 2^{do} o 3^{er} orden, que si bien haría más eficaz el filtrado requeriría más componentes. Como mencionamos anteriormente, una de las premisas de este proyecto es minimizar la cantidad de componentes debido a la restricción que tenemos con el peso y el tamaño final del estimulador. El filtro pasa-bajos se utiliza para extraer el valor medio de la señal (componente de continua en Fourier) para luego ser restado a la señal cruda y obtener una señal de salida con valor medio nulo (esto último idealmente, ya que por errores de offset y filtrado, no será exactamente nulo pero aceptable para la aplicación).

Un filtro pasa bajos activo de primer orden RC como su nombre lo indica sólo permite el paso de frecuencias bajas y atenúa las frecuencias altas. Se conoce como activo porque contiene un elemento activo que es el amplificador operacional, y es de primer orden porque solo contiene un elemento reactivo (un condensador). Tiene tres características principales: la ganancia puede ser mayor a uno, al ser de primer orden su atenuación es de 20db por década de frecuencia, y hay dos circuitos, el inversor y el no inversor (en nuestro caso utilizamos no inversor). Como el filtro pasa-bajos es de 1^{er} orden, se calculó para una frecuencias de corte de $\frac{1}{30} Hz = 0.03333$, o sea, unos 33 mHz, lo que significa unas 100 veces menor (o atenuada 40 dB) que las frecuencias más bajas que podrían usarse en el estimulador (unos 3 Hz).

La ecuación de diseño es la siguiente:

$$R = \frac{1}{2 \cdot \pi \cdot f_c \cdot C} \quad (2)$$

Lo que equivale a:

$$0.0338 Hz = \frac{1}{2 \cdot \pi \cdot 10^6 \Omega \cdot 0.47^{-6} F} \quad (3)$$

Se utilizaron esos valores redondos para alejarse 2 décadas, lo cual se considera un filtrado aceptable para primer orden. También pudo haberse usado valores distintos, como un $C = 100 \text{ nF}$ y una $R = 50 \text{ M}\Omega$, obteniéndose los mismos resultados. Podemos decir también que con un filtro de orden 2, alejándose una década se obtendrían los mismos 40 dB de atenuación, pero a costa de utilizar el doble de componentes. En el Anexo 8.4 se adjunta la hoja de datos del amplificador dual utilizado con las características más importantes.

3.2 Software

La plataforma Arduino posee la ventaja de ser de código abierto (*open-source*), amigable y flexible. La programación en este lenguaje permitirá controlar fácilmente todas las variables previamente mencionadas. A su vez, ofrece la posibilidad de ampliar en un futuro de ser necesario la incorporación de otros componentes y la generación de otros tipos de señales.

La memoria flash es aquella en la cual se almacena el código de programación del Arduino. Entre mayor sea la capacidad de memoria de un Arduino, más código podremos grabar en ella. Cuando nos acercamos al límite de memoria del Arduino éste puede empezar a presentar fallos en su funcionamiento, específicamente cuando se supera el 95% de la capacidad total de la memoria. La tabla 4 presenta la capacidad de memoria flash según los modelos de Arduino.

La memoria SRAM es similar a la memoria RAM de las computadoras. Se trata de una memoria de acceso aleatorio, dinámico, utilizada en tiempo de ejecución para todos los procesos internos del microcontrolador. Entre más memoria SRAM, más capacidad de almacenamiento de valores en variables declaradas en el código de programación. El uso de las librerías y la capacidad de manejar datos depende directamente de la SRAM

Es por todo esto, que al poseer una capacidad de memoria limitada es que se decidió no utilizar algún tipo de interfaz de usuario, dejando así una mejor posibilidad de agregar funciones en futuras mejoras. En cambio se tiene la posibilidad de ingresar los valores a las diferentes variables de la señal desde el frame work de Arduino que como se muestra en la figura 4 están detalladas con su unidad correspondiente haciendo la tarea del usuario más fácil

y comprensible. En el caso de proyectos complejos, quizás sea necesaria la integración de dos Arduinos en un mismo diseño, para dividir la carga entre ambos núcleos.

MODELO DE ARDUINO	CAPACIDAD DE MEMORIA FLASH (KB)	CAPACIDAD DE MEMORIA SRAM (KB)
DUE	512	96
MKR1000, ZERO	256	32
MEGA 2560, MEGA ADK	256	8
101	196	24
LILYPAD USB, ESPLORA, LEONARDO, YÚN	32	2.5
LILYPAD SIMPLESPAP , MICRO, PRO, UNO, BT, ETHERNET, FIO, MINI, NANO	32	2
PRO MINI	32	1
LILYPAD, PRO, NANO	16	1
GEMMA	8	0.5

Tabla 4) Capacidad de memoria Flash y SRAM de los diferentes modelos de Arduino.



Figura 10) Entorno gráfico de la plataforma Arduino con parte del código desarrollado.

Para usar el puerto SPI en Arduino el IDE Standard proporciona la librería “SPI.h” que contiene las funciones necesarias para controlar el hardware integrado de SPI. Asimismo, el entorno de programación de Arduino define las constantes SCK, MOSI, MISO, y SS para los pines de SPI.

Las funciones básicas para hacer funcionar el bus SPI son las siguientes:

```

1 | SPI.begin();           // Inicia el bus SPI
2 | SPI.transfer(c);      // Envía un byte
3 | SPI.attachInterrupt(); // Activar la interrupción para recibir datos

```

También se dispone de otras funciones para configurar las opciones del bus SPI. Para cambiar el orden de los bit enviados, se dispone de la función setBitOrder.:

```

1 | setBitOrder (LSBFIRST); // least significant bit first
2 | setBitOrder (MSBFIRST); // more significant bit first

```

Para cambiar la polaridad y la fase del reloj tenemos la función SPI.setDataMode:

```

1 | setDataMode (SPI_MODE0); // clock normalmente LOW, muestreo en flanco subida
2 | setDataMode (SPI_MODE1); // clock normalmente LOW, muestreo en flanco bajada
3 | setDataMode (SPI_MODE2); // clock normalmente HIGH, muestreo en flanco subida
4 | setDataMode (SPI_MODE3); // clock normalmente HIGH, muestreo en flanco bajada

```

Finalmente, podemos cambiar la velocidad del bus con la función SPI.setClockDivider() divisores de 2 a 128. La frecuencia del bus será la velocidad de reloj dividido por el divisor elegido.

```

1 | setClockDivider(SPI_CLOCK_DIV2); //8 MHz (considerando un modelo de 16 Mhz)
2 | setClockDivider(SPI_CLOCK_DIV4); //4 MHz
3 | setClockDivider(SPI_CLOCK_DIV8); //2 MHz
4 | setClockDivider(SPI_CLOCK_DIV16); //1 MHz
5 | setClockDivider(SPI_CLOCK_DIV32); //500 KHz
6 | setClockDivider(SPI_CLOCK_DIV64); //250 KHz
7 | setClockDivider(SPI_CLOCK_DIV128); //125 KHz

```

Sin embargo, estas funciones están obsoletas desde la versión de Arduino 1.6.0., prefiriéndose la función `beginTransaction`, como muestra el siguiente ejemplo.

```

1 | SPI.beginTransaction (SPISettings (2000000, MSBFIRST, SPI_MODE0)); // 2 MHz clock, MSB first, mode
   | 0

```

No obstante, al ser la trama de datos específica de cada dispositivo, lo más frecuente es que no se use directamente estas funciones, y que el uso del bus SPI se realice de forma indirecta a través de la librería del componente.

3.3 Pruebas de banco

Se diseñaron pruebas de banco, para lo que se utilizaron resistencias de diferentes valores, a saber, 100 Ω , 470 Ω y 1 K Ω y 4,7 k Ω . Estos valores de resistencias se seleccionaron debido a los electrodos seleccionados para los experimentos con animales (figura 11). Ya que estos electrodos tienen una resistencia bastante elevada, las usadas en las pruebas son ideales porque recrean peores condiciones. Se conectaron las resistencias simulando la carga y se observó mediante el uso de un osciloscopio la señal obtenida, esperando obtener una forma de onda sin variaciones y con la amplitud programada con una variación del 10 % aproximadamente, corroborando todos los parámetros programados.

Bear Lab Chronic Microelectrode Special: 30070

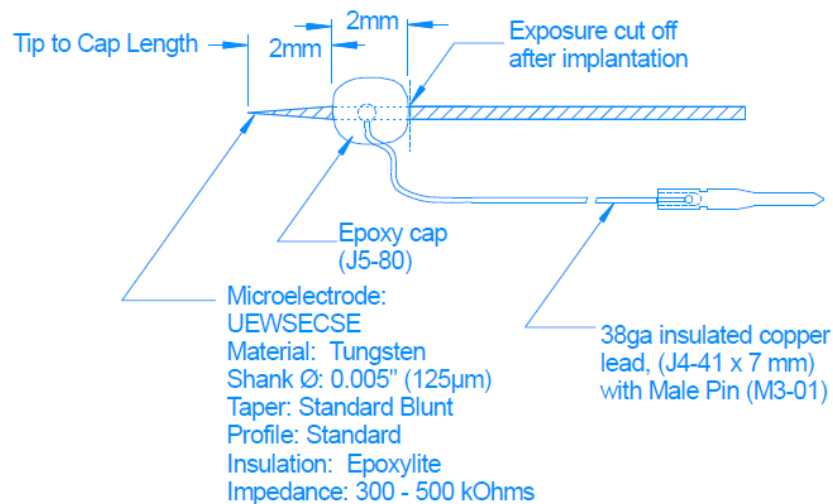


Figura 11) Especificaciones técnicas del electrodo seleccionado para realizar las pruebas en animales.

3.4 Pruebas en animales

Luego de realizadas las pruebas de banco se procedió a los ensayos *in vitro* para la caracterización biológica del dispositivo. Todos los experimentos y procedimientos en animales fueron realizados adhiriéndose a las normas dictadas en la Declaración de Basilea y monitoreada por la Dra. Daniela Andres, quien es la encargada de llevar estos ensayos a cabo (Society). Se utilizó un solo grupo de ratas macho Sprague Dawley con un peso aproximado entre 250 – 350 g sin ningún tipo de lesión previa.

Consideraciones bioéticas:

Los principios de las Tres R (3R) son principios rectores para un uso ético de los animales en pruebas experimentales. Fueron descriptos por primera vez por W. M. S. Russell y R. L. Burch en 1959. Las 3R son:

Reemplazo: uso de métodos que evitan o reemplazan el uso de animales en la investigación

Reducción: uso de métodos que permiten a los investigadores obtener niveles comparables de información de menos animales, o para obtener más información de la misma cantidad de animales.

Refinamiento: uso de métodos que alivian o minimizan el dolor potencial, sufrimiento o angustia, y mejoran el bienestar animal para los animales utilizados.

Las 3R tienen un alcance más amplio que simplemente alentar las alternativas a las pruebas con animales, pero tienen como objetivo mejorar el bienestar animal y la calidad científica cuando no se puede evitar el uso de animales. En muchos países, estas 3R ahora son explícitas en la legislación que rige el uso de los animales (Association). De acuerdo con estos principios de reemplazo, reducción y refinamiento, el número de animales utilizados en el experimento fue el mínimo considerado necesario para alcanzar las conclusiones. Con el objetivo de minimizar el sufrimiento del animal, el uso de la medicación anestésica y el proceso de eutanasia fueron optimizados de acuerdo a protocolos previamente aprobados y publicados (Andres, Cerquetti et al. 2014). La eutanasia se realizó utilizando una dosis alta de hidrato de cloral y guillotinando al animal. El hidrato de cloral es un sedativo adecuado para tal fin, garantizando la ausencia de sufrimiento de los animales durante el procedimiento.

Luego de eutanasiado el animal se procedió a la disección del cerebro del animal para realizar los ensayos *in vitro*. El cerebro fue colocado en un dispositivo especialmente diseñado utilizando cánulas con doble aislamiento eléctrico, las que fueron colocadas de manera equidistante entre sí, con una separación de 1.2 mm, como se puede observar en las figuras 12 a 15. Para este caso se agregó al estimulador pinzas tipo cocodrilo para conectarse fácilmente al electrodo y tener una fácil manipulación. Se conectó la masa del osciloscopio y una de las pinzas del estimulador directamente sobre la solución fisiológica.

Durante todo el procedimiento de estimulación y registro se mantuvo al cerebro en un baño de solución fisiológica, para evitar su deshidratación. Las mediciones se realizaron a temperatura ambiente, ya que se considera que la impedancia tanto de los electrodos como del tejido cerebral no posee propiedades específicas que permitan suponer que la misma dependa de la temperatura (Faes, Meij et al. 1999).

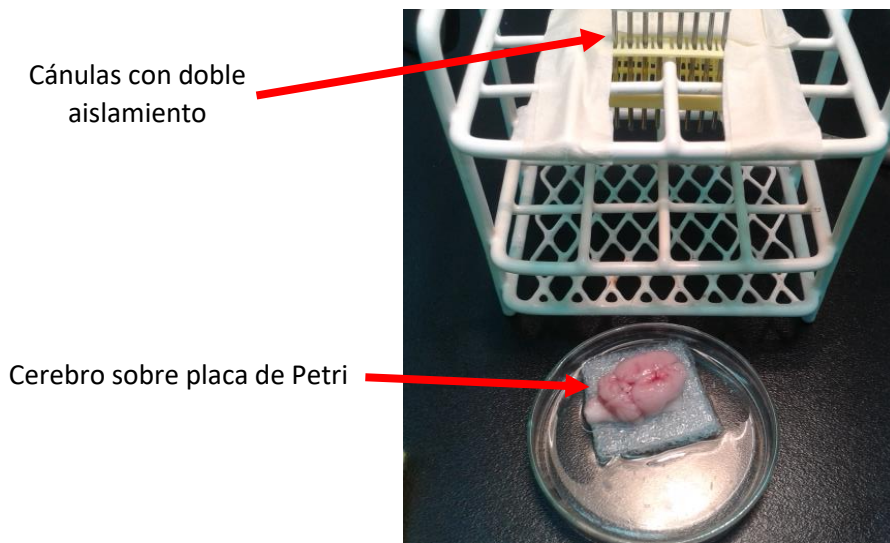


Figura 12) Dispositivo utilizado para los ensayos y cerebro sobre placa de Petri.

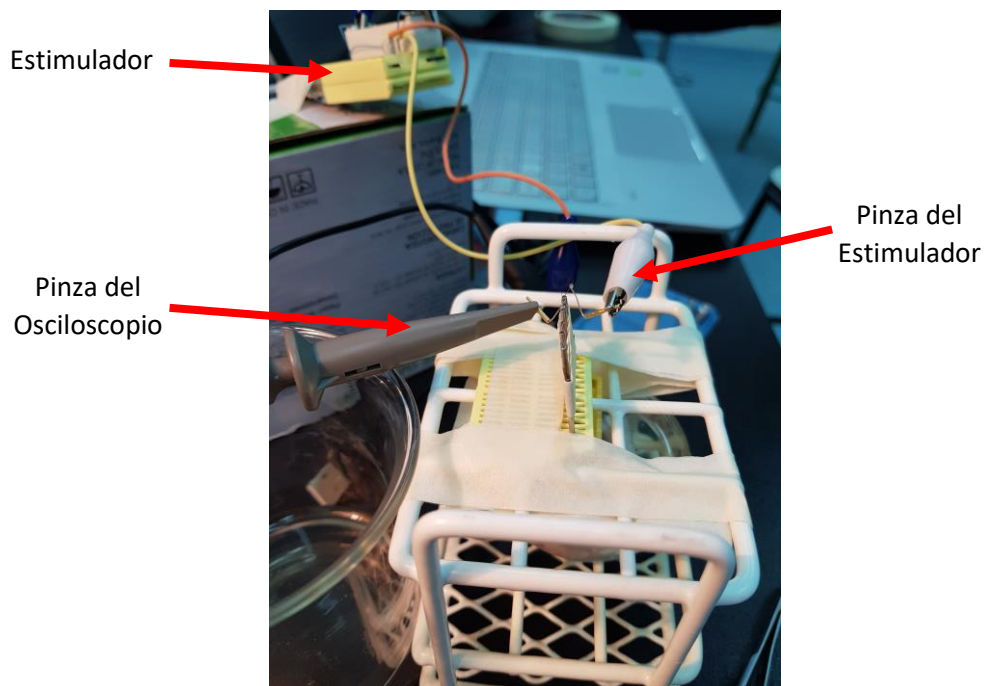


Figura 13) Dispositivo conectado con el Estimulador y el Osciloscopio (Vista lateral).

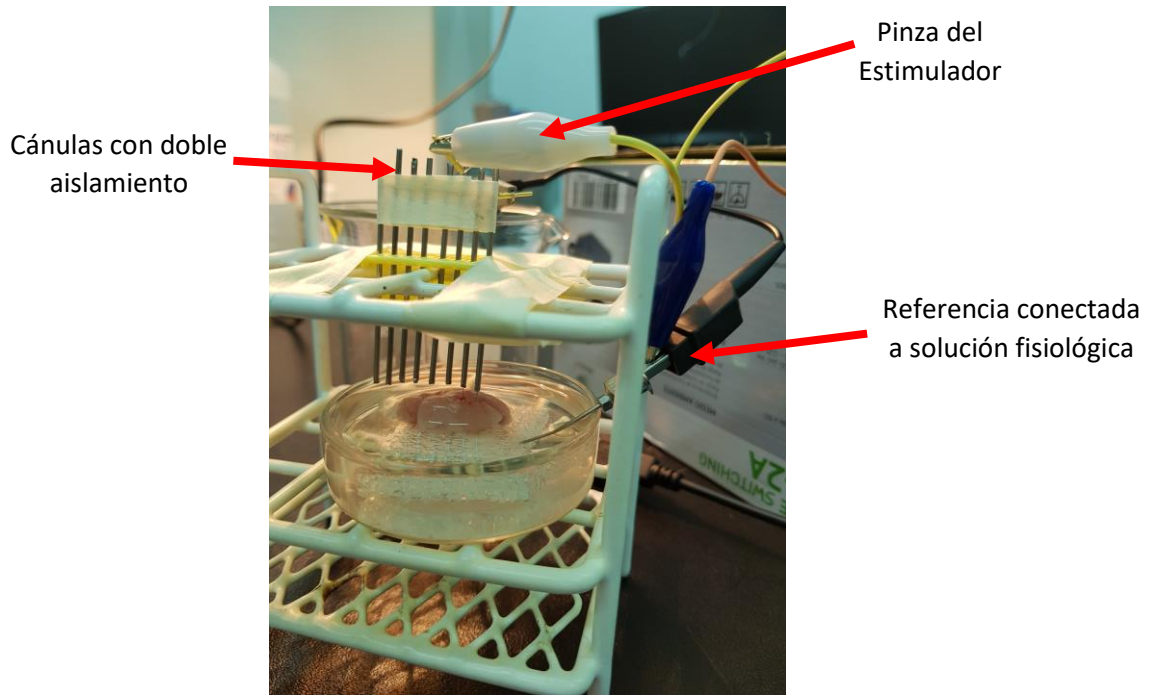
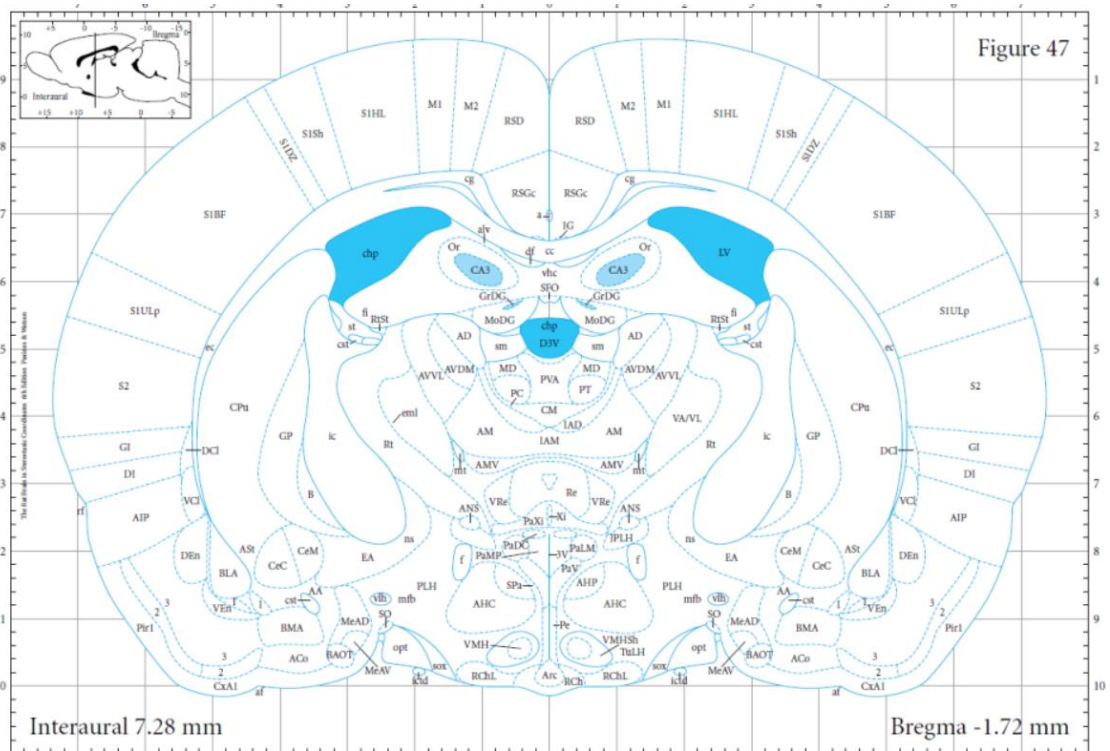


Figura 14) Dispositivo conectado con el Estimulador y el Osciloscopio (Vista de frente).

Las coordenadas tanto de estimulación como de grabación se encuentran dentro de los límites definidos de la corteza por el Atlas de Paxinos y Watson como se muestra en la figura 16 (Paxinos and Watson 2013).



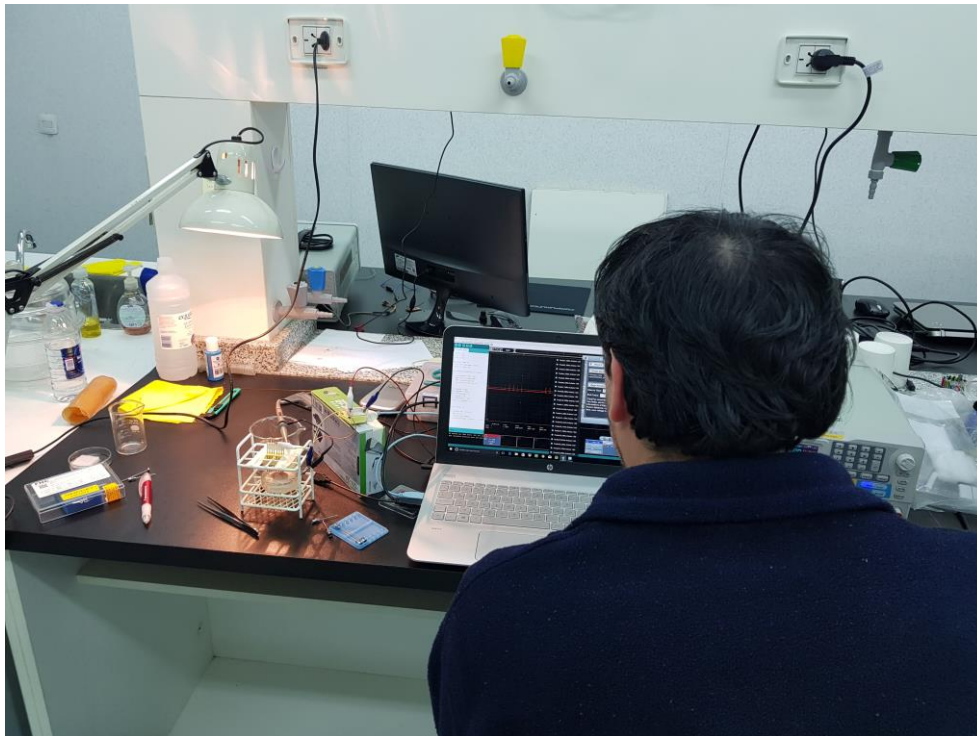


Figura 15) Dispositivo completo conectado al osciloscopio.

En las mediciones se utilizaron los electrodos que fueron descritos anteriormente, y que cabe destacar que son de uso exclusivo para investigaciones en animales de laboratorio y no en humanos (figura 16).



Figura 16) Electrodo utilizados para la estimulación y el registro.

Los electrodos utilizados fueron el número 12 (388 kΩ) para la estimulación y el número 1 (422 kΩ) para realizar la medición con el osciloscopio. Estos valores de impedancia son proporcionados por el fabricante y están medidos a una frecuencia de 1 kHz y 1 ηA.

Protocolos de ensayos:

Se diseñaron diferentes protocolos para comprobar si variando la señal de estimulación se puede cambiar el volumen de tejido afectado por dicha estimulación, pero manteniendo el nivel de energía eléctrica total entregada por unidad de tiempo (*Teed: total electric energy delivered*) constante. Si esto fuera posible, se podría regular el sitio anatómico estimulado aplicando un cambio de programación del estimulador, y manteniendo un comportamiento neutro frente al riesgo de termolesión (dado por la *Teed*).

Los protocolos programados fueron generados cambiando distintas variables manteniendo la energía constante (tabla 5).

El cálculo de *Teed* se realizó siguiendo la literatura. Se decidió mantener un valor de *Teed* dentro de lo aceptable para no lesionar el tejido (Koss, Alterman et al. 2005). Todo el resto de parámetros de los distintos protocolos se encontraron dentro de los rangos aceptados terapéuticamente en la actualidad (Patricia and Stephen 2009).

$$Teed = \frac{Tensión^2 \cdot Frecuencia \cdot Ancho de pulso}{Impedancia} \cdot 1 \text{ segundo} \quad (4)$$

Teed (Total Electrical Energy Delivered) _{1seg}

$$Teed = \frac{(1.5 V)^2 \cdot 160 Hz \cdot 100 \mu s}{Impedancia} \cdot 1 \text{ segundo} = \frac{0.036 W}{Impedancia} \cdot 1000 ms \quad (5)$$

	Ancho pulso [μs]	Frecuencia [Hz]	Tensión [V]	Impedancia [Ω]	Pausa [ms]	Cantidad de pulsos por unidad de tiempo [x. s ⁻¹]	TEED
Continuo							
1 **	100	160	1,500	-	0	160	0,036
Burst							
2	100	160	1,723	-	10	455	0,036
3 **	100	160	1,921	-	20	238	0,036
4	100	160	2,100	-	30	161	0,036
5	100	160	2,265	-	40	122	0,036
6	100	160	2,420	-	50	98	0,036
7	100	160	2,100	-	30	161	0,036
8	100	160	1,820	-	30	312	0,036
9 **	100	160	1,720	-	30	455	0,036
10	100	160	1,670	-	30	588	0,036
11	100	160	1,640	-	30	714	0,036
12 **	100	49	3,090	-	30	38	0,036
13	100	99	2,410	-	30	62	0,036
14	100	110	2,330	-	30	66	0,036
15 **	100	123	2,250	-	30	70	0,036
16	100	141	2,170	-	30	76	0,036
17	100	160	2,100	-	30	82	0,036
18	100	196	1,990	-	30	90	0,036
19	100	244	1,910	-	30	99	0,036
20	100	323	1,810	-	30	109	0,036
21 **	100	476	1,710	-	30	123	0,036
22	100	909	1,600	-	30	140	0,036

Tabla 5) Protocolos de ensayos

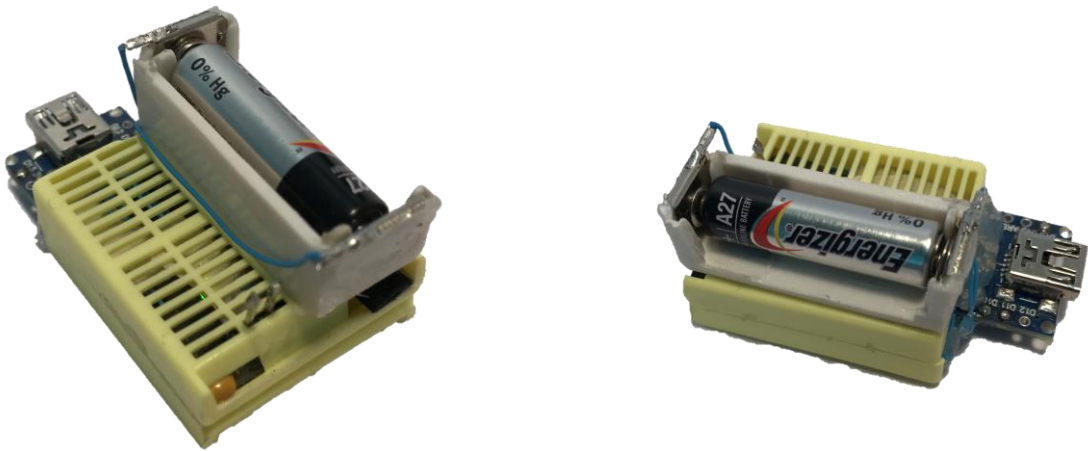
[**] Se adjunta en el Anexo el código de programación a modo de ejemplo.

En este caso, como se mantuvo el mismo electrodo para todos los protocolos de estimulación consideramos el valor de la impedancia como una constante. A partir de esto, se calculó el valor de la tensión para cada uno de los ensayos programados para obtener una Teed=0.09 μW/s, como se detalla en la tabla de arriba.

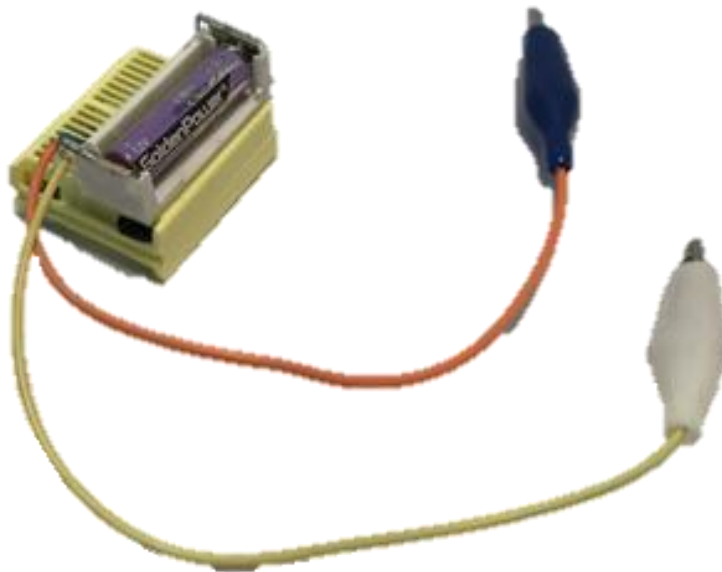
Cabe destacar que todos los valores medidos fueron grabados durante aproximadamente 5 segundos por el osciloscopio y guardados en archivos para tener un respaldo informático de los resultados obtenidos.

4. Resultados

En primer lugar, el tamaño alcanzado, siendo de 60 mm de largo, 30 mm de ancho, 23 mm de alto y un peso de 17 g aproximadamente, es menor al límite propuesto inicialmente (20 g.). Esto permitiría poder agregar algunos componentes de ser necesario y colocar baterías de menor tamaño para futuros diseños (figuras 17-19).



Figuras 17-18) Vistas del estimulador



Figuras 19-20) Vistas del estimulador con las pinzas cocodrilo para ensayos in vitro.

En segundo lugar, en las pruebas de banco se logró generar señales que variaron desde los 30 Hz hasta los 10 kHz (50/50 μ s) con variaciones en la amplitud de la señal desde 0V hasta 5V con un error menor al 10%, como se había propuesto. Las formas de onda no presentaron variaciones significativas. A continuación se presentan algunas de las mediciones realizadas (figuras 21-24):

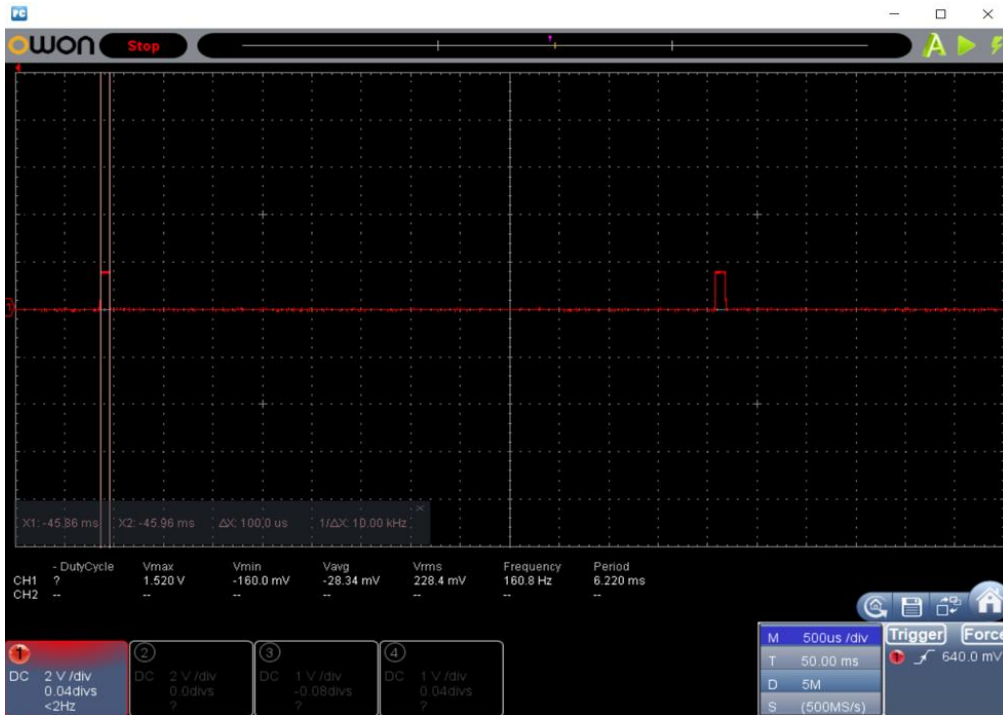


Figura 21) Frecuencia constante (160 Hz), Ancho pulso 100 μ s, Amplitud media (1.5 V), Vavg (-28.34 mV), Carga 470 Ω

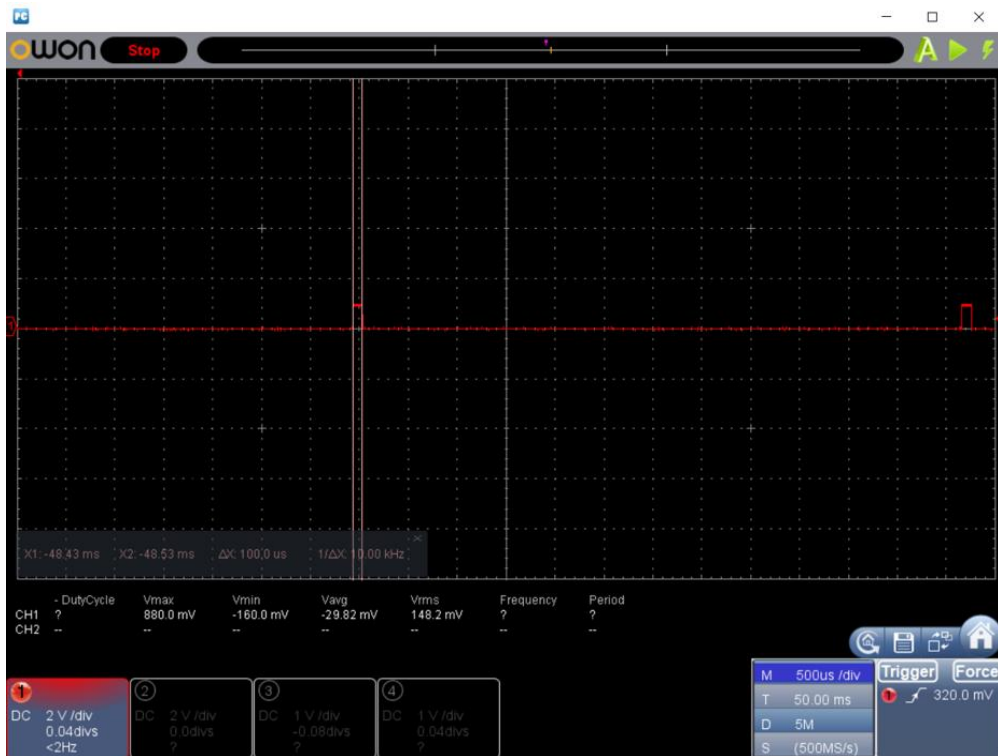


Figura 22) Frecuencia constante (160 Hz), Ancho pulso 100 μ s, Amplitud baja (900 mV), Vavg (-29.82 mV), Carga 470 Ω

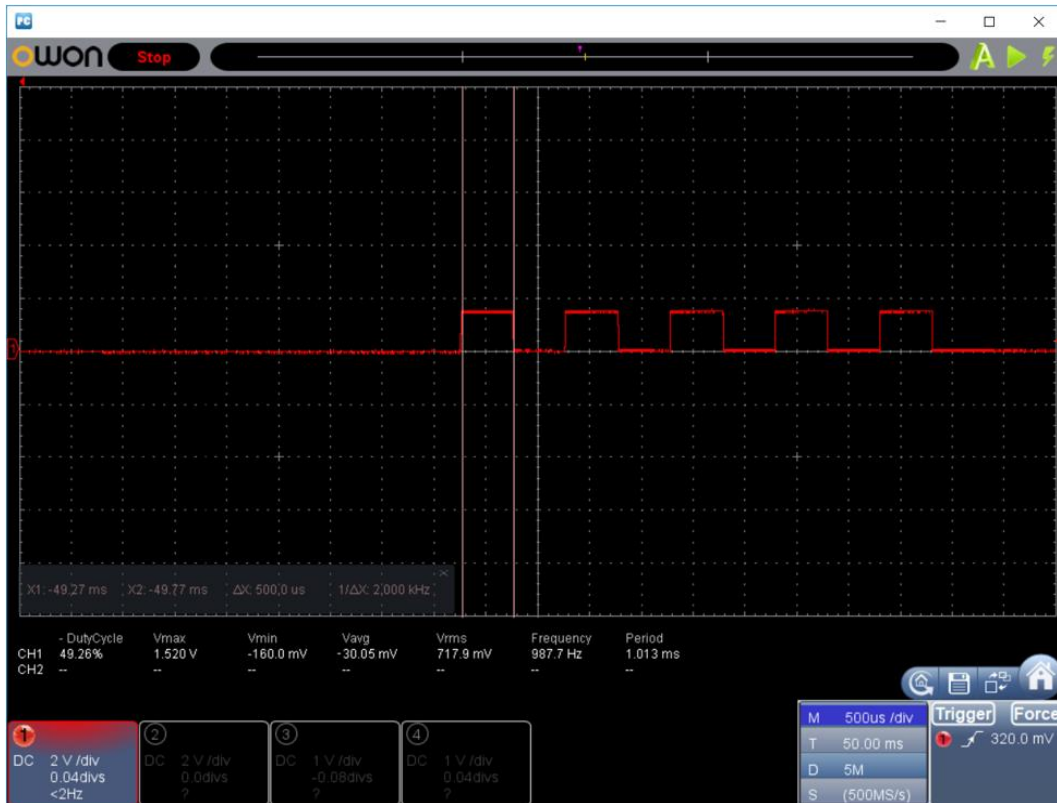


Figura 23) Burst (5 pulsos), Ancho pulso 500 μ s, Amplitud media (1.5 V), Vavg (-30.05 mV), Carga 1K Ω

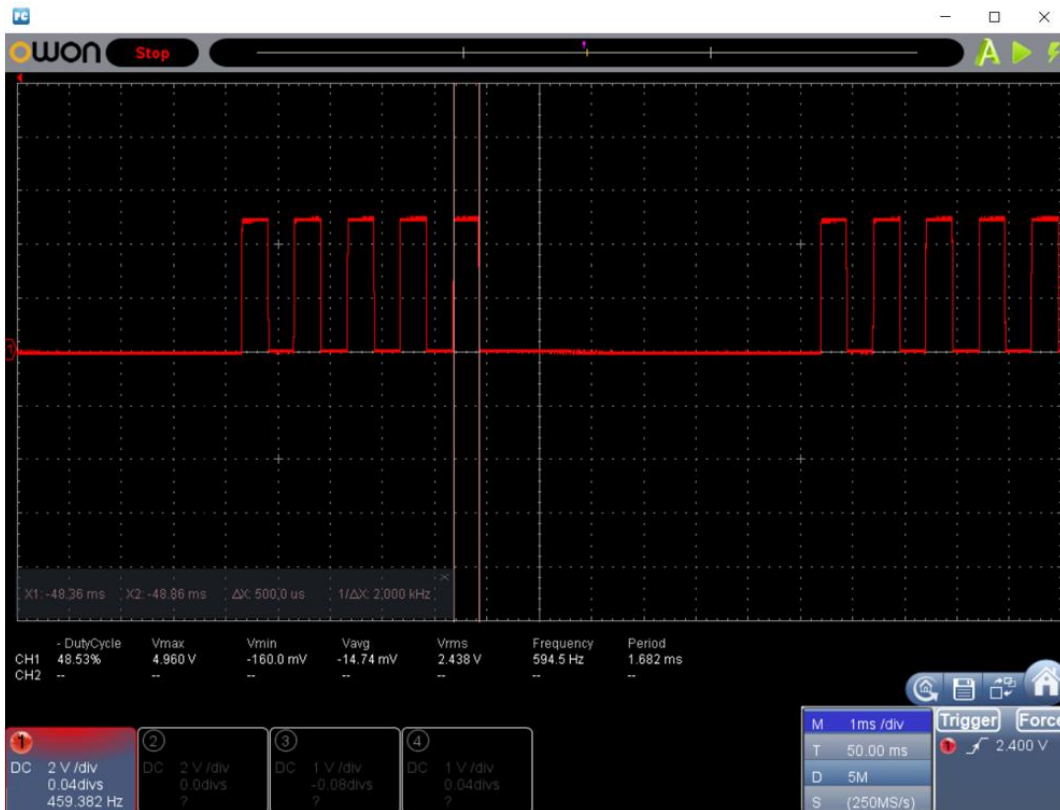


Figura 24) Burst (5 pulsos), Ancho pulso 500 μ s, Amplitud máxima (5 V), Vavg (-14.74 mV), Carga 1K Ω

Por último se realizaron los ensayos *in vitro* como se detalló en el punto 3.4, obteniéndose los resultados que se muestran en las figuras 25 a 29. En la figura 25 se observa la caída de la tensión (V) con la distancia (mm) al electrodo de estimulación para el protocolo de frecuencia constante a 160 Hz, uno de los protocolos comúnmente utilizados en la clínica humana. Los gráficos mostrados en las figuras 25 a 28 corresponden al valor medio \pm SEM (error estándar de la media = desvío estándar / raíz de n). Se hicieron un máximo de 4 mediciones por cada distancia registrada, en un total de 4 hemisferios cerebrales. Como se observa en las figuras, el error es aceptable, con una variabilidad en cada medición por debajo de la pendiente de la curva. Se puede ver que en el rango de distancias estudiadas la caída de la tensión se aproxima a un comportamiento lineal, lo que queda en evidencia por el coeficiente R cuadrado obtenido de la regresión lineal ($R^2=0.83$). Este comportamiento se mantiene para todos los protocolos estudiados, ya que en ningún caso R cuadrado fue menor de 0.83 ($R^2_{\min}=0.83$).

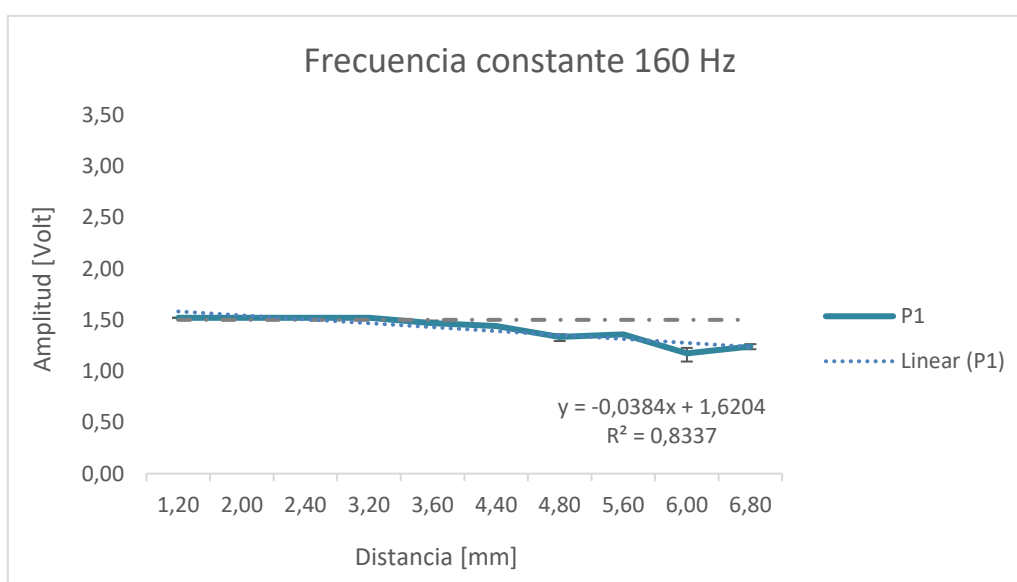


Figura 25) Frecuencia constante (160 Hz), Ancho pulso 100 μ s

La figura 26 muestra el detalle de los protocolos con pausa variable (protocolos 2 a 6, ver tabla 5). Se observa que a medida que la duración de la pausa aumenta la tensión aumenta, con lo cual se logra mantener la Teed constante. En la figura 27 se muestran los protocolos con duraciones variables del burst de estimulación. En este caso, al aumentar la duración disminuye la tensión, también para mantener la Teed constante. Por último, la figura 28 muestra variaciones en la frecuencia de estimulación dentro del burst, manteniendo 1 ms de estimulación con 30 ms de pausa entre burst. Al hacer esto, la tensión aumenta al disminuir

la frecuencia, siempre manteniendo la Teed constante como dijimos anteriormente.

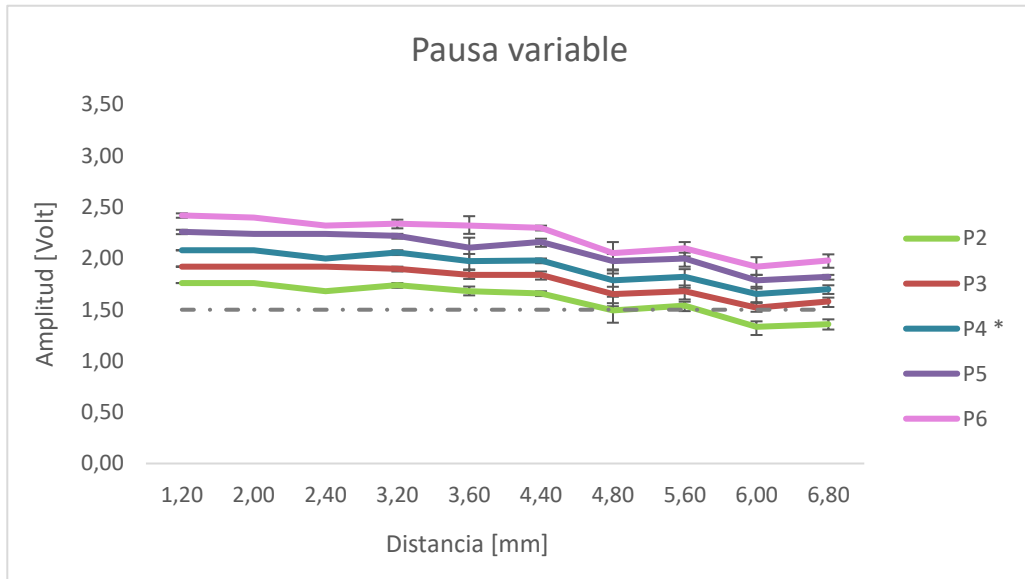


Figura 26) Burst 160 Hz, Ancho pulso 100 μ s, Duración de estimulación 1 ms, Pausa variable, TEED constante.

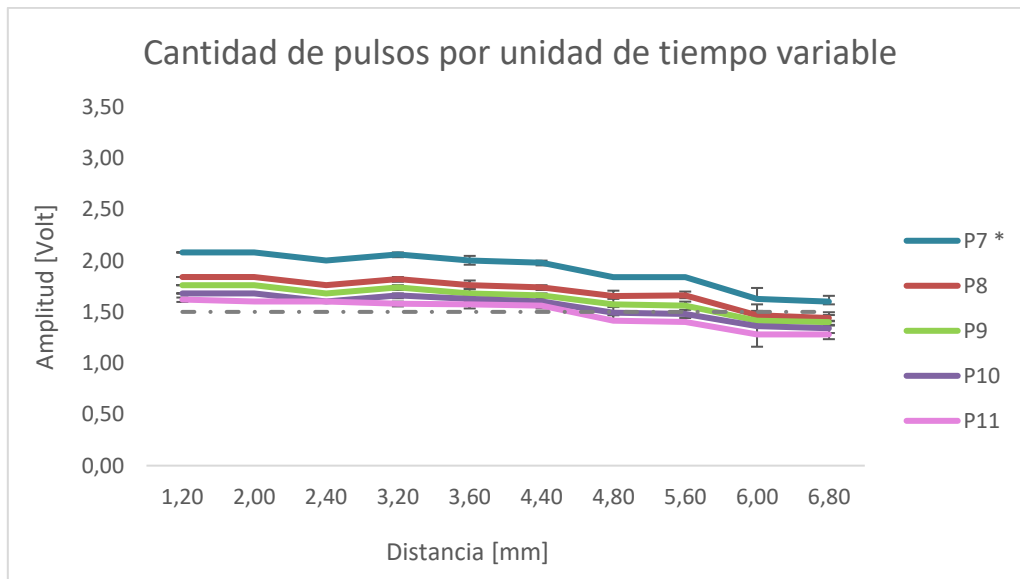


Figura 27) Burst 160 Hz, Ancho pulso 100 μ s, Duración de estimulación variable, Pausa 30 ms, TEED constante.

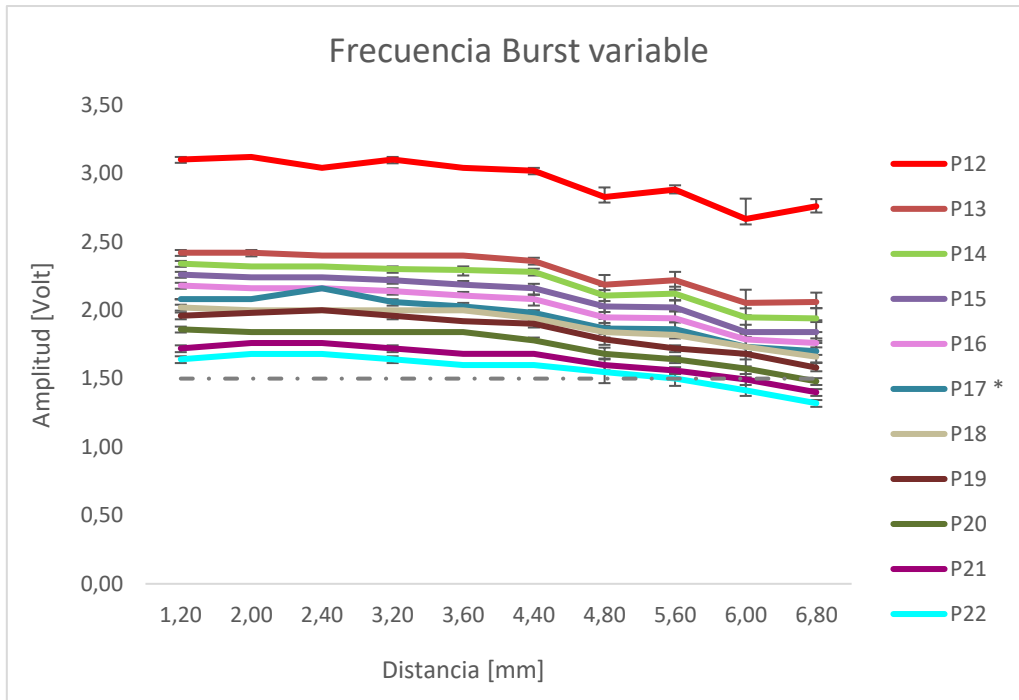


Figura 28) Frecuencia Burst variable, Ancho pulso 100 μ s, Duración de estimulación 1 ms, Pausa 30 ms, TEED constante.

En la figura 29 se muestran como ejemplo las regresiones lineales para los protocolos 2 a 10 y 13 a 22. Se observa en la figura que la pendiente de las regresiones no es igual para todos los protocolos, por lo que aparecen entrecruzamientos. Suponiendo un umbral de estimulación cercano a 1,5 V, distintos protocolos extienden la estimulación a un radio mayor o menor.

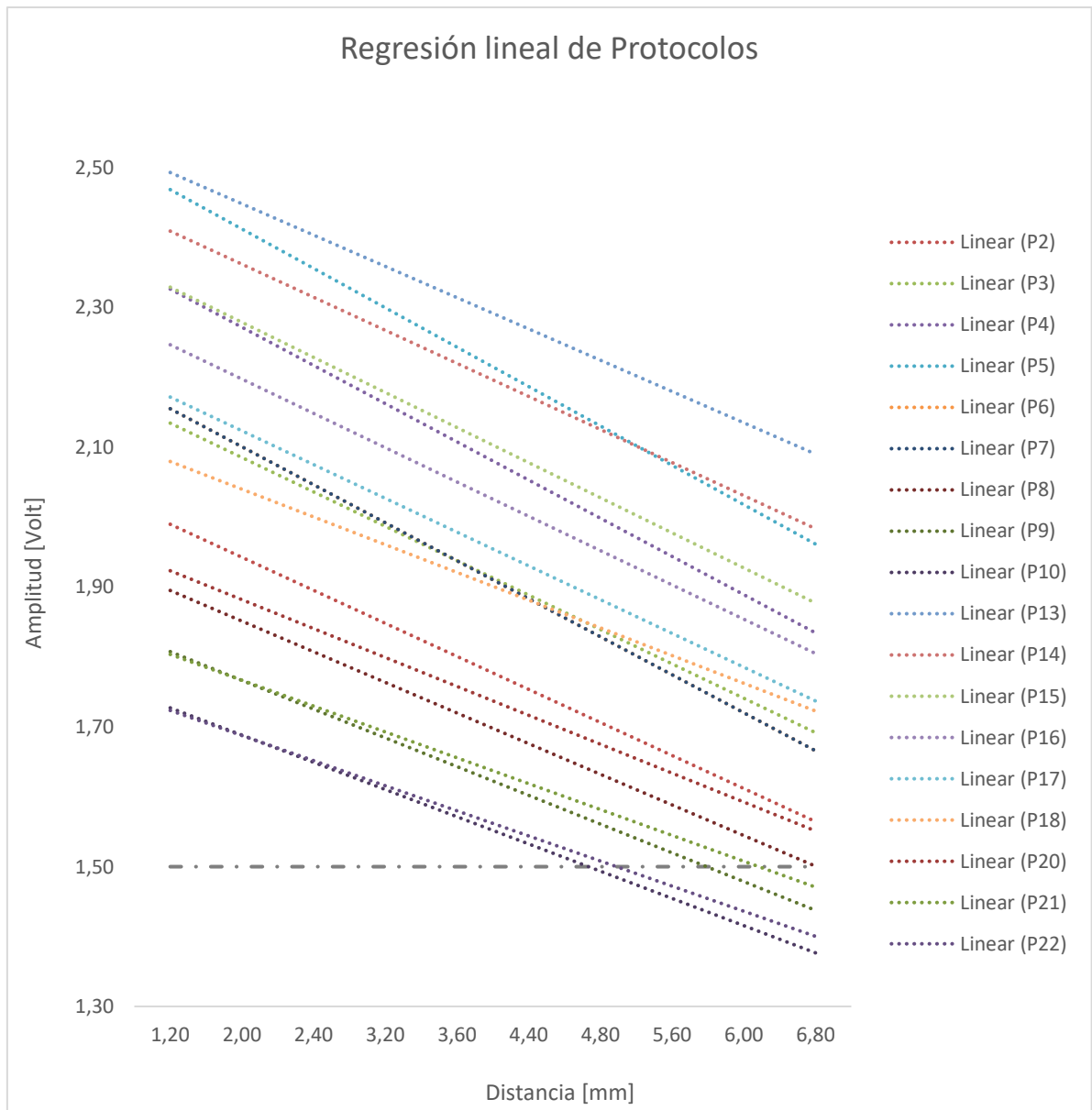


Figura 29) Regresión lineal de los protocolos en los que se observan entrecruzamientos.

5. Discusión

La estimulación cerebral es una terapia que presenta muchas ventajas que hemos detallado anteriormente. Sin embargo, diferentes aspectos de esta terapia aún se encuentran en investigación. La estimulación experimental en modelos animales es importantísima para el análisis de distintos tratamientos probando nuevas formas de onda en las señales, así como distintos algoritmos y mecanismos de acción, pero presenta desafíos particulares (Hamani, Diwan et al. 2010, Hamani, Diwan et al. 2010). Por ejemplo, un grupo de investigadores

holandeses logró demostrar los beneficios de la DBS en animales, pero el estimulador estaba conectado a la rata por medio de un cable y sólo contaban con un tipo de estimulación (Tan, Vlamings et al. 2010). También investigadores franceses crearon tres tipos de estimuladores con sólo algunos valores fijos en la frecuencia de estimulación y uno de estos de un tamaño bastante grande (Kussener, Aguilar et al. 2014). Un grupo de China logró avances interesantes, como por ejemplo de programación inalámbrica y de muy pequeño tamaño, pero utilizando un diseño no comercial y de costo muy elevado (Liu, Wang et al. 2017).

Las ventajas del diseño desarrollado en este proyecto son su bajo costo, debido a la elección de un microprocesador comercial y altamente usado para múltiples propósitos, Open Access, con un entorno gráfico amigable que permite la programación del mismo, así como la posible reprogramación en un futuro, inalámbrico, y de dimensiones reducidas. El dispositivo permite programar fácilmente variables clave que pueden incluirse en diferentes ensayos, como ancho de pulso, cantidad de pulsos, frecuencia de la estimulación y amplitud.

Un punto importante es que el dispositivo desarrollado cuenta con un diseño modular. Con esto nos referimos a la posibilidad de agregar componentes y variar puntos en la programación que permitan principalmente cambiar formas de ondas y hacer más eficaz el consumo de energía del circuito, ya que uno de los propósitos es que el estimulador desarrollado pueda ser utilizado como base para:

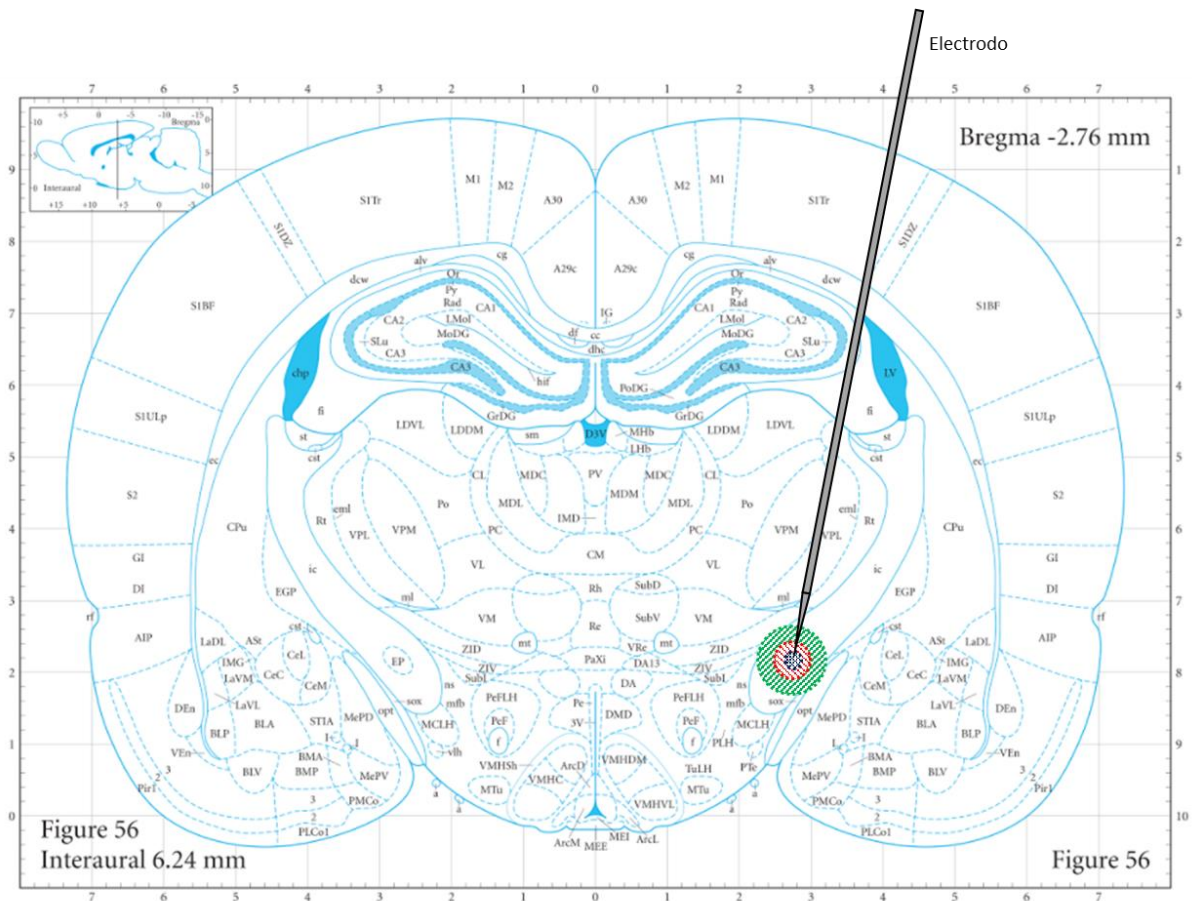
- Generar distintas formas de señal, en especial alguna del tipo fisiológica, mediante los convertidores digitales-analógicos (DAC) aprovechando su bajo costo, tamaño y precisión al generar dicha señal. También permitiéndonos poder estudiar los efectos cambiando la polarización y repolarización de las neuronas.
- Mejorar el diseño físico, reduciendo tamaño y peso utilizando microcontroladores o nuevos dispositivos con la cantidad justa y necesaria de entradas y salidas y el uso de circuitos impresos especialmente diseñados para este propósito, ya que en este caso se utilizó uno de tipo comercial.
- Mejorar la autonomía, que se podrá lograr gracias a la aparición de nuevas baterías y utilizando componentes que minimicen el consumo de energía del dispositivo.

- Incluir más seguridades al dispositivo, que en nuestro caso fueron omitidas para cumplir con los requerimientos físicos y teniendo en cuenta que no iba a ser utilizado en humanos.

Es importante destacar, que como el dispositivo se utilizará en un ambiente supervisado y bajo condiciones de laboratorio controladas, el número de grado de protección IP es bajo, siendo en nuestro caso de 30 según lo establecido en la norma CEI 60529 (Ver anexo tabla 8.5). También es de suma importancia aclarar que no se trata de un artefacto de grado médico sino de una herramienta de investigación científica. En cuanto a la posibilidad de aplicar normativas ANMAT, este ente sólo regula aquellos dispositivos que serán utilizados para diagnóstico o tratamiento en seres humanos, ya sea para investigación o para uso asistencial. En el caso de investigación en animales, no aplica ninguna de estas regulaciones (Acuipil 2017).

La validación biológica del dispositivo desarrollado fue realizada en experimentos con cerebro de rata explantado *in vitro*. Los ensayos *in vivo* no forman parte del presente proyecto. El protocolo de implementación e implantación en animales pequeños es estándar, lo que incluye el método de fijación de electrodos (Tan, Vlamings et al. 2010, Kussener, Aguilar et al. 2014, Liu, Wang et al. 2017). Las dimensiones y el peso del estimulador fueron estipulados según el tamaño de los animales que pueden ser tratados en un futuro y los trabajos anteriormente mencionados.

Los resultados obtenidos *in vitro* indican que todos los protocolos de estimulación se comportan con una dependencia lineal de la tensión eléctrica con el espacio. Esto demuestra que a pesar de la complejidad de la impedancia del tejido cerebral, a las distancias consideradas es suficiente con considerar un modelo resistivo puro. Sin embargo, diferentes protocolos tienen pendientes diferentes. Esto se observa en la figura 28, donde además se muestra un umbral hipotético de estimulación en 1,5V. El umbral de estimulación de un único axón está alrededor de 30 mV (Rattay 1986). Por otro lado, el umbral clínico para la estimulación de un grupo muscular en humanos a través de DBS se encuentra en un rango entre 1 y 5 V aproximadamente, usando distintos modelos (Walker, Huang et al. 2012). En base a esto último es que se decidió considerar un umbral de 1,5V para el caso de las ratas, lo que se muestra en los gráficos 25 al 29. La figura 30 ilustra la posibilidad de variar los protocolos con el fin de refinar el radio de tejido estimulado, sin variar la Teed, lo que es importante para minimizar la lesión tisular. Este resultado es novedoso y debe estudiarse con más detalle en futuros protocolos preclínicos y clínicos.



● Efectos terapéuticos insuficientes
 ● Estimulación deseada óptima / Sitio anatómico óptimo
 ● Efectos adversos

Figura 30) El radio de tejido estimulado varía según protocolo aplicado manteniendo la TEED constante (Ilustración de estimulación sobre Globo Pálido interno en cerebro de rata). Imagen modificada de (Paxinos and Watson 2013)

6. Conclusiones

Según los resultados mostrados en el punto 4, el estimulador cumplió su objetivo de ser pequeño y liviano, autónomo y programable, pudiendo ser utilizado como una herramienta que permita realizar diferentes pruebas en animales pequeños que posibilitará el estudio de nuevos tratamientos de estimulación cerebral. De los experimentos realizados con el dispositivo diseñado surge la nueva hipótesis de que es posible variar el área de estimulación de un tejido cambiando distintas variables en la programación del estimulador, siempre manteniendo la energía eléctrica entregada por unidad de tiempo constante.

7. Referencias

- Ackermans, L., A. Duits, Y. Temel, A. Winogrodzka, F. Peeters, E. A. M. Beuls and V. Visser-Vandewalle (2010). "Long-term outcome of thalamic deep brain stimulation in two patients with Tourette syndrome." Journal of Neurology, Neurosurgery & Psychiatry **81**(10): 1068-1072.
- Acuipil, C. (2017). Médica especialista en Infectología y Farmacología, asesora del área de regulaciones ANMAT. M. Paladino.
- Andrade, D. M., D. Zumsteg, C. Hamani, M. Hodaie, S. Sarkissian, A. M. Lozano and R. A. Wennberg (2006). "Long-term follow-up of patients with thalamic deep brain stimulation for epilepsy." Neurology **66**(10): 1571-1573.
- Andres, D. and O. Darbin (2017). "Complex dynamics in the basal ganglia: health and disease beyond the motor system." The Journal of Neuropsychiatry and Clinical Neurosciences **IN PRESS**.
- Andres, D. S., D. Cerquetti, M. Merello and R. Stoop (2014). "Neuronal Entropy Depends on the Level of Alertness in the Parkinsonian Globus Pallidus in vivo." Front Neuro **5**: 96.
- Association, E. A. R. from <http://eara.eu/es/el-principio-de-las-3rs/>.
- Bell, E., G. Mathieu and E. Racine (2009). "Preparing the ethical future of deep brain stimulation." Surgical Neurology **72**(6): 577-586.
- Benabid, A. L., S. Chabardes, J. Mitrofanis and P. Pollak (2009). "Deep brain stimulation of the subthalamic nucleus for the treatment of Parkinson's disease." The Lancet Neurology **8**(1): 67-81.
- Bewernick, B. H., S. Kayser, V. Sturm and T. E. Schlaepfer (2012). "Long-Term Effects of Nucleus Accumbens Deep Brain Stimulation in Treatment-Resistant Depression: Evidence for Sustained Efficacy." Neuropsychopharmacology **37**(9): 1975-1985.
- Breit, S., J. B. Schulz and A.-L. Benabid (2004). "Deep brain stimulation." Cell and Tissue Research **318**(1): 275-288.
- Bryan, H., H. Brian and M. G. Warren (2015). "Design and in vivo evaluation of more efficient and selective deep brain stimulation electrodes." Journal of Neural Engineering **12**(4): 046030.
- Castrioto, A., A. M. Lozano, Y. Poon, A. E. Lang, M. Fallis and E. Moro (2011). "Ten-year outcome of subthalamic stimulation in parkinson disease: A blinded evaluation." Archives of Neurology **68**(12): 1550-1556.
- Contarino, M. F., A. Daniele, A. H. Sibia, L. M. A. Romito, A. R. Bentivoglio, G. Gainotti and A. Albanese (2007). "Cognitive outcome 5 years after bilateral chronic stimulation of subthalamic nucleus in patients with Parkinson's disease." Journal of Neurology, Neurosurgery & Psychiatry **78**(3): 248-252.
- Eggington, S., F. Valldeoriola, K. R. Chaudhuri, K. Ashkan, E. Annoni and G. Deuschl (2014). "The cost-effectiveness of deep brain stimulation in combination with best medical therapy, versus best medical therapy alone, in advanced Parkinson's disease." Journal of Neurology **261**(1): 106-116.
- Erwin, B., M. M. Jr and K. K. Baker (2000). "Mechanisms of deep brain stimulation and future technical developments." Neurological Research **22**(3): 259-266.
- Faes, T. J. C., H. A. v. d. Meij, J. C. d. Munck and R. M. Heethaar (1999). "The electric resistivity of human tissues (100 Hz-10 MHz): a meta-analysis of review studies." Physiological Measurement **20**(4): R1.
- Groiss, S. J., L. Wojtecki, M. Südmeyer and A. Schnitzler (2009). "Review: Deep brain stimulation in Parkinson's disease." Therapeutic Advances in Neurological Disorders **2**(6): 379-391.
- Hamani, C., M. Diwan, S. Isabella, A. M. Lozano and J. N. Nobrega (2010). "Effects of different stimulation parameters on the antidepressant-like response of medial prefrontal cortex deep brain stimulation in rats." Journal of Psychiatric Research **44**(11): 683-687.

Hamani, C., M. Diwan, C. E. Macedo, M. L. Brandão, J. Shumake, F. Gonzalez-Lima, R. Raymond, A. M. Lozano, P. J. Fletcher and J. N. Nobrega (2010). "Antidepressant-Like Effects of Medial Prefrontal Cortex Deep Brain Stimulation in Rats." *Biological Psychiatry* **67**(2): 117-124.

Hemm, S., D. Pison, F. Alonso, A. Shah, J. Coste, J.-J. Lemaire and K. Wårdell (2016). "Patient-Specific Electric Field Simulations and Acceleration Measurements for Objective Analysis of Intraoperative Stimulation Tests in the Thalamus." *Frontiers in Human Neuroscience* **10**(577).

Kern, D. S. and R. Kumar (2007). "Deep Brain Stimulation." *The Neurologist* **13**(5): 237-252.

Koss, A. M., R. L. Alterman, M. Tagliati and J. L. Shils (2005). "Calculating total electrical energy delivered by deep brain stimulation systems." *Annals of neurology* **58**(1): 168.

Kumar, R., A. M. Lozano, Y. J. Kim, W. D. Hutchison, E. Sime, E. Halket and A. E. Lang (1998). "Double-blind evaluation of subthalamic nucleus deep brain stimulation in advanced Parkinson's disease." *Neurology* **51**(3): 850-855.

Kuncel, A. M. and W. M. Grill (2004). "Selection of stimulus parameters for deep brain stimulation." *Clinical Neurophysiology* **115**(11): 2431-2441.

Kussener, E., J. Aguilar, O. Mainard, D. Goguenheim, G. Oudinet, P. Salin and C. Forni (2014). *Implantable electrostimulation system in freely moving rodent for DBS treatment*. 2014 IEEE Faible Tension Faible Consommation.

Levy, R. M., S. Lamb and J. E. Adams (1987). "Treatment of Chronic Pain by Deep Brain Stimulation: Long Term Follow-up and Review of the Literature." *Neurosurgery* **21**(6): 885-893.

Liu, H., C. Wang, F. Zhang and H. Jia (2017). "An implantable device for neuropsychiatric rehabilitation by chronic deep brain stimulation in freely moving rats." *Neuroreport* **28**(3): 128-133.

Machado, A., A. R. Rezai, B. H. Kopell, R. E. Gross, A. D. Sharan and A. L. Benabid (2006). "Deep brain stimulation for Parkinson's disease: surgical technique and perioperative management." *Mov Disord* **21 Suppl 14**: S247-258.

Maged, M. E., K. Qingjun, V. Maribel and B. Marom (2006). "Bio-heat transfer model of deep brain stimulation-induced temperature changes." *Journal of Neural Engineering* **3**(4): 306.

Mahlknecht, P., P. Limousin and T. Foltynie (2015). "Deep brain stimulation for movement disorders: update on recent discoveries and outlook on future developments." *Journal of Neurology* **262**(11): 2583-2595.

McIntosh, E., A. Gray, J. Daniels, S. Gill, N. Ives, C. Jenkinson, R. Mitchell, H. Pall, S. Patel, N. Quinn, C. Rick, K. Wheatley, A. Williams and P. D. S. C. G. on behalf of The (2016). "Cost-utility analysis of deep brain stimulation surgery plus best medical therapy versus best medical therapy in patients with Parkinson's: Economic evaluation alongside the PD SURG trial." *Movement Disorders* **31**(8): 1173-1182.

Medtronic Manual Soletra® – Single channel neurostimulator – Kinetra® – Dual channel neurostimulator – Activa® SC – Single channel primary cell (non-rechargeable) neurostimulator – Activa® PC – Dual channel primary cell (non-rechargeable) neurostimulator – Activa® RC – Dual channel rechargeable neurostimulator.

Medtronic (2015). *DBS Therapy for Parkinson's Disease and Essential Tremor. Clinical Summary*.

Miocinovic, S., S. Somayajula, S. Chitnis and J. L. Vitek (2013). "History, applications, and mechanisms of deep brain stimulation." *JAMA neurology* **70**(2): 163-171.

Montgomery Jr., E. B. (2016). "Modeling and Theories of Pathophysiology and Physiology of the Basal Ganglia–Thalamic–Cortical System: Critical Analysis." *Frontiers in Human Neuroscience* **10**(469).

Ondo, W., J. Jankovic, K. Schwartz, M. Almaguer and R. K. Simpson (1998). "Unilateral thalamic deep brain stimulation for refractory essential tremor and Parkinson's disease tremor." *Neurology* **51**(4): 1063-1069.

Patricia, L.-D. and T. Stephen (2009). *DBS stimulator programming. Deep Brain Stimulation*. B. Peter, A. Tipu, L. Xuguang and N. Dipankar. New York, USA, Oxford University Press: 65-71.

Paxinos, G. and C. Watson (2013). *The Rat Brain in Stereotaxic Coordinates*, Academic Press.

Rehncrona, S., B. Johnels, H. Widner, A.-L. Törnqvist, M. Hariz and O. Sydow (2003). "Long-term efficacy of thalamic deep brain stimulation for tremor: Double-blind assessments." Movement Disorders **18**(2): 163-170.

Sašo, J., S. Thomas and M. Manfred (2010). "Charge and energy minimization in electrical/magnetic stimulation of nervous tissue." Journal of Neural Engineering **7**(4): 046004.

Schuepbach, W. M. M., J. Rau, K. Knudsen, J. Volkmann, P. Krack, L. Timmermann, T. D. Hälbig, H. Hesekamp, S. M. Navarro, N. Meier, D. Falk, M. Mehdorn, S. Paschen, M. Maarouf, M. T. Barbe, G. R. Fink, A. Kupsch, D. Gruber, G.-H. Schneider, E. Seigneuret, A. Kistner, P. Chaynes, F. Ory-Magne, C. Brefel Courbon, J. Vesper, A. Schnitzler, L. Wojtecki, J.-L. Houeto, B. Bataille, D. Maltête, P. Damier, S. Raoul, F. Sixel-Doering, D. Hellwig, A. Gharabaghi, R. Krüger, M. O. Pinsker, F. Amtage, J.-M. Régis, T. Witjas, S. Thobois, P. Mertens, M. Kloss, A. Hartmann, W. H. Oertel, B. Post, H. Speelman, Y. Agid, C. Schade-Brittinger and G. Deuschl (2013). "Neurostimulation for Parkinson's Disease with Early Motor Complications." New England Journal of Medicine **368**(7): 610-622.

Servello, D., M. Porta, M. Sassi, A. Brambilla and M. M. Robertson (2008). "Deep brain stimulation in 18 patients with severe Gilles de la Tourette syndrome refractory to treatment: the surgery and stimulation." Journal of Neurology, Neurosurgery & Psychiatry **79**(2): 136-142.

Society, B. D. from www.basel-declaration.org.

Tan, S. K. H., R. Vlamings, L. Lim, T. Sesia, M. L. F. Janssen, H. W. M. Steinbusch, V. Visser-Vandewalle and Y. Temel (2010). "Experimental Deep Brain Stimulation in Animal Models." Neurosurgery **67**(4): 1073-1080.

Thomas, J. F. and C. M. Cameron (2010). "Evaluation of novel stimulus waveforms for deep brain stimulation." Journal of Neural Engineering **7**(6): 066008.

Valldeoriola, F., O. Morsi, E. Tolosa, J. Rumià, M. J. Martí and P. Martínez-Martín (2007). "Prospective comparative study on cost-effectiveness of subthalamic stimulation and best medical treatment in advanced Parkinson's disease." Movement Disorders **22**(15): 2183-2191.

Volkmann, J., A. Albanese, J. Kulisevsky, A.-L. Törnqvist, J.-L. Houeto, B. Pidoux, A.-M. Bonnet, A. Mendes, A.-L. Benabid, V. Fraix, N. Van Blercom, J. Xie, J. Obeso, M. C. Rodriguez-Oroz, J. Guridi, A. Schnitzler, L. Timmermann, A. A. Gironell, J. Molet, B. Pascual-Sedano, S. Rehncrona, E. Moro, A. C. Lang, A. M. Lozano, A. R. Bentivoglio, M. Scerrati, M. F. Contarino, L. Romito, M. Janssens and Y. Agid (2009). "Long-term effects of pallidal or subthalamic deep brain stimulation on quality of life in Parkinson's disease." Movement Disorders **24**(8): 1154-1161.

Weaver, F. M., K. Follett, M. Stern and et al. (2009). "Bilateral deep brain stimulation vs best medical therapy for patients with advanced parkinson disease: A randomized controlled trial." JAMA **301**(1): 63-73.

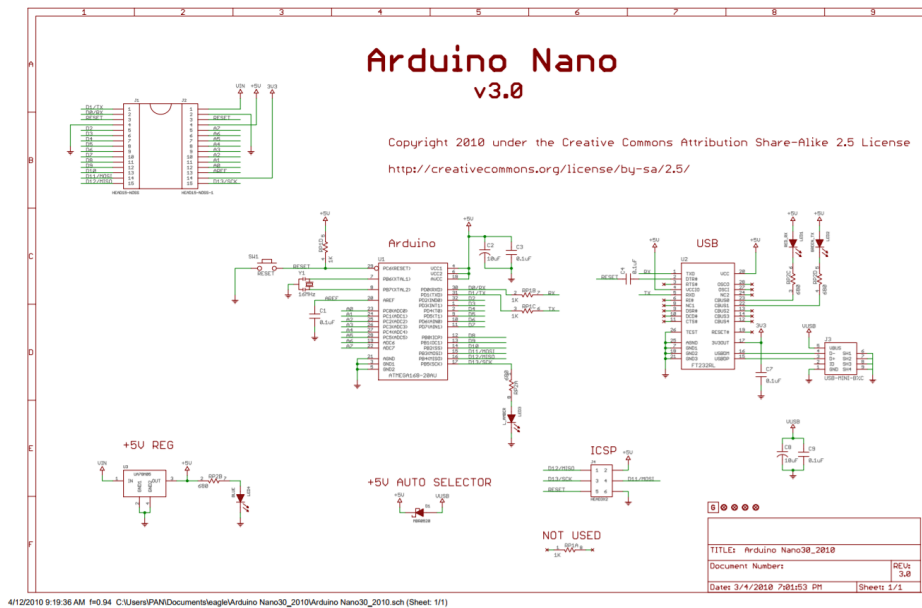
Williams, A., S. Gill, T. Varma, C. Jenkinson, N. Quinn, R. Mitchell, R. Scott, N. Ives, C. Rick, J. Daniels, S. Patel and K. Wheatley (2010). "Deep brain stimulation plus best medical therapy versus best medical therapy alone for advanced Parkinson's disease (PD SURG trial): a randomised, open-label trial." The Lancet Neurology **9**(6): 581-591.

Xuefeng, F. W. and M. G. Warren (2005). "Current density distributions, field distributions and impedance analysis of segmented deep brain stimulation electrodes." Journal of Neural Engineering **2**(4): 139.

Zesiewicz, T. A., R. Elble, E. D. Louis, R. A. Hauser, K. L. Sullivan, R. B. Dewey, W. G. Ondo, G. S. Gronseth and W. J. Weiner (2005). "Practice Parameter: Therapies for essential tremor: Report of the Quality Standards Subcommittee of the American Academy of Neurology." Neurology **64**(12): 2008-2020.


8. Anexos

8.1 Plano esquemático Arduino Nano



Arduino Nano V 3.0 esquema [http://site.gravitech.us/Arduino/NANO30/ArduinoNano3_0schematic.pdf]

8.2 Hoja de datos del Potenci3metro digital (MCP41010)



MICROCHIP **MCP41XXX/42XXX**

Single/Dual Digital Potentiometer with SPI™ Interface

Features

- 256 taps for each potentiometer
- Potentiometer values for 10 kΩ, 50 kΩ and 100 kΩ
- Single and dual versions
- SPI™ serial interface (mode 0,0 and 1,1)
- ±1 LSB max INL & DNL
- Low power CMOS technology
- 1 µA maximum supply current in static operation
- Multiple devices can be daisy-chained together (MCP42XXX only)
- Shutdown feature open circuits of all resistors for maximum power savings
- Hardware shutdown pin available on MCP42XXX only
- Single supply operation (2.7V - 5.5V)
- Industrial temperature range: -40°C to +85°C
- Extended temperature range: -40°C to +125°C

Description

The MCP41XXX and MCP42XXX devices are 256-position, digital potentiometers available in 10 kΩ, 50 kΩ and 100 kΩ resistance versions. The MCP41XXX is a single-channel device and is offered in an 8-pin PDIP or SOIC package. The MCP42XXX contains two independent channels in a 14-pin PDIP, SOIC or TSSOP package. The wiper position of the MCP41XXX/42XXX varies linearly and is controlled via an industry-standard SPI interface. The devices consume <1 µA during static operation. A software shutdown feature is provided that disconnects the "A" terminal from the resistor stack and simultaneously connects the wiper to the "B" terminal. In addition, the dual MCP42XXX has a SHDN pin that performs the same function in hardware. During shutdown mode, the contents of the wiper register can be changed and the potentiometer returns from shutdown to the new value. The wiper is reset to the mid-scale position (80h) upon power-up. The RS (reset) pin implements a hardware reset and also returns the wiper to mid-scale. The MCP42XXX SPI interface includes both the SI and SO pins, allowing daisy-chaining of multiple devices. Channel-to-channel resistance matching on the MCP42XXX varies by less than 1%. These devices operate from a single 2.7 - 5.5V supply and are specified over the extended and industrial temperature ranges.

Block Diagram

*Potentiometer P1 is only available on the dual MCP42XXX version.

Package Types

PDIP/SOIC							
CS	1	8	V _{DD}				
SCK	2	7	PB0				
SI	3	6	PW0				
V _{SS}	4	5	PA0				

PDIP/SOIC/TSSOP							
CS	1	14	V _{DD}				
SCK	2	13	SO				
SI	3	12	SHDN				
V _{SS}	4	11	RS				
PB1	5	10	PB0				
PW1	6	9	PW0				
PA1	7	8	PA0				

MCP41XXX/42XXX

1.0 ELECTRICAL CHARACTERISTICS

DC CHARACTERISTICS: 10 kΩ VERSION

Electrical Characteristics: Unless otherwise indicated, $V_{DD} = +2.7V$ to $5.5V$, $T_A = -40^\circ C$ to $+85^\circ C$ (TSSOP devices are only specified at $+25^\circ C$ and $+55^\circ C$). Typical specifications represent values for $V_{DD} = 5V$, $V_{SS} = 0V$, $V_A = 0V$, $T_A = +25^\circ C$.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Rheostat Mode						
Normal Resistance	R	8	10	12	kΩ	$T_A = +25^\circ C$ (Note 1)
Rheostat Differential Non-Linearity	R-DNL	-1	±14	+1	LSB	Note 2
Rheostat Integral Non-Linearity	R-INL	-1	±14	+1	LSB	Note 2
Rheostat Tempo	$\Delta R_{\text{step}}/\Delta T$	—	800	—	ppm/°C	
Wiper Resistance	R_{W}	—	52	100	Ω	$V_{DD} = 5.5V$, $I_{\text{W}} = 1 \text{ mA}$, code 00h
Wiper Current	R_{W}	—	73	125	Ω	$V_{DD} = 2.7V$, $I_{\text{W}} = 1 \text{ mA}$, code 00h
Normal Resistance Match	I_{W}	-1	—	+1	mA	
Potentiometer Divider	$\Delta R/R$	—	0.2	1	%	MCP42010 only, PD to P1, $T_A = +25^\circ C$
Resolution						
Resolution	N	8	—	—	Bits	
Monotonicity	N	8	—	—	Bits	
Differential Non-Linearity	DNL	-1	±14	+1	LSB	Note 3
Integral Non-Linearity	INL	-1	±14	+1	LSB	Note 3
Voltage Divider Tempo	$\Delta V_{\text{step}}/\Delta T$	—	1	—	ppm/°C	Code 80h
Full Scale Error	V_{FSR}	-2	-0.7	0	LSB	Code FFh, $V_{DD} = 5V$, see Figure 2-25
Zero Scale Error	V_{ZSE}	-2	-0.7	0	LSB	Code FFh, $V_{DD} = 3V$, see Figure 2-25
	V_{ZSE}	0	+0.7	+2	LSB	Code 00h, $V_{DD} = 5V$, see Figure 2-25
	V_{ZSE}	0	+0.7	+2	LSB	Code 00h, $V_{DD} = 3V$, see Figure 2-25
Resistor Terminals						
Voltage Range	$V_{A(\text{LW})}$	0	—	V_{DD}		Note 4
Capacitance (C_A or C_B)	—	—	15	—	pF	$f = 1 \text{ MHz}$, Code = 80h, see Figure 2-30
Capacitance	C_{W}	—	5.8	—	pF	$f = 1 \text{ MHz}$, Code = 80h, see Figure 2-30
Dynamic Characteristics (All dynamic characteristics use $V_{DD} = 5V$)						
Bandwidth -3dB	BW	—	1	—	MHz	$V_A = 0V$, Measured at Code 80h, Output Load = 30 pF
Setting Time	t_S	—	2	—	μs	$V_A = V_{DD}$, $V_B = 0V$, ±1% Error Band, Transition from Code 00h to Code 80h, Output Load = 30 pF
Resistor Noise Voltage	e_{RMS}	—	9	—	mV/√Hz	$V_A = \text{Open}$, Code 80h, $f = 1 \text{ kHz}$
Crossbar	C_{C}	—	55	—	Ω	$V_A = V_{DD}$, $V_B = 0V$ (Note 5)
Digital Inputs/Outputs (CS, SCK, ST, SDO) See Figure 2-12 for RS and SHDN pin operation						
Schmitt Trigger High-Level Input Voltage	V_{IH}	0.7(V_{DD})	—	—	V	
Schmitt Trigger Low-Level Input Voltage	V_{IL}	—	—	0.3(V_{DD})	V	
Hysteresis of Schmitt Trigger Inputs	V_{HYS}	—	0.05(V_{DD})	—		
Low-Level Output Voltage	V_{OL}	—	—	0.40	V	$I_{\text{OL}} = 2.1 \text{ mA}$, $V_{DD} = 5V$
High-Level Output Voltage	V_{OH}	$V_{DD} - 0.5$	—	—	V	$I_{\text{OH}} = 400 \mu\text{A}$, $V_{DD} = 5V$
Input Leakage Current	I_{IL}	-1	—	+1	μA	CS, SCK, $V_A = V_{DD}$ or V_{SS} , Includes V_A , SHDN=0
Pin Capacitance (All inputs/outputs)	C_{IN} , C_{OUT}	—	10	—	pF	$V_{DD} = 5.5V$, $T_A = +25^\circ C$, $f = 1 \text{ MHz}$
Power Requirements						
Operating Voltage Range	V_{DD}	2.7	—	5.5	V	
Supply Current, Active	I_{DDA}	—	340	500	μA	$V_{DD} = 5.5V$, CS = V_{SS} , $f_{\text{CLK}} = 10 \text{ MHz}$, GO = Open, Code FFh (Note 6)
Supply Current, Static	I_{DDQ}	—	0.01	1	μA	CS, SCK, RS = V_{DD} , $V_A = 5.5V$, GO = Open (Note 6)
Power Supply Sensitivity	PSS	—	0.0015	0.0035	%/%	$V_{DD} = 4.5V - 5.5V$, $V_A = 4.5V$, Code 80h
	PSS	—	0.0015	0.0035	%/%	$V_{DD} = 2.7V - 3.3V$, $V_A = 2.7V$, Code 80h

- Note 1: V_{A} = V_{DD} , no connection on wiper.
 Note 2: Rheostat position non-linearity R-DNL is the deviation from an ideal value measured between the maximum resistance and the minimum resistance wiper positions. R-INL measures the relative step change from the ideal between successive tap positions. $I_{\text{W}} = 50 \mu\text{A}$ for $V_{DD} = 5V$ and $I_{\text{W}} = 400 \mu\text{A}$ for $V_{DD} = 3V$ for 10 kΩ version. See Figure 2-26 for test circuit.
 Note 3: INL and DNL are measured at V_{A} with the device configured in the voltage divider or potentiometer mode. $V_B = V_{DD}$ and $V_C = 0V$. DNL specification limits of ±1 LSB max are specified monotonic operating conditions. See Figure 2-25 for test circuit.
 Note 4: Resistor terminals A/B and W have no restrictions on polarity with respect to each other. Full-scale and zero-scale error were measured using Figure 2-25.
 Note 5: Measured at V_{A} pin where the voltage on the adjacent V_{B} pin is swinging full-scale.
 Note 6: Supply current is independent of current through the potentiometers.

DS11195C-page 2

© 2003 Microchip Technology Inc.

MCP41XXX/42XXX

Absolute Maximum Ratings †

V_{DD}7.0V
All inputs and outputs w.r.t. V_{SS}-0.6V to $V_{DD} + 1.0V$
Storage temperature-60°C to $+150^\circ C$
Ambient temp. with power applied-60°C to $+125^\circ C$
ESD protection on all pins $\geq 2 \text{ kV}$

† Notice: Stresses above those listed under "maximum ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operational listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

AC TIMING CHARACTERISTICS

Electrical Characteristics: Unless otherwise indicated, $V_{DD} = +2.7V$ to $5.5V$, $T_A = -40^\circ C$ to $+85^\circ C$.

Parameter	Sym	Min	Typ	Max	Units	Conditions
Clock Frequency	f_{CLK}	—	—	10	MHz	$V_{DD} = 5V$ (Note 1)
Clock High Time	t_{H}	40	—	—	ns	
Clock Low Time	t_{L}	40	—	—	ns	
CS Fall to First Rising CLK Edge	t_{CS}	40	—	—	ns	
Data Input Setup Time	t_{SU}	40	—	—	ns	
Data Input Hold Time	t_{H}	10	—	—	ns	
SCK Fall to GO Valid Propagation Delay	t_{SCK}	—	—	80	ns	$C_L = 30 \text{ pF}$ (Note 2)
SCK Rise to CS Rise Hold Time	t_{SCK}	30	—	—	ns	
SCK Rise to CS Fall Delay	t_{SCK}	10	—	—	ns	
CS Rise to CLK Rise Hold	t_{CS}	100	—	—	ns	
CS High Time	t_{CSH}	40	—	—	ns	
Reset Pulse Width	t_{RS}	150	—	—	ns	Note 2
RS Rising to CS Falling Delay Time	t_{RS}	150	—	—	ns	Note 2
CS Rising to RS or SHDN falling delay time	t_{CS}	40	—	—	ns	Note 3
CS rise time	t_{CS}	100	—	—	ns	Note 3
Shutdown Pulse Width	t_{SP}	150	—	—	ns	Note 3

- Note 1: When using the device in the daisy-chain configuration, maximum clock frequency is determined by a combination of propagation delay time (t_{PCD}) and data input setup time (t_{SU}). Max. clock frequency is therefore ~ 5.6 MHz based on SCK rise and fall times of 5 ns, $t_{\text{L}} = 40 \text{ ns}$, $t_{\text{H}} = 50 \text{ ns}$ and $t_{\text{SU}} = 40 \text{ ns}$.
 Note 2: Applies only to the MCP42XXX devices.
 Note 3: Applies only when using hardware pins to exit software shutdown mode, MCP42XXX only.

© 2003 Microchip Technology Inc.

DS11195C-page 5

MCP41XXX/42XXX

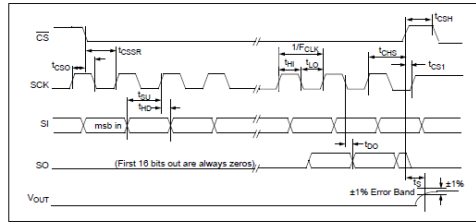


FIGURE 1-1: Detailed Serial Interface Timing.

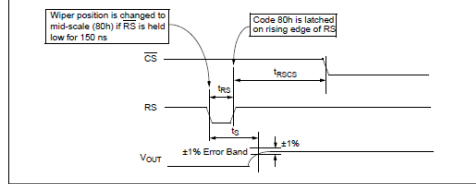


FIGURE 1-2: Reset Timing.

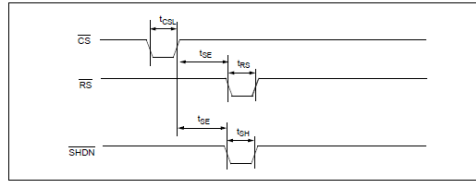


FIGURE 1-3: Software Shutdown Exit Timing.

MCP41XXX/42XXX

2.0 TYPICAL PERFORMANCE CURVES

Note: The graphs and tables provided following this note are a statistical summary based on a limited number of samples and are provided for informational purposes only. The performance characteristics listed herein are not tested or guaranteed. In some graphs or tables, the data presented may be outside the specified operating range (e.g., outside specified power supply range) and therefore outside the warranted range.

Note: Unless otherwise indicated, curve represents 10 kΩ, 50 kΩ and 100 kΩ devices. $V_{DD} = 5V$, $V_{SS} = 0V$, $T_A = +25^\circ C$, $V_{IN} = 0V$.

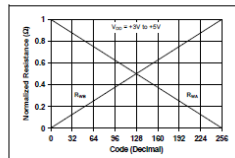


FIGURE 2-1: Normalized Wiper to End Terminal Resistance vs. Code.

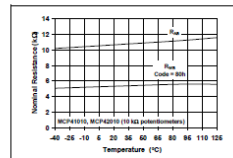


FIGURE 2-4: Nominal Resistance 10 kΩ vs. Temperature.

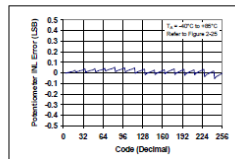


FIGURE 2-2: Potentiometer INL Error vs. Code.

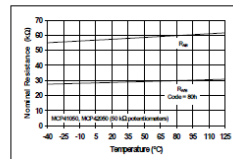


FIGURE 2-5: Nominal Resistance 50 kΩ vs. Temperature.

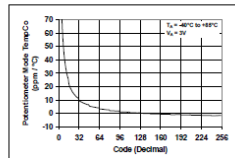


FIGURE 2-3: Potentiometer Mode Tempco vs. Code.

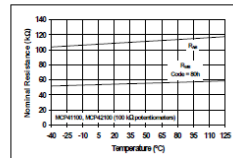


FIGURE 2-6: Nominal Resistance 100 kΩ vs. Temperature.

MCP41XXX/42XXX

Note: Unless otherwise indicated, curve represents 10 k Ω , 50 k Ω and 100 k Ω devices. $V_{DD} = 5V$, $V_{SS} = 0V$, $T_A = +25^\circ C$, $V_{IN} = 0V$.

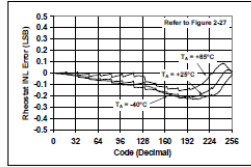


FIGURE 2-7: Rheostat INL Error vs. Code.

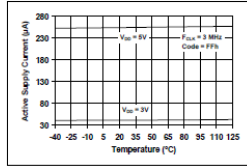


FIGURE 2-10: Active Supply Current vs. Temperature.

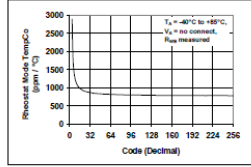


FIGURE 2-8: Rheostat Mode Tempco vs. Code.

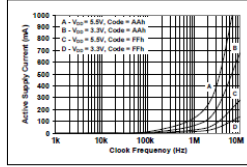


FIGURE 2-11: Active Supply Current vs. Clock Frequency.

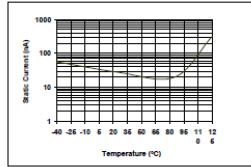


FIGURE 2-9: Static Current vs. Temperature.

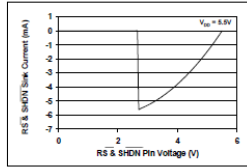


FIGURE 2-12: Reset & Shutdown Pins Current vs. Voltage.

MCP41XXX/42XXX

Note: Unless otherwise indicated, curve represents 10 k Ω , 50 k Ω and 100 k Ω devices. $V_{DD} = 5V$, $V_{SS} = 0V$, $T_A = +25^\circ C$, $V_{IN} = 0V$.

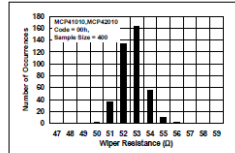


FIGURE 2-13: 10 k Ω Device Wiper Resistance Histogram.



FIGURE 2-16: Full-Scale Settling Time.

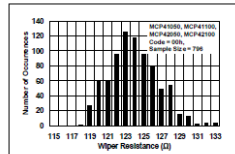


FIGURE 2-14: 50 k Ω , 100 k Ω Device Wiper Resistance Histogram.

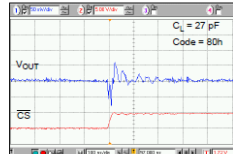


FIGURE 2-17: Digital Feed through vs. Time.



FIGURE 2-15: One Position Settling Time.

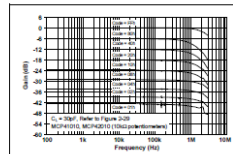


FIGURE 2-18: Gain vs. Frequency for 10 k Ω Potentiometer.

MCP41XXX/42XXX

Note: Unless otherwise indicated, curve represents 10 kΩ, 50 kΩ and 100 kΩ devices, $V_{DD} = 5V$, $V_{EE} = 0V$, $T_A = +25^\circ C$, $V_{in} = 0V$.

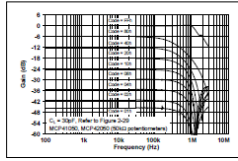


FIGURE 2-19: Gain vs. Frequency for 50kΩ Potentiometer.

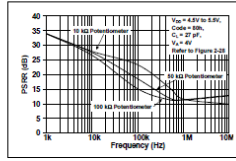


FIGURE 2-22: Power Supply Rejection Ratio vs. Frequency.

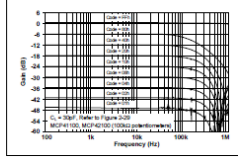


FIGURE 2-20: Gain vs. Frequency for 100kΩ Potentiometer.

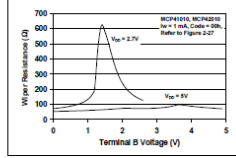


FIGURE 2-23: 10 kΩ Wiper Resistance vs. Voltage.

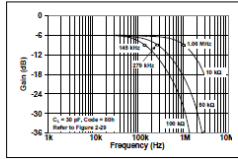


FIGURE 2-21: -3 dB Bandwidths.

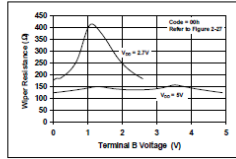


FIGURE 2-24: 50 kΩ & 100 kΩ Wiper Resistance vs. Voltage.

MCP41XXX/42XXX

2.1 Parametric Test Circuits

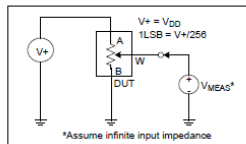


FIGURE 2-25: Potentiometer Divider Non-Linearity Error Test Circuit (DNL, INL).

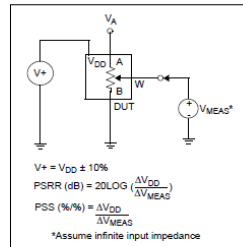


FIGURE 2-28: Power Supply Sensitivity Test Circuit (PSS, PSRR).

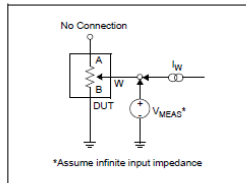


FIGURE 2-26: Resistor Position Non-Linearity Error Test Circuit (Rheostat operation DNL, INL).

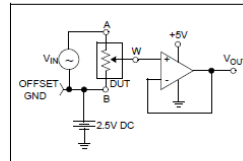


FIGURE 2-29: Gain vs. Frequency Test Circuit.

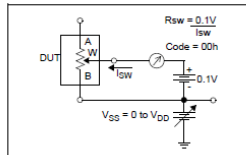


FIGURE 2-27: Wiper Resistance Test Circuit.

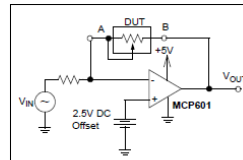


FIGURE 2-30: Capacitance Test Circuit.

MCP41XXX/42XXX

3.0 PIN DESCRIPTIONS

3.1 PA0, PA1

Potentiometer Terminal A Connection.

3.2 PB0, PB1

Potentiometer Terminal B Connection.

3.3 PW0, PW1

Potentiometer Wiper Connection.

3.4 Chip Select (CS)

This is the SPI port chip select pin and is used to execute a new command after it has been loaded into the shift register. This pin has a Schmitt Trigger input.

3.5 Serial Clock (SCK)

This is the SPI port clock pin and is used to clock-in new register data. Data is clocked into the SI pin on the rising edge of the clock and out the SO pin on the falling edge of the clock. This pin is gated to the CS pin (i.e., the device will not draw any more current if the SI pin is toggling when the CS pin is high). This pin has a Schmitt Trigger input.

3.6 Serial Data Input (SI)

This is the SPI port serial data input pin. The command and data bytes are clocked into the shift register using this pin. This pin is gated to the CS pin (i.e., the device will not draw any more current if the SI pin is toggling when the CS pin is high). This pin has a Schmitt Trigger input.

3.7 Serial Data Output (SO) (MCP42XXX devices only)

This is the SPI port serial data output pin used for daisy-chaining more than one device. Data is clocked out of the SO pin on the falling edge of clock. This is a push-pull output and does not go to a high-impedance state when CS is high. It will drive a logic-low when CS is high.

3.8 Reset (RS) (MCP42XXX devices only)

The Reset pin will set all potentiometers to mid-scale (Code 80h) if this pin is brought low for at least 150 ns. This pin should not be toggled low when the CS pin is low. It is possible to toggle this pin when the SHDN pin is low. In order to minimize power consumption, this pin has an active pull-up circuit. The performance of this circuit is shown in Figure 2-12. This pin will draw negligible current at logic level '0' and logic level '1'. Do not leave this pin floating.

3.9 Shutdown (SHDN) (MCP42XXX devices only)

The Shutdown pin has a Schmitt Trigger input. Pulling this pin low will put the device in a power-saving mode where A terminal is opened and the B and W terminals are connected for all potentiometers. This pin should not be toggled low when the CS pin is low. In order to minimize power consumption, this pin has an active pull-up circuit. The performance of this circuit is shown in Figure 2-12. This pin will draw negligible current at logic level '0' and logic level '1'. Do not leave this pin floating.

TABLE 3-1: MCP41XXX Pins

Pin #	Name	Function
1	CS	Chip Select
2	SCK	Serial Clock
3	SI	Serial Data Input
4	V _{SS}	Ground
5	PA0	Terminal A Connection For Pot 0
6	PW0	Wiper Connection For Pot 0
7	PB0	Terminal B Connection For Pot 0
8	V _{DD}	Power

TABLE 3-2: MCP42XXX Pins

Pin #	Name	Function
1	CS	Chip Select
2	SCK	Serial Clock
3	SI	Serial Data Input
4	V _{SS}	Ground
5	PB1	Terminal B Connection For Pot 1
6	PW1	Wiper Connection For Pot 1
7	PA1	Terminal A Connection For Pot 1
8	PA0	Terminal A Connection For Pot 0
9	PW0	Wiper Connection For Pot 0
10	PB0	Terminal B Connection For Pot 0
11	RS	Reset Input
12	SHDN	Shutdown Input
13	SO	Data Out for Daisy-Chaining
14	V _{DD}	Power

MCP41XXX/42XXX

4.0 APPLICATIONS INFORMATION

The MCP41XXX/42XXX devices are 256 position single and dual digital potentiometers that can be used in place of standard mechanical pots. Resistance values of 10 kΩ, 50 kΩ and 100 kΩ are available. As shown in Figure 4-1, each potentiometer is made up of a variable resistor and an 8-bit (256 position) data register that determines the wiper position. There is a nominal wiper resistance of 52Ω for the 10 kΩ version, 125Ω for the 50 kΩ and 100 kΩ versions. For the dual devices, the channel-to-channel matching variation is less than 1%. The resistance between the wiper and either of the resistor endpoints varies linearly according to the value stored in the data register. Code 00h effectively connects the wiper to the B terminal. At

power-up, all data registers will automatically be loaded with the mid-scale value (80h). The serial interface provides the means for loading data into the shift register, which is then transferred to the data registers. The serial interface also provides the means to place individual potentiometers in the shutdown mode for maximum power savings. The SHDN pin can also be used to put all potentiometers in shutdown mode and the RS pin is provided to set all potentiometers to mid-scale (80h).

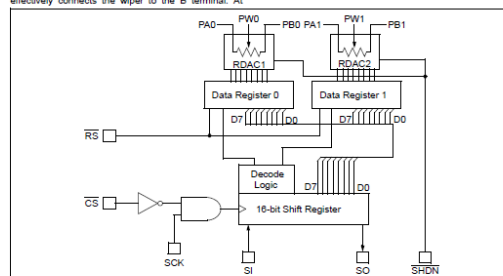
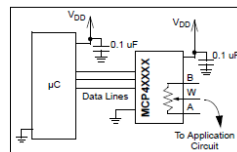


FIGURE 4-1: Block diagram showing the MCP42XXX dual digital potentiometer. Data register 0 and data register 1 are 8-bit registers allowing 256 positions for each wiper. Standard SPI pins are used with the addition of the Shutdown (SHDN) and Reset (RS) pins. As shown, reset affects the data register and wipers, bringing them to mid-scale. Shutdown disconnects the A terminal and connects the wiper to B, without changing the state of the data registers.



When laying out the circuit for your digital potentiometer, bypass capacitors should be used. These capacitors should be placed as close as possible to the device pin. A bypass capacitor value of 0.1 µF is recommended. Digital and analog traces should be separated as much as possible on the board, with no traces running underneath the device or the bypass capacitor. Extra precautions should be taken to keep traces with high-frequency signals (such as clock lines) as far as possible from analog traces. Use of an analog ground plane is recommended in order to keep the ground potential the same for all devices on the board.

MCP41XXX/42XXX

4.1 Modes of Operation

Digital potentiometer applications can be divided into two categories: rheostat mode and potentiometer, or voltage divider, mode.

4.1.1 RHEOSTAT MODE

In the rheostat mode, the potentiometer is used as a two-terminal resistive element. The unused terminal should be tied to the wiper, as shown in Figure 4-2. Note that reversing the polarity of the A and B terminals will not affect operation.

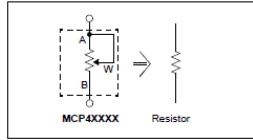


FIGURE 4-2: Two-terminal or rheostat configuration for the digital potentiometer. Acting as a resistive element in the circuit, resistance is controlled by changing the wiper setting.

Using the device in this mode allows control of the total resistance between the two nodes. The total measured resistance would be the least at code 00h, where the wiper is tied to the B terminal. The resistance at this code is equal to the wiper resistance, typically 62Ω for the 10 kΩ MCP4X010 devices, 125Ω for the 50 kΩ (MCP4X050), and 100 kΩ (MCP4X100) devices. For the 10 kΩ device, the LSB size would be 39.0625Ω (assuming 10 kΩ total resistance). The resistance would then increase with this LSB size until the total measured resistance at code FFh would be 9985.94Ω. The wiper will never directly connect to the A terminal of the resistor stack.

In the 00h state, the total resistance is the wiper resistance. To avoid damage to the internal wiper circuitry in this configuration, care should be taken to ensure the current flow never exceeds 1 mA.

For dual devices, the variation of channel-to-channel matching of the total resistance from A to B is less than 1%. The device-to-device matching, however, can vary up to 30%. In the rheostat mode, the resistance has a positive temperature coefficient. The change in wiper-to-end terminal resistances over temperature is shown in Figure 2-8. The most variation over temperature will occur in the first 8% of codes (code 00h to 0Fh) due to the wiper resistance coefficient affecting the total resistance. The remaining codes are dominated by the total resistance tempco R_{AB} , typically 800 ppm/°C.

4.1.2 POTENTIOMETER MODE

In the potentiometer mode, all three terminals of the device are tied to different nodes in the circuit. This allows the potentiometer to output a voltage proportional to the input voltage. This mode is sometimes called voltage divider mode. The potentiometer is used to provide a variable voltage by adjusting the wiper position between the two endpoints as shown in Figure 4-3. Note that reversing the polarity of the A and B terminals will not affect operation.

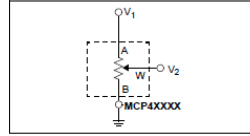


FIGURE 4-3: Three terminal or voltage divider mode.

In this configuration, the ratio of the internal resistance defines the temperature coefficient of the device. The resistor matching of the R_{WB} resistor to the R_{AB} resistor performs with a typical temperature coefficient of 1 ppm/°C (measured at code 80h). At lower codes, the wiper resistance temperature coefficient will dominate. Figure 2-3 shows the effect of the wiper. Above the lower codes, this figure shows that 70% of the states will typically have a temperature coefficient of less than 5 ppm/°C. 30% of the states will typically have a ppm/°C of less than 1.

MCP41XXX/42XXX

4.2 Typical Applications

4.2.1 PROGRAMMABLE SINGLE-ENDED AMPLIFIERS

Potentiometers are often used to adjust system reference levels or gain. Programmable gain circuits using digital potentiometers can be realized in a number of different ways. An example of a single-supply, inverting gain amplifier is shown in Figure 4-4. Due to the high input impedance of the amplifier, the wiper resistance is not included in the transfer function. For a single-supply, non-inverting gain configuration, the circuit in Figure 4-5 can be used.

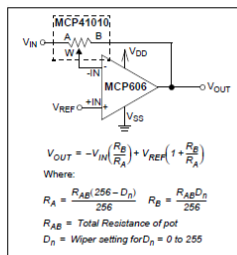


FIGURE 4-4: Single-supply, programmable, inverting gain amplifier using a digital potentiometer.

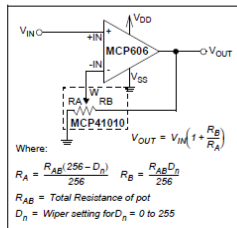


FIGURE 4-5: Single-supply, programmable, non-inverting gain amplifier.

In order for these circuits to work properly, care must be taken in a few areas. For linear operation, the analog input and output signals must be in the range of V_{DD} to V_{SS} for the potentiometer and input and output rails of the op-amp. The circuit in Figure 4-4 requires a virtual ground or reference input to the non-inverting input of the amplifier. Refer to Application Note 682, "Using Single-Supply Operational Amplifiers in Embedded Systems" (DS00682), for more details. At power-up or reset (RS), the resistance is set to mid-scale, with R_A and R_B matching. Based on the transfer function for the circuit, the gain is -1 V/V. As the code is increased and the wiper moves towards the A terminal, the gain increases. Conversely, when the wiper is moved towards the B terminal, the gain decreases. Figure 4-6 shows this relationship. Notice the pseudo-logarithmic gain around decimal code 125. As the wiper approaches either terminal, the step size in the gain calculation increases dramatically. Due to the mismatched ratio of R_A and R_B at the extreme high and low codes, small increments in wiper position can dramatically affect the gain. As shown in Figure 4-3, recommended gains lie between 0.1 and 10 V/V.

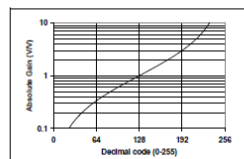


FIGURE 4-6: Gain vs. Code for inverting and differential amplifier circuits.

4.2.2 PROGRAMMABLE DIFFERENTIAL AMPLIFIER

An example of a differential input amplifier using digital potentiometers is shown in Figure 4-7. For the transfer function to hold, both pots must be programmed to the same code. The resistor-matching from channel-to-channel within a dual device can be used as an advantage in this circuit. This circuit will also show stable operation over temperature due to the low potentiometer temperature coefficient. Figure 4-6 also shows the relationship between gain and code for this circuit. As the wiper approaches either terminal, the step size in the gain calculation increases dramatically. This circuit is recommended for gains between 0.1 and 10 V/V.

MCP41XXX/42XXX

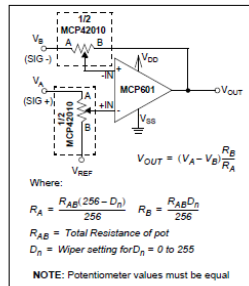


FIGURE 4-7: Single Supply programmable differential amplifier using digital potentiometers.

4.2.3 PROGRAMMABLE OFFSET TRIM

For applications requiring only a programmable voltage reference, the circuit in Figure 4-8 can be used. This circuit shows the device used in the potentiometer mode along with two resistors and a buffered output. This creates a circuit with a linear relationship between voltage-out and programmed code. Resistors R_1 and R_2 can be used to increase or decrease the output voltage step size. The potentiometer in this mode is stable over temperature. The operation of this circuit over temperature is shown in Figure 2-3. The worst performance over temperature will occur at the lower codes due to the dominating wiper resistance. R_1 and R_2 can also be used to affect the boundary voltages, thereby eliminating the use of these lower codes.

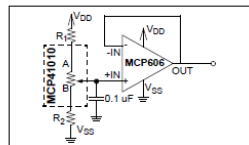


FIGURE 4-8: By changing the values of R_1 and R_2 , the voltage output resolution of this programmable voltage reference circuit is affected.

4.3 Calculating Resistances

When programming the digital potentiometer settings, the following equations can be used to calculate the resistances. Programming code 00h effectively brings the wiper to the B terminal, leaving only the wiper resistance. Programming higher codes will bring the wiper closer to the A terminal of the potentiometer. The equations in Figure 4-9 can be used to calculate the terminal resistances. Figure 4-10 shows an example calculation using a 10 k Ω potentiometer.

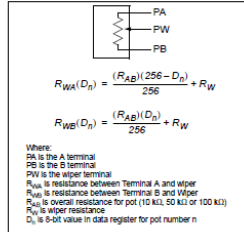


FIGURE 4-9: Potentiometer resistances are a function of code. It should be noted that, when using these equations for most feedback amplifier circuits (see Figure 4-4 and Figure 4-5), the wiper resistance can be omitted due to the high impedance input of the amplifier.

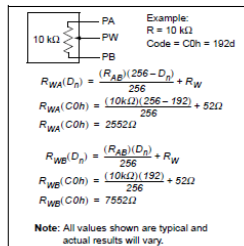


FIGURE 4-10: Example Resistance calculations.

MCP41XXX/42XXX

5.0 SERIAL INTERFACE

Communications from the controller to the MCP41XXX/42XXX digital potentiometers is accomplished using the SPI serial interface. This interface allows three commands:

1. Write a new value to the potentiometer data register(s).
2. Cause a channel to enter low power shutdown mode.
3. NOP (No Operation) command.

Executing any command is accomplished by setting CS low and then clocking a command byte followed by a data byte into the 16-bit shift register. The command is executed when CS is raised. Data is clocked-in on the rising edge of clock and out the SO pin on the falling edge of the clock (see Figure 5-1). The device will track the number of clocks (rising edges) while CS is low and will abort all commands if the number of clocks is not a multiple of 16.

5.1 Command Byte

The first byte sent is always the command byte, followed by the data byte. The command byte contains two command select bits and two potentiometer select bits. Unused bits are 'don't care' bits. The command select bits are summarized in Figure 5-2. The command select bits C1 and C0 (bits 4-5) of the command byte determine which command will be executed. If the command bits are both '0's or '1's, then a NOP command will be executed once all 16 bits have been loaded. This command is useful when using the daisy-chain configuration. When the command bits are 0,1, a write command will be executed with the 8 bits sent in the data byte. The data will be written to the potentiometer(s) determined by the potentiometer select bits. If the command bits are 1,0, then a shutdown command will be executed on the potentiometers determined by the potentiometer select bits.

For the MCP42XXX devices, the potentiometer select bits P1 and P0 (bits 0-1) determine which potentiometers are to be acted upon by the command. A corresponding '1' in the position signifies that the command for that potentiometer will get executed, while a '0' signifies that the command will not affect that potentiometer (see Figure 5-2).

5.2 Writing Data Into Data Registers

When new data is written into one or more of the potentiometer data registers, the write command is followed by the data byte for the new value. The command select bits C1, C0 are set to 0,1. The potentiometer selection bits P1 and P0 allow new values to be written to potentiometer 0, potentiometer 1 (or both) with a single command. A '1' for either P1 or P0 will cause the data to be written to the respective data register and a '0' for P1 or P0 will cause no change. See Figure 5-2 for the command format summary.

5.3 Using The Shutdown Command

The shutdown command allows the user to put the application circuit into a power-saving mode. In this mode, the A terminal is open-circuited and the B and W terminals are shorted together. The command select bits C1, C0 are set to 1,0. The potentiometer selection bits P1 and P0 allow each potentiometer to be shutdown independently. If either P1 or P0 are high, the respective potentiometer will enter shutdown mode. A '0' for P1 or P0 will have no effect. The eight data bits following the command byte still need to be transmitted for the shutdown command, but they are 'don't care' bits. See Figure 5-2 for command format summary. Once a particular potentiometer has entered the shutdown mode, it will remain in this mode until:

- A new value is written to the potentiometer data register, provided that the SHDN pin is high. The device will remain in the shutdown mode until the rising edge of the CS is detected, at which time the device will come out of shutdown mode and the new value will be written to the data register(s). If the SHDN pin is low when the new value is received, the registers will still be set to the new value, but the device will remain in shutdown mode. This scenario assumes that a valid command was received. If an invalid command was received, the command will be ignored and the device will remain in the shutdown mode.

It is also possible to use the hardware shutdown pin and reset pin to remove a device from software shutdown. To do this, a low pulse on the chip select line must first be sent. For multiple devices, sharing a single SHDN or RESET line allows you to pick an individual device on that chain to remove from software shutdown mode. See Figure 1-3 for timing. With a preceding chip select pulse, either of these situations will also remove a device from software shutdown:

- A falling edge is seen on the RS pin and held low for at least 150 ns, provided that the SHDN pin is high. If the SHDN pin is low, the registers will still be set to mid-scale, but the device will remain in shutdown mode. This condition assumes that CS is high, as bringing the RS pin low while CS is low is an invalid state and results are indeterminate.
- A rising edge on the SHDN pin is seen after being low for at least 100 ns, provided that the CS pin is high. Toggling the SHDN pin low while CS is low is an invalid state and results are indeterminate.
- The device is powered-down and back up.

Note: The hardware SHDN pin will always put the device in shutdown regardless of whether a potentiometer has already been put in the shutdown mode using the software command.

MCP41XXX/42XXX

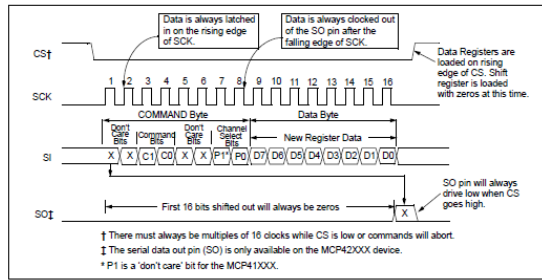


FIGURE 5-1: Timing Diagram for Writing Instructions or Data to a Digital Potentiometer.

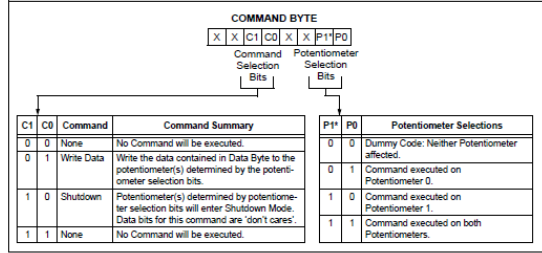


FIGURE 5-2: Command Byte Format.

MCP41XXX/42XXX

5.4 Daisy-Chain Configuration

Multiple MCP42XXX devices can be connected in a daisy-chain configuration, as shown in Figure 5-4, by connecting the SO pin from one device to the SI pin on the next device. The data on the SO pin is the output of the 16-bit shift register. The daisy-chain configuration allows the system designer to communicate with several devices without using a separate CS line for each device. The example shows a daisy-chain configuration with three devices, although any number of devices (with or without the same resistor values) can be configured this way. While it is not possible to use a MCP41XXX at the beginning or middle of a daisy-chain (because it does not provide the serial data out (SO) pin), it is possible to use the device at the end of a chain. As shown in the timing diagram in Figure 5-3, data will be clocked out of the SO pin on the falling edge of the clock. The SO pin has a CMOS push-pull output and will drive low when CS goes high. SO will not go to a high-impedance state when CS is held high.

When using the daisy-chain configuration, the maximum clock speed possible is reduced to ~5.8 MHz, because of the propagation delay of the data coming out of the SO pin.

When using the daisy-chain configuration, keep in mind that the shift register of each device is automatically loaded with zeros whenever a command is executed (CS = High). Because of this, the first 16 bits that come out of the SO pin once the CS line goes low will always be zeros. This means that when the first command is being loaded into a device, it will always shift a NOP command into the next device on the chain because the command bits (and all the other bits) will be zeros. This feature makes it necessary only to send command and data bytes to the device farthest down the chain that needs a new command. For example, if there were three devices on the chain and it was desired to send a command to the device in the middle, only 32 bytes of data need to be transmitted. The last device on the chain will have a NOP loaded from the previous device so no registers will be affected when the CS pin is raised to execute the command. The user must always ensure that multiples of 16 clocks are always provided (while CS is low), as all commands will abort if the number of clocks provided is not a multiple of 16.

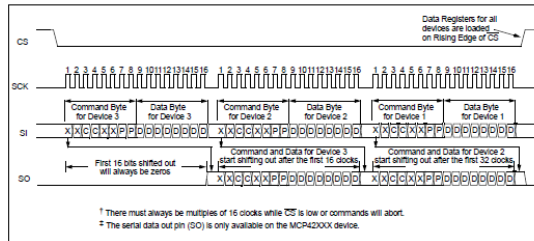


FIGURE 5-3: Timing Diagram for Daisy-Chain Configuration.

MCP41XXX/42XXX

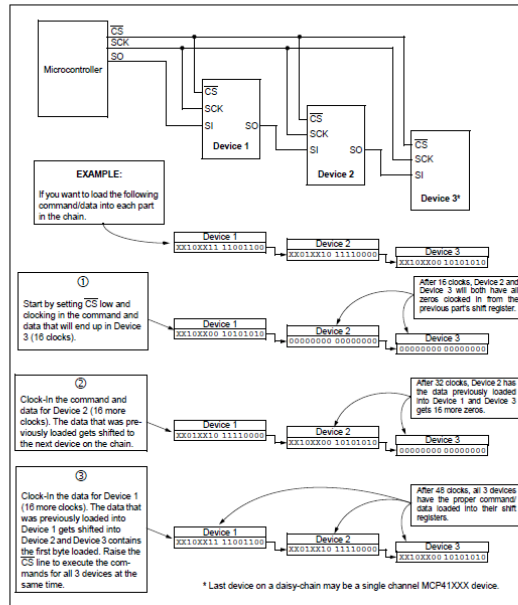


FIGURE 5-4: Daisy-Chain Configuration.

MCP41XXX/42XXX

5.5 Reset (RS) Pin Operation

The Reset pin (RS) will automatically set all potentiometer data latches to mid-scale (Code 80h) when pulled low (provided that the pin is held low at least 150 ns and CS is high). The reset will execute regardless of the position of the SCK, SHDN and SI pins. It is possible to toggle RS low and back high while SHDN is low. In this case, the potentiometer registers will reset to mid-scale, but the potentiometer will remain in shutdown mode until the SHDN pin is raised.

Note: Bringing the RS pin low while the CS pin is low constitutes an invalid operating state and will result in indeterminate results when RS and/or CS are brought high.

5.6 Shutdown (SHDN) Pin Operation

When held low, the shutdown pin causes the application circuit to go into a power-saving mode by open-circuiting the A terminal and shorting the B and W terminals for all potentiometers. Data register contents are not affected by entering shutdown mode (i.e., when the SHDN pin is raised, the data register contents are the same as before the shutdown mode was entered).

While in shutdown mode, it is still possible to clock in new values for the data registers, as well as toggling the RS pin to cause all data registers to go to mid-scale. The new values will take affect when the SHDN pin is raised.

If the device is powered-up with the SHDN pin held low, it will power-up in the shutdown mode with the data registers set to mid-scale.

Note: Bringing the SHDN pin low while the CS pin is low constitutes an invalid operating state and will result in indeterminate results when SHDN and/or CS are brought high.

5.7 Power-up Considerations

When the device is powered on, the data registers will be set to mid-scale (80h). A power-on reset circuit is utilized to ensure that the device powers up in this known state.

TABLE 5-1: TRUTH TABLE FOR LOGIC INPUTS

SCK	CS	RS	SHDN	Action
X	0	H	H	Communication is initiated with device. Device comes out of standby mode.
L	L	H	H	No action. Device is waiting for data to be clocked into shift register or CS to go high to execute command.
1	L	H	X	Shift one bit into shift register. The shift register can be loaded while the SHDN pin is low.
0	L	H	X	Shift one bit out of shift register on the SO pin. The SO pin is active while the SHDN pin is low.
X	1	H	H	Based on command bits, either load data from shift register into data latches or execute shutdown command. Neither command executed unless multiples of 16 clocks have been entered while CS is low. SO pin goes to a logic low.
X	H	H	H	Static Operation.
X	H	0	H	All data registers set and latched to code 80h.
X	H	0	L	All data registers set and latched to code 80h. Device is in hardware shutdown mode and will remain in this mode.
X	H	H	0	All potentiometers put into hardware shutdown mode; terminal A is open and W is shorted to B.
X	H	H	1	All potentiometers exit hardware shutdown mode. Potentiometers will also exit software shutdown mode if this rising edge occurs after a low pulse on CS. Contents of data latches are restored.

MCP41XXX/42XXX

5.8 Using the MCP41XXX/42XXX in SPI Mode 1,1

It is possible to operate the devices in SPI modes 0,0 and 1,1. The only difference between these two modes is that, when using mode 1,1, the clock idles in the high state, while in mode 0,0, the clock idles in the low state. In both modes, data is clocked into the devices on the rising edge of SCK and data is clocked out the SO pin once the falling edge of SCK. Operations using mode 0,0 are shown in Figure 5-1. The example in Figure 5-5 shows mode 1,1.

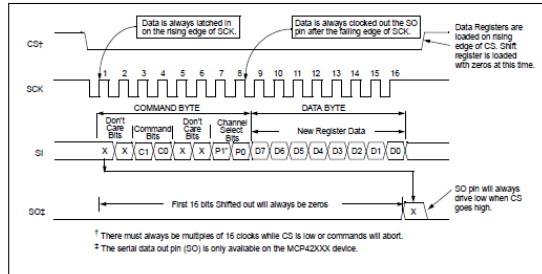
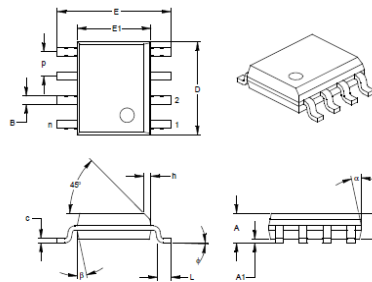


FIGURE 5-5: Timing Diagram for SPI Mode 1,1 Operation.

MCP41XXX/42XXX

8-Lead Plastic Small Outline (SN) – Narrow, 150 mil (SOIC)



Dimension/Units	INCHES ¹		MILLIMETERS	
	MIN.	MAX.	MIN.	MAX.
Number of Pins	n	8	n	8
Pitch	p	.050	1.27	1.27
Overall Height	A	.053	.051	1.35
Molded Package Thickness	A2	.052	.055	1.32
Standoff [§]	A1	.004	.007	0.10
Overall Width	E	.230	.237	2.44
Molded Package Width	E1	.146	.154	3.71
Overall Length	D	.189	.193	4.80
Chamber Outline	h	.010	.015	0.25
Foot Length	L	.019	.025	0.48
Foot Angle	θ	0	4	0
Lead Thickness	c	.020	.009	0.20
Lead Width	B	.013	.017	0.33
Mold Draft Angle Top	α	0	12	15
Mold Draft Angle Bottom	β	0	12	15

¹ Controlling Parameter

[§] Significant Characteristic

Notes:
 Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.10 (0.254mm) per side.
 JEDEC Equivalent: MS-012
 Drawing No. 034-057

MCP41XXX/42XXX

PRODUCT IDENTIFICATION SYSTEM

To order or obtain information, e.g., on pricing or delivery, refer to the factory or the listed sales office.

PART NO.	X	XX	Examples:
Device	Temperature Range	Package	
Device:	MCP41010: Single Digital Potentiometer (10 kΩ)		a) MCP41010-4SN: I-Temp., 8LD SOIC pkg
	MCP41010T: Single Digital Potentiometer (10 kΩ) (Tape and Reel)		b) MCP41010-4EP: E-Temp., 8LD PDIP pkg
	MCP41050: Single Digital Potentiometer (50 kΩ) (Tape and Reel)		c) MCP41010T-4SN: I-Temp., 8LD SOIC pkg
	MCP41050T: Single Digital Potentiometer (50 kΩ) (Tape and Reel)		d) MCP41050-4SN: E-Temp., 8LD SOIC pkg
	MCP41100: Single Digital Potentiometer (100 kΩ) (Tape and Reel)		e) MCP41050-4EP: I-Temp., 8LD PDIP pkg
	MCP41100T: Single Digital Potentiometer (100 kΩ) (Tape and Reel)		f) MCP41050-4SN: E-Temp., 8LD SOIC pkg
	MCP42010: Dual Digital Potentiometer (10 kΩ) (Tape and Reel)		g) MCP41100-4SN: I-Temp., 8LD SOIC package
	MCP42010T: Dual Digital Potentiometer (10 kΩ) (Tape and Reel)		h) MCP41100-4EP: E-Temp., 8LD PDIP pkg
	MCP42050: Dual Digital Potentiometer (50 kΩ) (Tape and Reel)		i) MCP41100T-4SN: I-Temp., 8LD SOIC pkg
	MCP42050T: Dual Digital Potentiometer (50 kΩ) (Tape and Reel)		a) MCP42010-4EP: E-Temp., 14LD PDIP pkg
	MCP42100: Dual Digital Potentiometer (100 kΩ) (Tape and Reel)		b) MCP42010-4SN: I-Temp., 14LD SOIC pkg
	MCP42100T: Dual Digital Potentiometer (100 kΩ) (Tape and Reel)		c) MCP42010-4EP: E-Temp., 14LD PDIP pkg
Temperature Range:	I = -47°C to +85°C		d) MCP42010T-4SN: I-Temp., 14LD SOIC pkg
	E = -47°C to +125°C		e) MCP42010T-4EP: E-Temp., 14LD PDIP pkg
Package:	P = Plastic DIP (300 mil Body), 8-head, 14-head		f) MCP42050T-4SN: I-Temp., 14LD SOIC pkg
	SN = Plastic SOIC (150 mil Body), 8-head		g) MCP42050-4SN: E-Temp., 14LD SOIC pkg
	SL = Plastic SOIC (150 mil Body), 14-head		h) MCP42050-4EP: I-Temp., 14LD PDIP pkg
	ST = TSSOP (4.4mm Body), 14-head		i) MCP42050T-4SN: I-Temp., 14LD SOIC pkg
			j) MCP42050T-4EP: E-Temp., 14LD PDIP pkg
			k) MCP42100-4SN: I-Temp., 14LD SOIC pkg
			l) MCP42100-4EP: E-Temp., 14LD PDIP pkg
			m) MCP42100T-4SN: I-Temp., 14LD SOIC pkg
			n) MCP42100T-4EP: E-Temp., 14LD PDIP pkg
			o) MCP42100T-4ST: I-Temp., 14LD TSSOP pkg

Sales and Support

Data Sheets

Products supported by a preliminary Data Sheet may have an errata sheet describing minor operational differences and recommended workarounds. To determine if an errata sheet exists for a particular device, please contact one of the following:

1. Your local Microchip sales office
2. The Microchip Corporate Literature Center U.S. FAX: (480) 762-7277
3. The Microchip Worldwide Site (www.microchip.com)

Please specify which device, revision of silicon and Data Sheet (include Literature #) you are using.

Customer Notification System

Register on our web site (www.microchip.com/cn) to receive the most current information on our products.

Note the following details of the code protection feature on Microchip devices:

- Microchip products meet the specification contained in their particular Microchip Data Sheet.
- Microchip believes that its family of products is one of the most secure families of its kind on the market today, when used in the intended manner and under normal conditions.
- There are dishonest and possibly illegal methods used to breach the code protection feature. All of these methods, to our knowledge, require using the Microchip products in a manner outside the operating specifications contained in Microchip's Data Sheets. Most likely, the person doing so is engaged in theft of intellectual property.
- Microchip is willing to work with the customer who is concerned about the integrity of their code.
- Neither Microchip nor any other semiconductor manufacturer can guarantee the security of their code. Code protection does not mean that we are guaranteeing the product as "unbreakable".

Code protection is constantly evolving. We at Microchip are committed to continuously improving the code protection features of our products. Attempts to break microchip's code protection feature may be a violation of the Digital Millennium Copyright Act. If such acts allow unauthorized access to your software or other copyrighted work, you may have a right to sue for relief under that Act.

Information contained in this publication regarding device applications and the like is intended through suggestion only and may be superseded by updates. It is your responsibility to ensure that your application meets with your specifications. No representation or warranty is given and no liability is assumed by Microchip Technology Incorporated with respect to the accuracy or use of such information, or infringement of patents or other intellectual property rights arising from such use or otherwise. Use of Microchip's products as critical components in life support systems is not authorized except with express written approval by Microchip. No licenses are conveyed, implicitly or otherwise, under any intellectual property rights.

Trademarks

The Microchip name and logo, the Microchip logo, dsPIC, KEELOC, MPLAB, PIC, PICmicro, PICSTART, PRO MATE and PowerSmart are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

FilterLab, microID, MIDEV, MXLAB, PICMASTER, SEEVAL and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A.

Accuron, Application Maestro, dsPICDEM, dsPICDEM.net, ECONOMONITOR, FanSense, FlexROM, fuzzyLAB, In-Circuit Serial Programming, ICSP, ICEPIC, microPort, Migratable Memory, MPASM, MPLIB, MPLINK, MPASM, PICC, PICHL, PICDEM, PICDEM.net, PowerCAL, PowerInfo, PowerMate, PowerTool, rLAB, rPIC, Select Mode, SmartSensor, SmartShunt, SmartTel and Total Endurance are trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

Serialized Quick Turn Programming (SQTP) is a service mark of Microchip Technology Incorporated in the U.S.A.

All other trademarks mentioned herein are property of their respective companies.

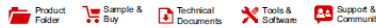
© 2003, Microchip Technology Incorporated. Printed in the U.S.A. All Rights Reserved.

Printed on recycled paper.



Microchip received QS-9000 quality system certification for its worldwide headquarters, design and wafer fabrication facilities in Chandler and Tempe, Arizona in July 1999 and Mountain View, California in March 2002. The company's quality system processes and procedures are QS-9000 compliant for its products and services. In addition, Microchip's quality system for the design and manufacture of development systems is ISO 9001 certified.

8.3 Hoja de datos del Amplificador operacional Dual (LM358)



LM158-N, LM258-N, LM2904-N, LM358-N
 ZNOSB73—JANUARY 2000—REVISED DECEMBER 2014

LMx58-N Low-Power, Dual-Operational Amplifiers

1 Features

- Available in 8-Bump DSBGA Chip-Sized Package, (See AN-1112, SNVA009)
- Internally Frequency Compensated for Unity Gain
- Large DC Voltage Gain: 100 dB
- Wide Bandwidth (Unity Gain): 1 MHz (Temperature Compensated)
- Wide Power Supply Range:
 - Single Supply: 3V to 32V
 - Or Dual Supplies: $\pm 1.5V$ to $\pm 16V$
- Very Low Supply Current Drain (500 μA)—Essentially Independent of Supply Voltage
- Low Input Offset Voltage: 2 mV
- Input Common-Mode Voltage Range Includes Ground
- Differential Input Voltage Range Equal to the Power Supply Voltage
- Large Output Voltage Swing
- Unique Characteristics:
 - In the Linear Mode the Input Common-Mode Voltage Range Includes Ground and the Output Voltage Can Also Swing to Ground, even though Operated from Only a Single Power Supply Voltage.
 - The Unity Gain Cross Frequency is Temperature Compensated.
 - The Input Bias Current is also Temperature Compensated.
- Advantages:
 - Two Internally Compensated Op Amps
 - Eliminates Need for Dual Supplies
 - Allows Direct Sensing Near GND and V_{OUT} Also Goes to GND
 - Compatible with All Forms of Logic
 - Power Drain Suitable for Battery Operation

2 Applications

- Active Filters
- General Signal Conditioning and Amplification
- 4- to 20-mA Current Loop Transmitters

3 Description

The LM158 series consists of two independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, dc gain blocks and all the conventional op-amp circuits which now can be more easily implemented in single power supply systems. For example, the LM158 series can be directly operated off of the standard 3.3-V power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional $\pm 15V$ power supplies.

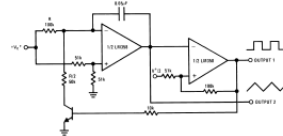
The LM358 and LM2904 are available in a chip sized package (8-Bump DSBGA) using TI's DSBGA package technology.

Device Information⁽¹⁾

PART NUMBER	PACKAGE	BODY SIZE (NOM)
LM158-N	TO-CAN (8)	9.08 mm x 9.09 mm
	CDIP (8)	10.16 mm x 8.502 mm
LM258-N	TO-CAN (8)	9.08 mm x 9.09 mm
	DSBGA (8)	1.31 mm x 1.31 mm
LM2904-N	SOIC (8)	4.90 mm x 3.91 mm
	PDIP (8)	9.81 mm x 6.35 mm
	TO-CAN (8)	9.08 mm x 9.09 mm
	DSBGA (8)	1.31 mm x 1.31 mm
LM358-N	TO-CAN (8)	9.08 mm x 9.09 mm
	DSBGA (8)	1.31 mm x 1.31 mm
	SOIC (8)	4.90 mm x 3.91 mm
	PDIP (8)	9.81 mm x 6.35 mm

(1) For all available packages, see the orderable addendum at the end of the datasheet.

Voltage Controlled Oscillator (VCO)



IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.



LM158-N, LM258-N, LM2904-N, LM358-N
 ZNOSB73—JANUARY 2000—REVISED DECEMBER 2014

www.ti.com

Table of Contents

1 Features	1	7.3 Feature Description	12
2 Applications	1	7.4 Device Functional Modes	13
3 Description	1	8 Application and Implementation	14
4 Revision History	2	8.1 Application Information	14
5 Pin Configuration and Functions	3	8.2 Typical Applications	14
6 Specifications	4	9 Power Supply Recommendations	24
6.1 Absolute Maximum Ratings	4	10 Layout	24
6.2 ESD Ratings	4	10.1 Layout Guidelines	24
6.3 Recommended Operating Conditions	5	10.2 Layout Example	24
6.4 Thermal Information	5	11 Device and Documentation Support	25
6.5 Electrical Characteristics: LM158A, LM258A, LM158, LM258	5	11.1 Related Links	25
6.6 Electrical Characteristics: LM358, LM2904	7	11.2 Trademarks	25
6.7 Typical Characteristics	9	11.3 Electrostatic Discharge Caution	25
7 Detailed Description	12	11.4 Glossary	25
7.1 Overview	12	12 Mechanical, Packaging, and Orderable Information	25
7.2 Functional Block Diagram	12		

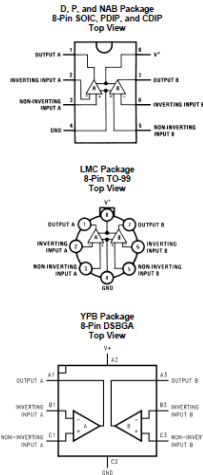
4 Revision History

NOTE: Page numbers for previous revisions may differ from page numbers in the current version.

Changes from Revision H (March 2013) to Revision I	Page
Added Pin Configuration and Functions section, ESD Ratings table, Feature Description section, Device Functional Modes, Application and Implementation section, Power Supply Recommendations section, Layout section, Device and Documentation Support section, and Mechanical, Packaging, and Orderable Information section	1

Changes from Revision G (March 2013) to Revision H	Page
Changed layout of National Data Sheet to TI format	25

5 Pin Configuration and Functions



Pin Functions

DIP/LMC NO.	PIN		TYPE	DESCRIPTION
	DSBGA NO.	NAME		
1	A1	OUTA	O	Output, Channel A
2	B1	-INA	I	Inverting Input, Channel A
3	C1	+INA	I	Non-Inverting Input, Channel A
4	C2	GND / V-	P	Ground for Single supply configurations, negative supply for dual supply configurations
5	C3	+INB	I	Output, Channel B
6	S3	-INB	I	Inverting Input, Channel B
7	A3	OUTB	O	Non-Inverting Input, Channel B
8	A2	V+	P	Positive Supply

Copyright © 2000–2014, Texas Instruments Incorporated [Submit Documentation Feedback](#) 3

Product Folder Links: [LM158-N](#) [LM258-N](#) [LM2904-N](#) [LM358-N](#)

6 Specifications

6.1 Absolute Maximum Ratings

See (1)(2)(3).

		LM158, LM258, LM2904, LM358		LM2904		UNIT	
		MIN	MAX	MIN	MAX		
Supply Voltage, V ⁺		–32	32	–28	28	V	
Differential Input Voltage			32	28	28	V	
Input Voltage		–0.3	32	–0.3	28	V	
Power Dissipation ⁽⁴⁾	PDIP (P)		830		830	mW	
	TO-99 (LMC)		550			mW	
	SOIC (D)		630		630	mW	
	DSBGA (YPB)		435			mW	
Output Short-Circuit to GND (One Amplifier) ⁽⁵⁾	V ⁺ ≤ 15 V and T _a = 25°C		Continuous		Continuous	s	
Input Current (I _{IN} < –0.3V) ⁽⁶⁾			50		50	mA	
Temperature	PDIP Package (P): Soldering (10 seconds)		–55	125		°C	
		Vapor Phase (80 seconds)		200		200	°C
	SOIC Package (D)		–55	125		125	°C
		Infrared (15 seconds)		220		220	°C
Lead Temperature	PDIP (P) (Soldering, 10 seconds)		260		260	°C	
	TO-99 (LMC) (Soldering, 10 seconds)		300		300	°C	
Storage temperature, T _{STG}		–55	150	–55	150	°C	

- Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Recommended Operating Conditions indicate conditions for which the device is intended to be functional, but specific performance is not ensured. For ensured specifications and the test conditions, see the Electrical Characteristics.
- Refer to RETDS044 for LM158A military specifications and to RETS165X for LM158 military specifications.
- If Military/Aerospace specified devices are required, please contact the TI Sales Office/Distributors for availability and specifications.
- For operating at high temperatures, the LM2904, LM258A, LM2904A, LM358A must be derated based on a 120°C maximum junction temperature and a thermal resistance of 120°C/W for PDIP, 182°C/W for TO-99, 180°C/W for SOIC package, and 230°C/W for DSBGA, which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM258, LM258A and LM358, LM358A can be derated based on a +120°C maximum junction temperature. The dissipation is the total of both amplifiers—use external resistors, where possible, to allow the amplifier to saturate or to reduce the power which is dissipated in the integrated circuit.
- Short circuits from the output to V⁺ can cause excessive heating and eventual destruction. When considering short circuits to ground, the maximum output current is approximately 40 mA independent of the magnitude of V⁺. At values of supply voltage in excess of +15 V, continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.
- This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltage of the op amp to go to the V⁺ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than –0.3 V (at 25°C).

6.2 ESD Ratings

		VALUE	UNIT
V _{ESD}	Electrostatic discharge	Human-body model (HBM), per ANSI/ESDA/JEDEC J2-001 ⁽¹⁾	±200
			V

- JEDEC document JEP155 states that 100-V HBM allows safe manufacturing with a standard ESD control process.

6.3 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

	MIN	MAX	UNIT
Supply Voltage (V+ - V-) LM158, LM258, LM358	3 (±1.5)	32 (±16)	V
Supply Voltage (V+ - V-) LM2904	3 (±1.5)	26 (±13)	V
Operating Temperature: LM158	-55	125	°C
Operating Temperature: LM258	-25	85	°C
Operating Temperature: LM358	0	70	°C
Operating Temperature: LM2904	-40	85	°C

6.4 Thermal Information

THERMAL METRIC ⁽¹⁾	LM158-N, LM258-N, LM358-N		LM158-N		LM2904-N, LM358-N		UNIT
	LMC		NAB		YPB		
	8 PINS						
R _{θJA} Junction-to-ambient thermal resistance	155	132	230	189	120	120	°C/W

(1) For more information about traditional and new thermal metrics, see the IC Package Thermal Metrics application report, SPRA963.

6.5 Electrical Characteristics: LM158A, LM358A, LM158, LM258

V⁺ = +5.0 V. See⁽¹⁾, unless otherwise stated

PARAMETER	TEST CONDITIONS	LM158A			LM358A			LM158, LM258			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Input Offset Voltage	See ⁽²⁾ , T _A = 25°C	1	2	2	3	2	2	5	5	5	mV
Input Bias Current	I _{IN(+)} or I _{IN(-)} , T _A = 25°C, V _{OUT} = 0 V ⁽³⁾	20	50	45	100	45	100	45	150	150	nA
Input Offset Current	I _{IN(+)} - I _{IN(-)} , V _{OUT} = 0V, T _A = 25°C	2	10	5	30	3	30	3	30	30	nA
Input Common-Mode Voltage Range	V ⁺ = 30 V ⁽⁴⁾ (LM2904, V ⁺ = 26V), T _A = 25°C	0	V ⁻ -1.5	0	V ⁻ -1.5	0	V ⁻ -1.5	0	V ⁻ -1.5	V	
Supply Current	Over Full Temperature Range R _L = ∞ on All Op Amps V ⁺ = 30V (LM2904 V ⁺ = 26V) V ⁻ = 5V	1	2	1	2	1	2	1	2	2	mA
Large Signal Voltage Gain	V ⁺ = 15 V, T _A = 25°C, R _L ≥ 2 kΩ, (For V _O = 1 V to 11 V)	50	100	25	100	50	100	50	100	V/mV	
Common-Mode Rejection Ratio	T _A = 25°C, V _{OUT} = 0 V to V ⁻ -1.5 V	70	85	65	85	70	85	70	85	dB	
Power Supply Rejection Ratio	V ⁺ = 5 V to 30 V, (LM2904, V ⁺ = 5 V to 26 V), T _A = 25°C	65	100	65	100	65	100	65	100	dB	

- (1) These specifications are limited to -55°C ≤ T_A ≤ +125°C for the LM158/LM158A. With the LM258/LM258A, all temperature specifications are limited to -25°C ≤ T_A ≤ 85°C, the LM358/LM358A temperature specifications are limited to 0°C ≤ T_A ≤ 70°C, and the LM2904 specifications are limited to -40°C ≤ T_A ≤ 85°C.
- (2) V_O = 1.4 V, R_L = 0 Ω with V⁺ from 5 V to 30 V, and over the full input common-mode range (0 V to V⁻-1.5 V) at 25°C. For LM2904, V⁺ from 5 V to 26 V.
- (3) The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input lines.
- (4) The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than 0.5 V (at 25°C). The upper end of the common-mode voltage range is V⁻-1.5 V (at 25°C), but either or both inputs can go to 50 V without damage (20 V for LM2904), independent of the magnitude of V⁺.

Electrical Characteristics: LM158A, LM358A, LM158, LM258 (continued)

V⁺ = +5.0 V. See⁽¹⁾, unless otherwise stated

PARAMETER	TEST CONDITIONS	LM158A			LM358A			LM158, LM258			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
Power Supply Rejection Ratio	V ⁺ = 5 V to 30 V, (LM2904, V ⁺ = 5 V to 26 V), T _A = 25°C	65	100	65	100	65	100	65	100	dB	
Amplifier-to-Amplifier Coupling	f = 1 kHz to 20 kHz, T _A = 25°C (Input Referred), See ⁽⁵⁾	-120		-120		-120				dB	
Output Current	Source V _{IN} = 1 V, V _{OUT} = 0 V, V ⁺ = 15 V, V _O = 2 V, T _A = 25°C	20	40	20	40	20	40	20	40	mA	
	Sink V _{IN} = 1 V, V _{OUT} = 0 V, V ⁺ = 15 V, T _A = 25°C, V _O = 2 V, V _{IN} = 1 V, V _{OUT} = 0 V, T _A = 25°C, V _O = 200 mV, V ⁺ = 15 V	10	20	10	20	10	20	10	20	mA	
		12	50	12	50	12	50	12	50	µA	
Short Circuit to Ground	T _A = 25°C, See ⁽⁶⁾ , V ⁺ = 15 V	40	60	40	60	40	60	40	60	mA	
Input Offset Voltage	See ⁽²⁾	7	15	7	20	7	20	7	20	mV	
Input Offset Voltage Drift	R _L = 0Ω	7	15	7	20	7	20	7	20	µV/°C	
Input Offset Current	I _{IN(+)} - I _{IN(-)}	30		75		30		75		nA	
Input Offset Current Drift	R _L = 0Ω	10	200	10	300	10	300	10	300	µA/°C	
Input Bias Current	I _{IN(+)} or I _{IN(-)}	40	100	40	200	40	300	40	300	nA	
Input Common-Mode Voltage Range	V ⁺ = 30 V, See ⁽⁴⁾ (LM2904, V ⁺ = 26 V)	0	V ⁻ -2	0	V ⁻ -2	0	V ⁻ -2	0	V ⁻ -2	V	
Large Signal Voltage Gain	V ⁺ = +15 V, (V _O = 1 V to 11 V)	25		15		25		25		V/mV	
	R _L ≥ 2 kΩ	26		26		26		26		V	
Output	V _{OUT} , V ⁺ = 30 V, R _L = 2 kΩ	27	28	27	28	27	28	27	28	V	
Voltage	(LM2904, V ⁺ = 26 V), R _L = 10 kΩ	27	28	27	28	27	28	27	28	V	
Swing	V _{OL} , V ⁺ = 5V, R _L = 10 kΩ	5	20	5	20	5	20	5	20	mV	
Output Current	Source V _{IN} = +1 V, V _{OUT} = 0 V, V ⁺ = 15 V, V _O = 2 V	10	20	10	20	10	20	10	20	mA	
	Sink V _{IN} = +1 V, V _{OUT} = 0 V, V ⁺ = 15 V, V _O = 2 V	10	15	5	8	5	8	5	8	mA	

- (5) Due to proximity of external components, insure that coupling is not originating via stray capacitance between these external parts. This typically can be detected as this type of capacitance increases at higher frequencies.
- (6) Short circuits from the output to V⁻ can cause excessive heating and eventual destruction. When considering short circuits to ground, the maximum output current is approximately 40 mA independent of the magnitude of V⁺. At values of supply voltage in excess of +15 V, continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

6.6 Electrical Characteristics: LM358, LM2904

V* = +5.0 V, See⁽¹⁾, unless otherwise stated

PARAMETER	TEST CONDITIONS	LM358			LM2904			UNIT	
		MIN	TYP	MAX	MIN	TYP	MAX		
Input Offset Voltage	See ⁽²⁾ , T _A = 25°C		2	7		2	7	mV	
Input Bias Current	I _{B1(-)} or I _{B1(+)} , T _A = 25°C, V _{CM} = 0 V, See ⁽³⁾		45	250		45	250	nA	
Input Offset Current	I _{B1(+)} - I _{B1(-)} , V _{CM} = 0 V, T _A = 25°C		5	50		5	50	nA	
Input Common-Mode Voltage Range	V* = 30 V, See ⁽⁴⁾ (LM2904, V* = 28 V), T _A = 25°C	0		V* - 1.5	0		V* - 1.5	V	
Supply Current	Over Full Temperature Range								
	R _L = ∞ on All Op Amps								
	V* = 30 V (LM2904 V* = 28 V)		1	2		1	2	mA	
	V* = 5 V		0.5	1.2		0.5	1.2	mA	
Large Signal Voltage	V* = 15 V, T _A = 25°C								
Gain	R _L ≥ 2 kΩ, (For V _O = 1 V to 11 V)	25	100		25	100		V/mV	
Common-Mode Rejection Ratio	T _A = 25°C	65	85		50	70		dB	
	V _{CM} = 0 V to V* - 1.5 V								
Power Supply Rejection Ratio	V* = 5 V to 30 V	65	100		50	100		dB	
	(LM2904, V* = 5 V to 28 V), T _A = 25°C								
Amplifier-to-Amplifier Coupling	f = 1 kHz to 20 kHz, T _A = 25°C (Input Referred), See ⁽⁵⁾		-120			-120		dB	
Output Current	Source	V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, V* = 15 V, V _O = 2 V, T _A = 25°C	20	40		20	40		mA
		V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, V* = 15 V, T _A = 25°C, V _O = 2 V	10	20		10	20		mA
		V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, T _A = 25°C, V _O = 200 mV, V* = 15 V	12	50		12	50		μA
		V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, T _A = 25°C, V _O = 200 mV, V* = 15 V							
		V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, T _A = 25°C, V _O = 200 mV, V* = 15 V							
	Sink	V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, V* = 15 V, T _A = 25°C, V _O = 2 V	10	20		10	20		mA
		V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, T _A = 25°C, V _O = 200 mV, V* = 15 V	12	50		12	50		μA
		V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, T _A = 25°C, V _O = 200 mV, V* = 15 V							
		V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, T _A = 25°C, V _O = 200 mV, V* = 15 V							
		V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, T _A = 25°C, V _O = 200 mV, V* = 15 V							
Short Circuit to Ground	T _A = 25°C, See ⁽⁶⁾ , V* = 15 V	40	60		40	60		mA	
Input Offset Voltage	See ⁽²⁾			9		10		mV	
Input Offset Voltage Drift	R _B = 0 Ω		7			7		μV/°C	
Input Offset Current	I _{B1(+)} - I _{B1(-)}			150		45	200	nA	
Input Offset Current Drift	R _B = 0 Ω		10			10		pA/°C	
Input Bias Current	I _{B1(+)} or I _{B1(-)}		40	500		40	500	nA	

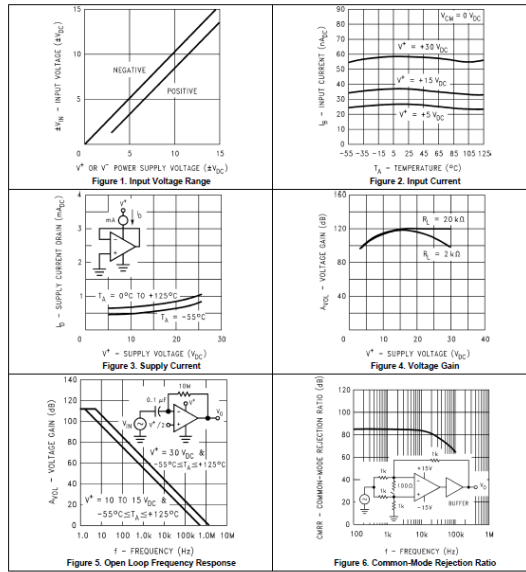
- These specifications are limited to -55°C ≤ T_A ≤ +125°C for the LM158/LM158A. With the LM258/LM258A, all temperature specifications are limited to -25°C ≤ T_A ≤ 85°C; the LM358/LM358A temperature specifications are limited to 0°C ≤ T_A ≤ 70°C, and the LM2904 specifications are limited to -40°C ≤ T_A ≤ 85°C.
- V_O = 1.4 V, R_B = 0 Ω with V* from 5 V to 30 V, and over the full input common-mode range (0 V to V* - 1.5 V) at 25°C. For LM2904, V* from 5 V to 28 V.
- The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input lines.
- The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than 0.3 V (at 25°C). The upper end of the common-mode voltage range is V* - 1.5 V (at 25°C), but either or both inputs can go to 32 V without damage (28 V for LM2904), independent of the magnitude of V*.
- Due to proximity of external components, insure that coupling is not originating via stray capacitance between these external parts. This typically can be detected as this type of capacitance increases at higher frequencies.
- Short circuits from the output to V* can cause excessive heating and eventual destruction. When considering short circuits to ground, the maximum output current is approximately 40 mA independent of the magnitude of V*. At values of supply voltage in excess of +15 V, continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

Electrical Characteristics: LM358, LM2904 (continued)

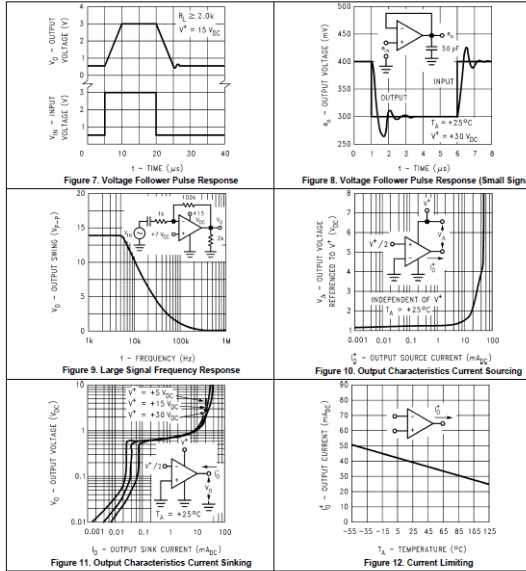
V* = +5.0 V, See⁽¹⁾, unless otherwise stated

PARAMETER	TEST CONDITIONS	LM358			LM2904			UNIT	
		MIN	TYP	MAX	MIN	TYP	MAX		
Input Common-Mode Voltage Range	V* = 30 V, See ⁽⁴⁾ (LM2904, V* = 28 V)	0		V* - 2	0		V* - 2	V	
Large Signal Voltage Gain	V* = +15 V								
	(V _O = 1 V to 11 V)	15			15			V/mV	
	R _L ≥ 2 kΩ								
Output Voltage	V _{OH} : V* = 30 V, R _L = 2 kΩ (LM2904, V* = 28 V), R _L = 10 kΩ	26			22			V	
Swing	V _{OL} : V* = 5 V, R _L = 10 kΩ	27	28		23	24		V	
	V* = 5 V, R _L = 10 kΩ		5	20		5	100	mV	
Output Current	Source	V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, V* = 15 V, V _O = 2 V	10	20		10	20		mA
		V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, V* = 15 V, V _O = 2 V	5	8		5	8		mA
	Sink	V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, V* = 15 V, V _O = 2 V	5	8		5	8		mA
		V _{IN} ⁺ = 1 V, V _{IN} ⁻ = 0 V, V* = 15 V, V _O = 2 V							

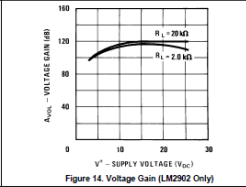
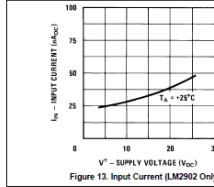
6.7 Typical Characteristics



Typical Characteristics (continued)



Typical Characteristics (continued)



7 Detailed Description

7.1 Overview

The LM158 series are operational amplifiers which can operate with only a single power supply voltage, have true-differential inputs, and remain in the linear mode with an input common-mode voltage of 0 V_{CC}. These amplifiers operate over a wide range of power supply voltage with little change in performance characteristics. At 25°C amplifier operation is possible down to a minimum supply voltage of 2.3 V_{CC}.

Large differential input voltages can be easily accommodated and, as input differential voltage protection diodes are not needed, no large input currents result from large differential input voltages. The differential input voltage may be larger than V⁺ without damaging the device. Protection should be provided to prevent the input voltages from going negative more than -0.3 V_{CC} (at 25°C). An input clamp diode with a resistor to the IC input terminal can be used.

7.2 Functional Block Diagram

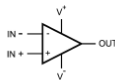


Figure 15. (Each Amplifier)

7.3 Feature Description

The amplifier's differential inputs consist of a non-inverting input (+IN) and an inverting input (-IN). The amplifier amplifies only the difference in voltage between the two inputs, which is called the differential input voltage. The output voltage of the op-amp V_{out} is given by Equation 1:

$$V_{OUT} = AOL (IN+ - IN-)$$

where

- AOL is the open-loop gain of the amplifier, typically around 100dB (100,000x, or 10uV per Volt). (1)

To reduce the power supply current drain, the amplifiers have a class A output stage for small signal levels which converts to class B in a large signal mode. This allows the amplifiers to both source and sink large output currents. Therefore both NPN and PNP external current boost transistors can be used to extend the power capability of the basic amplifiers. The output voltage needs to raise approximately 1 diode drop above ground to bias the on-chip vertical PNP transistor for output current sinking applications.

For ac applications, where the load is capacitively coupled to the output of the amplifier, a resistor should be used, from the output of the amplifier to ground to increase the class A bias current and prevent crossover distortion. Where the load is directly coupled, as in dc applications, there is no crossover distortion.

Capacitive loads which are applied directly to the output of the amplifier reduce the loop stability margin. Values of 50 pF can be accommodated using the worst-case non-inverting unity gain connection. Large closed loop gains or resistive isolation should be used if larger load capacitance must be driven by the amplifier.

The bias network of the LM158 establishes a drain current which is independent of the magnitude of the power supply voltage over the range of 3 V_{CC} to 30 V_{CC}.

Output short circuits either to ground or to the positive power supply should be of short time duration. Units can be destroyed, not as a result of the short circuit current causing metal fusing, but rather due to the large increase in IC chip power dissipation which will cause eventual failure due to excessive junction temperatures. Putting direct short-circuits on more than one amplifier at a time will increase the total IC power dissipation to destructive levels, if not properly protected with external dissipation limiting resistors in series with the output leads of the amplifiers. The larger value of output source current which is available at 25°C provides a larger output current capability at elevated temperatures (see *Typical Characteristics*) than a standard IC op amp.

7.4 Device Functional Modes

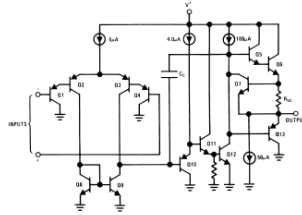


Figure 16. Schematic Diagram

The circuits presented in the *Typical Single-Supply Applications* emphasize operation on only a single power supply voltage. If complementary power supplies are available, all of the standard op-amp circuits can be used. In general, introducing a pseudo-ground (a bias voltage reference of $V_{CC}/2$) will allow operation above and below this value in single power supply systems. Many application circuits are shown which take advantage of the wide input common-mode voltage range which includes ground. In most cases, input biasing is not required and input voltages which range to ground can easily be accommodated.

11 Device and Documentation Support

11.1 Related Links

The table below lists quick access links. Categories include technical documents, support and community resources, tools and software, and quick access to sample or buy.


Table 1. Related Links

PARTS	PRODUCT FOLDER	SAMPLE & BUY	TECHNICAL DOCUMENTS	TOOLS & SOFTWARE	SUPPORT & COMMUNITY
LM158-N	Click here	Click here	Click here	Click here	Click here
LM258-N	Click here	Click here	Click here	Click here	Click here
LM2904-N	Click here	Click here	Click here	Click here	Click here
LM358-N	Click here	Click here	Click here	Click here	Click here

11.2 Trademarks

All trademarks are the property of their respective owners.

11.3 Electrostatic Discharge Caution

 These devices have limited built-in ESD protection. The leads should be shorted together or the device placed in conductive foam during storage or handling to prevent electrostatic damage to the MOS gates.

11.4 Glossary

[SLYZ022](#) — TI Glossary.

This glossary lists and explains terms, acronyms, and definitions.

12 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

8.4 Protocolos de ensayos *in vitro*

Prueba1_160hz Arduino 1.8.0

Archivo Editar Programa Herramientas Ayuda



```
Prueba1_160hz
//SCK > D13
//SI > D11
//CS > D10

#include <SPI.h>
const byte address = 0x11;
const int CS = 10;

int digitalPotWrite(int value)
{
    digitalWrite(CS, LOW);
    SPI.transfer(address);
    SPI.transfer(value);
    digitalWrite(CS, HIGH);
}

int tmpON = 100; // en Microsegundos
int tmpOFF = 100; // en Microsegundos
int cantpulsos = 1;
int pausa = 6; // en Milisegundos
int ResistVar = 85; // Resistencia variable 0(max) - 255(min)

const int saldig = 7;

void setup() {

    pinMode(CS, OUTPUT);
    SPI.begin();
    Serial.begin(9600);
    pinMode(saldig, OUTPUT); // Se inicializa la salida digital en el pin D7
```



```
//SCK > D13
//SI > D11
//CS > D10
```

```
#include <SPI.h>
const byte address = 0x11;
const int CS = 10;

int digitalPotWrite(int value)
{
    digitalWrite(CS, LOW);
    SPI.transfer(address);
    SPI.transfer(value);
    digitalWrite(CS, HIGH);
}
```

```
int tmpON = 100; // en Microsegundos
int tmpOFF = 6000; // en Microsegundos
int cantpulsos = 5;
int pausa = 20; // en Milisegundos
int ResistVar = 107; // Resistencia variable 0(max) - 255(min)
const int saldig = 7;
```

```
void setup() {

    pinMode(CS, OUTPUT);
    SPI.begin();
    Serial.begin(9600);
    pinMode(saldig, OUTPUT); // Se inicializa la salida digital en el pin D7
```

Prueba9_160hz Arduino 1.8.0

Archivo Editar Programa Herramientas Ayuda

```
Prueba9_160hz

//SCK > D13
//SI > D11
//CS > D10

#include <SPI.h>
const byte address = 0x11;
const int CS = 10;

int digitalPotWrite(int value)
{
    digitalWrite(CS, LOW);
    SPI.transfer(address);
    SPI.transfer(value);
    digitalWrite(CS, HIGH);
}

int tmpON = 100; // en Microsegundos
int tmpOFF = 6000; // en Microsegundos
int cantpulsos = 15;
int pausa = 30; // en Milisegundos
int ResistVar = 97; // Resistencia variable 0(max) - 255(min)
const int saldig = 7;

void setup() {

    pinMode(CS, OUTPUT);
    SPI.begin();
    Serial.begin(9600);
    pinMode(saldig, OUTPUT); // Se inicializa la salida digital en el pin D7
```



```
//SCK > D13
//SI > D11
//CS > D10
```

```
#include <SPI.h>
const byte address = 0x11;
const int CS = 10;
```

```
int digitalPotWrite(int value)
{
    digitalWrite(CS, LOW);
    SPI.transfer(address);
    SPI.transfer(value);
    digitalWrite(CS, HIGH);
}
```

```
int tmpON = 100; // en Microsegundos
int tmpOFF = 20000; // en Microsegundos
int cantpulsos = 5;
int pausa = 30; // en Milisegundos
int ResistVar = 173; // Resistencia variable 0(max) - 255(min)
const int saldig = 7;
```

```
void setup() {
```

```
    pinMode(CS, OUTPUT);
    SPI.begin();
    Serial.begin(9600);
    pinMode(saldig, OUTPUT); // Se inicializa la salida digital en el pin D7
```



```
//SCK > D13
//SI > D11
//CS > D10
```

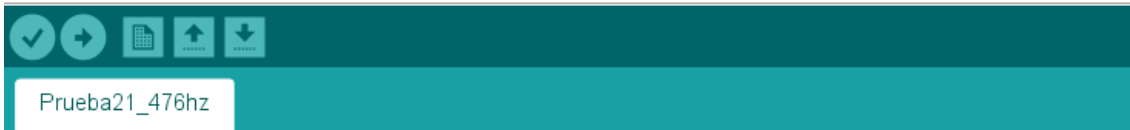
```
#include <SPI.h>
const byte address = 0x11;
const int CS = 10;
```

```
int digitalPotWrite(int value)
{
    digitalWrite(CS, LOW);
    SPI.transfer(address);
    SPI.transfer(value);
    digitalWrite(CS, HIGH);
}
```

```
int tmpON = 100; // en Microsegundos
int tmpOFF = 8000; // en Microsegundos
int cantpulsos = 5;
int pausa = 30; // en Milisegundos
int ResistVar = 125; // Resistencia variable 0(max) - 255(min)
const int saldig = 7;
```

```
void setup() {

    pinMode(CS, OUTPUT);
    SPI.begin();
    Serial.begin(9600);
    pinMode(saldig, OUTPUT); // Se inicializa la salida digital en el pin D7
```



```
//SCK > D13
//SI > D11
//CS > D10

#include <SPI.h>
const byte address = 0x11;
const int CS = 10;

int digitalPotWrite(int value)
{
    digitalWrite(CS, LOW);
    SPI.transfer(address);
    SPI.transfer(value);
    digitalWrite(CS, HIGH);
}

int tmpON = 100; // en Microsegundos
int tmpOFF = 2000; // en Microsegundos
int cantpulsos = 5;
int pausa = 30; // en Milisegundos
int ResistVar = 97; // Resistencia variable 0 (max) - 255 (min)
const int saldig = 7;

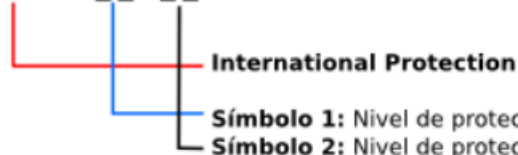
void setup() {

    pinMode(CS, OUTPUT);
    SPI.begin();
    Serial.begin(9600);
    pinMode(saldig, OUTPUT); // Se inicializa la salida digital en el pin D7
```

8.5 Ingress Protect (IP)

Nomenclatura CEI 60529

IP- [] []



International Protection
Símbolo 1: Nivel de protección contra el ingreso de objetos sólidos.
Símbolo 2: Nivel de protección contra el ingreso de agua.

Primer dígito (IP [X] [])

Nivel	Tamaño del objeto entrante	Efectivo contra
0	—	Sin protección
1	<50 mm	El elemento que debe utilizarse para la prueba (esfera de 50 mm de diámetro) no debe llegar a entrar por completo.
2	<12,5 mm	El elemento que debe utilizarse para la prueba (esfera de 12,5 mm de diámetro) no debe llegar a entrar por completo.
3	<2,5 mm	El elemento que debe utilizarse para la prueba (esfera de 2,5 mm de diámetro) no debe entrar en lo más mínimo.
4	<1 mm	El elemento que debe utilizarse para la prueba (esfera de 1 mm de diámetro) no debe entrar en lo más mínimo.
5	Protección contra polvo	La entrada de polvo no puede evitarse, pero el mismo no debe entrar en una cantidad tal que interfiera con el correcto funcionamiento del equipamiento.
6	Protección fuerte contra polvo	El polvo no debe entrar bajo ninguna circunstancia

Segundo dígito (IP - [] [X])

Nivel	Protección frente a	Método de prueba	Resultados
0	Sin protección.	Ninguno	El agua entrará en el equipamiento en poco tiempo.
1	Goteo de agua	Se coloca el equipamiento en su lugar de trabajo habitual.	No debe entrar el agua cuando se la deja caer, desde 200 mm de altura respecto del equipo, durante 10 minutos (a razón de 3-5 mm ³ por minuto)
2	Goteo de agua	Se coloca el equipamiento en su lugar de trabajo habitual.	No debe entrar el agua cuando se la deja caer, durante 10 minutos (a razón de 3-5 mm ³ por minuto). Dicha prueba se realizará cuatro veces a razón de una por cada giro de 15° tanto en sentido vertical como horizontal, partiendo cada vez de la posición normal de trabajo.
3	Agua nebulizada (spray)	Se coloca el equipamiento en su lugar de trabajo habitual.	No debe entrar el agua nebulizada en un ángulo de hasta 60° a derecha e izquierda de la vertical a un promedio de 11 litros por minuto y a una presión de 80-100 kN/m ² durante un tiempo que no sea menor a 5 minutos.
4	Chorros de agua	Se coloca el equipamiento en su lugar de trabajo habitual.	No debe entrar el agua arrojada desde cualquier ángulo a un promedio de 10 litros por minuto y a una presión de 80-100 kN/m ² durante un tiempo que no sea menor a 5 minutos.
5	Chorros de agua	Se coloca el equipamiento en su lugar de trabajo habitual.	No debe entrar el agua arrojada a chorro (desde cualquier ángulo) por medio de una boquilla de 6,3 mm de diámetro, a un promedio de 12,5 litros por minuto y a una presión de 30 kN/m ² durante un tiempo que no sea menor a 3 minutos y a una distancia no menor de 3 metros.
6	Chorros muy potentes de agua	Se coloca el equipamiento en su lugar de trabajo habitual.	No debe entrar el agua arrojada a chorros (desde cualquier ángulo) por medio de una boquilla de 12,5 mm de diámetro, a un promedio de 100 litros por minuto y a una presión de 100 kN/m ² durante no menos de 3 minutos y a una distancia que no sea menor de 3 metros.
7	Inmersión completa en agua	El objeto debe soportar sin filtración alguna la inmersión completa a 1 metro durante 30 minutos.	No va a entrar agua.
8	Inmersión completa y continua en agua	El equipamiento eléctrico / electrónico debe soportar (sin filtración alguna) la inmersión completa y continua a la profundidad y durante el tiempo que especifique el fabricante del producto con el acuerdo del cliente, pero siempre que resulten condiciones más severas que las especificadas para el valor 7.	No va a entrar agua
9K	Potentes chorros de agua a alta temperatura	Protegió en contra de chorros de corto alcance a alta presión y de alta temperatura.	Duración del Test: Volumen de agua: 14-16 litros por minuto Presión: [6000-10000 kPa / 60-100 Bar] distancia de 0.1-0.15 m Temperatura del agua: 80 °C

(El nivel IPx9K es definido en el estándar alemán DIN 40050-9, y no en la CEI 60529).