



UNSAM

UNIVERSIDAD
NACIONAL DE
SAN MARTÍN

ESCUELA DE CIENCIA Y TECNOLOGÍA

UNIVERSIDAD NACIONAL DE SAN MARTÍN

ESCUELA DE CIENCIA Y TECNOLOGÍA

**CIRCUITOS PARA APLICACIONES EN
RADIOFRECUENCIA Y MICROONDAS***

**CIRCUITS FOR RF AND MICROWAVE
APPLICATIONS***

Autor: GUSTAVO ARIEL MERLETTI

Director: JULIO ANDRÉS LONAC

Consejero: JORGE EDUARDO SINDERMAN

Lugar de trabajo: MicroLAB-ECyT-UNSAM

Jurado de Tesis: Dr. Carlos Lasorsa, Dr. Manuel Platino y Dr. Federico Golmar

Julio de 2016

***Trabajo de Tesis para optar por el título de Doctor en Ciencias Aplicadas y de la Ingeniería de la Universidad Nacional de San Martín**

Resumen

Este trabajo nació de la necesidad del Estado Nacional de proveer a empresas estatales de componentes de RF y microondas para aplicaciones en el área de las telecomunicaciones y espaciales. Los equipos de los que forman parte los circuitos de RF y microondas pueden ser radares, antenas, satélites, cohetes teledirigidos y todo tipo de elementos controlados inalámbricamente.

Esta tesis de doctorado se orienta al estudio y análisis de los componentes realizados con tecnología *MEMS* (Micro Electro-Mechanical Systems), en particular la actividad se focaliza en los desplazadores de fase *MEMS*. En el trabajo se parte de la idea conceptual, se diseña, se fabrican y se caracterizan tres desplazadores de fase diferentes con distintas topologías. En el marco de esta actividad se realiza un aporte original, mediante el análisis de la sensibilidad de las topologías estudiadas, a las variaciones de los parámetros del proceso de fabricación. Este análisis permite determinar los elementos críticos en el diseño de cada topología, individualizar los parámetros de proceso más importantes para un diseño exitoso, y obtener un análisis comparativo entre las topologías más utilizadas que permite determinar y comparar cuan robustas son frente a las variaciones de proceso y errores de modelado de dichas topologías determinando sus correspondientes fortalezas y debilidades.

Del análisis de sensibilidad realizado se desprende que uno de los parámetros de proceso más importantes a la hora de diseñar y simular un dispositivo MEMS de RF es la permitividad relativa de sustrato sobre el cual está construido. Este parámetro juega un rol preponderante para las tres topologías de desplazadores de fase analizadas. La permitividad relativa toma aún mayor relevancia a causa de la naturaleza anisotrópica de los sustratos utilizados para RF y microondas, y de la limitación que presenta la mayoría

de los programas de diseño y simulación electromagnética, que definen a la permitividad relativa como un escalar. Esto llevó al desarrollo de un método para la determinación experimental de las componentes principales de la permitividad relativa en radiofrecuencias y microondas, y un procedimiento para el cálculo de la permitividad relativa equivalente que debe utilizarse en simulación. La permitividad relativa equivalente “isotrópica” que debe utilizarse para el diseño mediante simulaciones electromagnéticas se deduce de las componentes principales de la permitividad relativa anisotrópica del sustrato gracias a un conjunto de ecuaciones propuestas para las tres topologías de líneas de transmisión más utilizadas en los circuitos de RF y microondas.

Para concluir, se aborda el problema de los encapsulados para RF y microondas. Los dispositivos diseñados y fabricados no pueden utilizarse en ambientes hostiles con perturbaciones que pueden degradarlos notablemente hasta destruirlos, por eso es necesario protegerlos mediante el uso de un encapsulado, además dicho encapsulado facilita su manipulación e integración en sistemas complejos, como por ejemplo en *Phased Array Antenna*.

Abstract

This work was born out of the need of the state to provide state facilities with RF and microwave components for telecommunication and space applications. The equipment that make use of RF and microwave circuits are radars, antennas, satellites, remotely-aimed rockets and all kinds of wirelessly-controlled elements.

This doctoral thesis was aimed at the study and analysis of components manufactured using MEMS technology, specifically, MEMS phase shifters. The work starts with the concept idea, and continues with the design, manufacturing and characterization of three different phase shifters with three different topologies. Within this activity an original contribution is made in the form of the sensibility analysis of the topologies under study, all the way to the parameter variations in the manufacture process. This analysis allowed us to determine the critical elements present in the design of each topology, identify the most important process parameters for a successful design, and to obtain a comparison analysis between the most frequently used topologies in order to find and compare how robust these are in face of the process variations and modeling errors of such topologies by identifying their strengths and weaknesses.

The sensibility analysis that was performed demonstrated that one of the most important process parameters when it comes to designing and simulating a RF MEMS device is the permittivity of the substrate onto which it is built. This parameter has a key role in the three phase shifter topologies that were analyzed. The permittivity becomes even more important because of the anisotropic nature of the RF and microwave substrates and the limitation of most electromagnetic simulators and design packages where the relative permittivity is defined as a scalar magnitude. All this led to the development of a method

for the experimental determination of the relative permittivity's main components, RF and microwave-wise, and a procedure for the estimation of the equivalent relative permittivity that should be used for the simulation. The equivalent, anisotropic, relative permittivity value that will be used for the design thought electromagnetic simulations is obtained from the substrate's anisotropic relative permittivity's main components by means of a set of equations proposed for the three most frequently used RF and microwave transmission line topologies.

Agradecimientos

En primer lugar quiero agradecer a la Escuela de Ciencia y Tecnología y a la Escuela de Investigación y Posgrado por haber confiado en mí y creer, como yo, que estos desarrollos son de importante desarrollo tecnológico nacional.

Le agradezco a los integrantes del *MicroLAB*, Julio A. Lonac y Nicolás E. Quintieri, en particular a Julio que es mi director de tesis. Con ambos compañeros de trabajo, se colaboró y se sigue contribuyendo con *CITEDEF*, *CNEA* y con empresas privadas que solicitan diseños, soporte técnico y equipamiento del que disponemos en el laboratorio en busca de proyectos que vinculen nuestra institución con otras instituciones científico-tecnológicas a la hora de sumar esfuerzos para arribar a soluciones en varios ámbitos público-privados.

Se le agradece muy especialmente a la *CoNAE* (Comisión Nacional de Actividades Espaciales) de quien hemos recibido el *RUN II* de dispositivos con tecnologías *MEMS*, conteniendo interruptores *MEMS shunt*, Interruptores *MEMS* serie, *SP3T*, desplazadores de fase y líneas de transmisión entre otros. El trabajo de investigación presentado hubiese sido imposible de realizar sin la fabricación, financiada por *CoNAE*, en Italia de dichos componentes micro electro mecánicos. El *RUN II* fue entregado por CoNAE.

Debo agradecer al Centro de Micro y Nanofabricación del Bicentenario (*CNMB*) del *INTI*. En especial a su directora, Liliana Fraigi, a Federico, Laura, Mariano, Mijal y Omar por habernos instruido en los conceptos de fabricación y por formar un vínculo que se va fortaleciendo con el tiempo.

Quiero hacer un agradecimiento al Gurú de la RF, por haberme iniciado en esta temáti-

ca: Cristian L. Arrieta y su grupo: Carlos Longo, Dario Da Silva, Lidia, Daniel y Claudio. Al mismo tiempo al grupo SyCE, a sus ex y a sus actuales integrantes, Jorge Gimenez, Héctor Lacomí, Facundo Larosa y Leandro Fuentes.

Se le agradece a Juan José Ortíz, por facilitarnos las instalaciones y herramientas de la *FAN* para realizar fabricaciones y el apoyo técnico en la fabricación de cajas para encapsular.

No puedo dejar de agradecer a a Lic. Ana Machado por varias correcciones de este trabajo.

La agradezco a todos, los que como yo, hacen investigaciones, para mejorar la vida de la gente y de la sociedad.

Dedicatoria

*Le dedico esta tesis a mi viejo: Julio
a mis tres hermanos: Euge, Pablo, Noe y a mis sobrinos Santi y Paco,
en especial, a mi novia Evangelina,
ellos son una fuente inagotable
de inspiración y el propósito de mis esfuerzos cotidianos.
Vieja esta tesis es para vos que siempre me inculcaste que el resultado del éxito es la
tenacidad, la inspiración y la perseverancia.*

Índice general

1. Introducción	XXII
1.1. Circuitos de RF y microondas	XXII
1.1.1. Breve historia de la ingeniería en microondas	XXIV
1.1.2. <i>RF MEMS</i> (RFMS)	XXVI
1.2. Desplazadores de fase <i>MEMS</i>	XXVII
1.2.1. Aplicaciones principales	XXVII
1.2.2. Principales topologías y principios de funcionamiento	XXVIII
1.2.3. Ventajas, desventajas y problemas de diseño de los <i>RF MEMS</i>	XXVIII
1.2.4. Encapsulado	XXIX
1.3. Contexto de investigaciones, proyectos y transferencia tecnológica	XXX
1.4. Objetivos y breve descripción de la actividad desarrollada	XXXI
1.5. Resumen de los capítulos	XXXII
2. Marco teórico	1
2.1. Líneas de transmisión	2
2.1.1. Breve reseña histórica de la evolución de los circuitos electrónicos	2
2.1.2. Tecnología planar	2
2.1.3. Propiedades de las líneas de transmisión planares	3
2.1.4. Microstrip	4
2.1.5. <i>CPW</i>	4
2.1.6. <i>GCPW</i>	5
2.1.7. TX-LINE [®]	8
2.2. Cuadripolos lineales	8
2.2.1. Definición de parámetros eléctricos	9
2.2.1.1. Parámetros impedancia, Z	10
2.2.1.2. Parámetros admitancia, Y	11
2.2.1.3. Parámetros transmisión, $ABCD$	11
2.2.2. Parámetros S	13
2.2.2.1. Introducción y necesidad	13
2.2.2.2. Matriz de parámetros S	14
2.3. Procesos de microfabricación de componentes y circuitos	15
2.3.1. Técnicas de microfabricación	16
2.3.2. Deposición química o <i>CVD</i> “ <i>Chemical Vapor Deposition</i> ”	16
2.3.3. Deposición física <i>PVD</i> “ <i>Physical Vapor Deposition</i> ”	17
2.3.3.1. Evaporación	17
2.3.3.2. Sputtering	18

2.3.4.	Fotolitografía	18
2.4.	Herramientas de Simulación	20
2.5.	Equipos para medición	21
2.5.1.	Analizador vectorial de redes	21
2.5.1.1.	Archivos Touchstone	22
2.5.2.	<i>Probe Station</i>	22
3.	Desplazadores de fase MEMS	24
3.1.	Introducción a los desplazadores de fase	25
3.2.	Cuadro conceptual de las diferentes topologías de los desplazadores de fase	30
3.2.1.	Tipos de desplazadores de fase	30
3.2.2.	Conmutadores o Switches de RF y microondas	31
3.2.2.1.	<i>RF MEMS</i>	32
3.2.2.2.	<i>RF MEMS Shunt</i>	32
3.2.2.3.	<i>RF MEMS</i> Serie	33
3.2.3.	Limitaciones de la tecnología MEMS	34
3.2.4.	Ventajas de los <i>RF MEMS</i> frente a otros conmutadores de RF	35
3.2.5.	Consideraciones importantes para el diseño de un <i>RF MEMS shunt</i>	36
3.2.5.1.	Máscaras y proceso de fabricación	36
3.2.5.2.	Tensiones de actuación	37
3.2.5.3.	Obtención de la tensión de Pull-in	38
3.2.5.4.	Curvas C-V	40
3.2.6.	Funcionamiento de un <i>RF MEMS shunt</i> en RF y microondas	41
3.2.6.1.	Modelo a parámetros concentrados del <i>switch</i>	41
3.2.6.2.	Simulaciones electromagnéticas de un <i>RF MEMS</i> en microondas	42
3.2.6.3.	Resultados de las mediciones y comparación con las simulaciones	43
3.3.	Desplazador de fase MEMS con líneas cargadas	45
3.3.1.	Ecuaciones de diseño	47
3.3.1.1.	Ecuaciones generales para todos los desplazamientos	52
3.3.1.2.	Desplazador de fase de $5,625^\circ$	53
3.3.1.3.	Desplazador de fase de $11,25^\circ$	54
3.3.1.4.	Desplazador de fase de $22,5^\circ$	55
3.3.2.	Simulación	57
3.3.2.1.	Primera instancia de simulación	58
3.3.2.2.	Segunda instancia de simulación	61
3.3.2.3.	Tercera instancia de simulación	63
3.3.3.	Fabricación del dispositivo MEMS	66
3.3.4.	Análisis de sensibilidad propuesta	69
3.3.4.1.	Elementos sensibles en los desplazadores de fase MEMS	69
3.3.4.1.1.	Sensibilidad de líneas de transmisión a los parámetros de proceso	70
3.3.4.1.2.	Ajuste de las líneas de transmisión	71
3.3.4.1.3.	Sensibilidad de los conmutadores <i>RF MEMS</i> a los parámetros de proceso	73

3.3.4.1.4.	Ajuste de conmutadores <i>RF MEMS</i>	74
3.3.4.2.	Análisis de sensibilidad de desplazadores de fase completos	76
3.3.4.3.	Resultado del análisis de la sensibilidad	83
3.3.5.	Análisis empírico del efecto de las variables de proceso sobre el desplazador de fase MEMS con líneas cargadas	83
3.3.6.	Conclusiones del desplazador de fase MEMS con líneas cargadas	85
3.4.	Desplazador de fase MEMS reflectivo	86
3.4.1.	Conceptos preliminares, híbrido de cuadratura y acoplador direccional	87
3.4.2.	Ecuaciones de diseño	88
3.4.3.	Simulación	95
3.4.3.1.	Primera instancia de simulación	96
3.4.3.2.	Segunda instancia de simulación	100
3.4.3.3.	Tercera instancia de simulación	106
3.4.4.	Sensibilidad	109
3.4.4.1.	Análisis de la sensibilidad	110
3.4.4.2.	Resultados del análisis de la sensibilidad	116
3.4.5.	Análisis del efecto de las variables de proceso sobre el desplazador de fase MEMS reflectivo	116
3.4.6.	Conclusiones del desplazador de fase MEMS reflectivo	118
3.5.	Desplazador de fase MEMS con conmutación de caminos	119
3.5.1.	Ecuaciones de diseño	121
3.5.2.	Simulaciones	122
3.5.2.1.	Primera instancia de simulación	123
3.5.2.2.	Segunda instancia de simulación	124
3.5.2.3.	Tercera instancia de simulación	126
3.5.2.4.	Análisis del SPDT con conmutadores <i>RF MEMS shunt</i>	128
3.5.2.5.	Cuarta instancia de simulación	130
3.5.2.6.	Quinta instancia de simulación	133
3.5.3.	Sensibilidad	137
3.5.3.1.	Análisis de la sensibilidad	137
3.5.3.2.	Resultados del análisis de la sensibilidad	140
3.5.4.	Conclusión del desplazador de fase MEMS con conmutación de caminos	141
4.	Permitividad relativa ϵ_r	142
4.1.	Introducción y planteo del problema	142
4.2.	Solución propuesta	144
4.3.	Desarrollo del método	146
4.3.1.	Método de diferencias de fase	146
4.3.2.	Expresiones preliminares	147
4.3.3.	Análisis con TX-LINE	149
4.3.3.1.	Fabricación de las líneas	150
4.4.	Resultados	151
4.4.1.	Mediciones de la permitividad efectiva	151
4.5.	Relación teórica entre valores <i>microstrip</i> , <i>CPW</i> y <i>GCPW</i>	154
4.6.	Conclusión del capítulo	155

5. Encapsulado	156
5.1. Introducción	156
5.2. Objetivos	157
5.3. Encapsulado de un <i>switch RF MEMS shunt</i>	158
5.3.1. Proceso de fabricación de película gruesa sobre <i>LTCC</i>	159
5.3.1.1. Serigrafía ó <i>Screen Printing</i>	159
5.3.1.2. Tecnología híbrida de película gruesa (<i>“Thick Film Technology”</i>)	160
5.3.1.3. Tecnologías de baja temperatura de sinterizado, <i>LTCC</i>	160
5.3.1.4. Soldadura por alambre, <i>Wire-Bonding</i>	163
5.3.1.4.5. Soldadura por termocompresión	163
5.3.1.4.6. Soldadura por ultrasonido (<i>“US”</i>)	163
5.3.1.4.7. Soldadura termoiónica	164
5.3.1.5. Resumen de un proceso de microfabricación de película gruesa sobre <i>LTCC</i>	164
5.3.1.6. Planaridad del sustrato	166
5.3.1.7. Elección del marco	167
5.3.1.8. Via holes	168
5.3.1.9. Análisis con TX-LINE	170
5.3.2. Estructuras de prueba	172
5.3.3. Diseño del <i>package</i> del interruptor <i>RF MEMS</i>	175
5.4. Encapsulado de un desplazador de fase con líneas cargadas	179
5.4.1. Simulación	183
5.4.1.1. Primera instancia de simulación	184
5.4.1.2. Segunda instancia de simulación	186
5.4.2. Fabricación	189
5.4.2.1. PCB	189
5.4.2.2. Pegado y <i>Wire-Bonding</i>	190
5.4.2.3. Diseño de la caja	192
5.4.2.4. Llenado con Argón	193
5.4.3. Mediciones del desplazador de fase <i>MEMS</i> con líneas cargadas encapsulado	195
5.5. Conclusión del encapsulado con <i>LTCC</i> y de la fabricación flip-chip del desplazador de fase <i>MEMS</i>	197
6. Conclusiones	199
A. Conversión de parámetros	210
B. Matriz <i>ABCD</i> de una línea de transmisión	211
B.1. Obtención de parámetros <i>ABCD</i> de una líneas de transmisión	211
B.1.1. Línea de transmisión sin pérdidas	212
B.1.1.1. Circuito abierto	213
B.1.1.2. Cortocircuito	213
B.1.2. Línea de transmisión con pequeñas pérdidas	214

C. Descripción de una antena de arreglo de fases	216
C.1. Introducción	216
C.2. Necesidad	216
C.3. Subsistemas	217
D. Ecuaciones adicionales	218
E. Justificación del parámetro S_{21}	229
F. Proceso de fabricación de TRENTO	231

Índice de figuras

2.1.	Línea de transmisión coplanar microstrip.	4
2.2.	Línea de transmisión coplanar <i>CPW</i>	5
2.3.	Campos eléctricos y magnéticos en una línea <i>CPW</i>	5
2.4.	Línea de transmisión coplanar <i>GCPW</i> (<i>Grounded CoPlanarWaveguide</i>).	6
2.5.	Transmisión con y sin via holes en líneas <i>GCPW</i>	7
2.6.	Reflexión con y sin via holes en líneas <i>GCPW</i>	7
2.7.	Entorno del programa TX-LINE®.	8
2.8.	Símbolo de un cuadripolo caracterizado por sus parámetros genéricos “X”.	10
2.9.	Cuadripolo con ondas incidentes; a_1 y a_2 y reflejadas; b_1 y b_2	14
2.10.	Diagrama de máquina para hacer evaporación o PVD	17
2.11.	Técnica de Sputtering.	18
2.12.	Técnica de Fotolitografía.	20
2.13.	Fotografía del <i>VNA</i> visto de frente.	21
2.14.	Foto de la Probe Station SÜSS MicroTec PM8®.	23
2.15.	Puntas para medir dispositivos directamente sobre obleas.	23
3.1.	Diagrama de desplazadores de fase. A. De 4 bits. B. De 6 bits	27
3.2.	Tabla con desplazadores de fase analógicos.	30
3.3.	Tabla con desplazadores de fase digitales.	31
3.4.	Imagen de un <i>RF MEMS shunt</i> , con espesores exagerados.	32
3.5.	Foto de un <i>RF MEMS</i> serie.	34
3.6.	A. Imagen de las máscaras de un <i>RF MEMS shunt</i> . B. Fotografía de un <i>RF MEMS shunt</i> terminado.	36
3.7.	Imagen de la membrana y los contactos para actuación en COVENTOR WARE®.	38
3.8.	Imagen del resultado en COVENTOR WARE® de un <i>RF MEMS shunt</i> , actuado.	38
3.9.	Proceso de microfabricación de FBK en COVENTOR WARE®.	39
3.10.	Tensión de Pull-in simulada	39
3.11.	Tensión de Lift-off simulada con el programa COVENTOR WARE®.	39
3.12.	Foto de <i>RF MEMS shunt</i> en <i>OFF</i>	40
3.13.	Foto de un <i>RF MEMS shunt</i> en estado <i>ON</i> obtenida con un perlómetro óptico.	40
3.14.	Capacidad en función de las tensiones aplicadas, Pull-in.	41
3.15.	Modelo a parámetros concentrados de un <i>switch RF MEMS shunt</i>	42
3.16.	Imagen del <i>RF MEMS shunt</i> simulado con Ansoft HFSS®.	42
3.17.	Foto del RUN 1 donde se encuentra un <i>RF MEMS</i>	43

3.18.	Imagen del campo eléctrico \vec{E} en el switch en estado <i>OFF</i>	44
3.19.	Imagen del campo eléctrico \vec{E} en el switch en estado <i>ON</i>	44
3.20.	Parámetro S_{21} en función de la frecuencia, con el switch en estado <i>OFF</i>	45
3.21.	Parámetro S_{21} en estado <i>ON</i>	45
3.22.	Esquema de un desplazador de fase con tramos de líneas de transmisión con carga fija (sin conmutación de fase)	46
3.23.	Esquema de un desplazador de fase con tramos de líneas de transmisión cargadas, con llaves selectoras y con dos susceptancias eléctricas B_1 y B_2	47
3.24.	Topología elegida para desplazadores de fase con líneas cargadas con la línea de transmisión principal, los stubs y los <i>RF MEMS shunt</i> como elementos conmutadores.	51
3.25.	Circuito de todo el desplazador de fase con AWR [®] con subcircuito del <i>RF MEMS</i> realizado con el modelo del <i>RF MEMS</i> a parámetros concentrados.	59
3.26.	Modelo de los <i>RF MEMS shunt</i> a parámetros concentrados para simular como subcircuito con AWR [®]	60
3.27.	Resultado del circuito de la figura 3.28 a parámetros concentrados de un desplazador de fase con tramos de líneas de transmisión de 22, 5° simulado con AWR [®]	61
3.28.	Circuito de todo el desplazador de fase con AWR [®] con subcircuitos obtenidos con Ansoft HFSS [®]	62
3.29.	Imagen del sólido del <i>RF MEMS shunt</i> para ser simulado con Ansoft HFSS [®]	63
3.30.	Malla de una parte del dispositivo.	64
3.31.	Desplazamiento de fase, con estado <i>OFF</i> y estado <i>ON</i> , de 22, 5° realizado en Ansoft HFSS [®]	65
3.32.	Vista superior de la capa CPW de proceso del RUN 2 realizado por FBK, Italia.	67
3.33.	Vista superficial del desplazador de fase MEMS con líneas cargadas.	68
3.34.	Comparación de la fase de la línea medida con la simulada con constante dieléctrica de 13,3.	70
3.35.	TX-LINE que muestra la adaptación de la línea 4.	72
3.36.	Comparación entre las fases S_{21} de la línea CPW medida y simulada con la permitividad ajustada, 11,633.	73
3.37.	Fase del <i>RF MEMS shunt</i> en estado <i>OFF</i>	75
3.38.	Fase del <i>RF MEMS shunt</i> en estado <i>ON</i>	75
3.39.	Módulo del <i>RF MEMS shunt</i> en estado <i>ON</i>	76
3.40.	Diagrama eléctrico del modelo a parámetros concentrados del conmutador <i>RF MEMS shunt</i> en estado <i>OFF</i> que se utilizó para calcular la sensibilidad del circuito del desplazador de fase con líneas cargadas.	77
3.41.	Comparación entre la fase medida y simulada con el modelo a parámetros concentrados en estado <i>ON</i>	78
3.42.	Comparación entre el módulo medido y simulado con el modelo a parámetros concentrados en estado <i>ON</i>	78
3.43.	Comparación entre la reflexión, parámetro S_{11} , medida y simulada con el modelo a parámetros concentrados en estado <i>OFF</i>	79
3.44.	Diagrama eléctrico de todo el desplazador de fase a parámetros concentrados para el estudio de la sensibilidad.	80

3.45.	Sensibilidad del desplazador de fase MEMS con líneas cargadas. Esquema de barras de la variación de cada parámetro del desplazador de fase con líneas cargadas en parámetros concentrados.	82
3.46.	Desplazamiento de fase de la medición y de las simulaciones electromagnéticas del desplazador de fase MEMS con líneas cargadas completo con diferentes permitividades relativas.	84
3.47.	Errores porcentuales entre la medición y las diferentes fuentes de error con respecto a las simulaciones.	84
3.48.	Diagrama básico de un desplazador de fase reflectivo utilizando un acoplador direccional y dos cargas reflectivas.	86
3.49.	Imagen esquemática de un acoplador direccional de 3 dB y 90°.	87
3.50.	Circuito esquemático de cargas, <i>RF MEMS</i> solos, para evaluación del desplazamiento de fase.	91
3.51.	Resultado del circuito esquemático de cargas, <i>RF MEMS</i> solos, para evaluación del desplazamiento de fase.	91
3.52.	Circuito esquemático equivalente del capacitor incógnita C_X en serie con la capacidad del <i>RF MEMS</i> en estado OFF.	92
3.53.	Circuito esquemático equivalente del capacitor incógnita C_X en serie con la capacidad del <i>RF MEMS</i> en estado ON.	93
3.54.	Circuito esquemático equivalente del capacitor incógnita C_X en serie con el <i>RF MEMS</i> en vacío.	94
3.55.	Circuito esquemático equivalente del capacitor incógnita C_X en serie con el <i>RF MEMS</i> en vacío en ambos estados, sin actuar y actuado.	97
3.56.	Desplazamiento de fase del circuito esquemático equivalente del capacitor en serie con el <i>RF MEMS</i> en vacío en ambos estados, sin actuar y actuado.	98
3.57.	Circuito esquemático equivalente del capacitor en serie con el <i>RF MEMS</i> en vacío en ambos estados, sin actuar y actuado y con el acoplador direccional.	99
3.58.	Desplazamiento de fase del circuito esquemático equivalente del capacitor en serie con el <i>RF MEMS</i> en vacío en ambos estados, sin actuar y actuado y con el acoplador direccional.	100
3.59.	Modelo 3D del acoplador direccional de cuatro puertos a simular en HFSS.	101
3.60.	Resultados en parámetros S del acoplador direccional diseñado en HFSS.	102
3.61.	Circuito esquemático del desplazador de fase con subcircuitos del acoplador y del <i>RF MEMS</i> y C_X concentrado y simulado en software electromagnético.	103
3.62.	Desplazamiento de fase del circuito esquemático del desplazador de fase con subcircuitos del acoplador y del <i>RF MEMS</i> simulados en software electromagnético.	104
3.63.	Capacitor interdigitado de valor C_X . Parte de la carga en serie con el <i>RF MEMS</i>	104
3.64.	Circuito esquemático de todo el desplazador de fase MEMS reflectivo con el acoplador direccional, los <i>RF MEMS</i> shunt y el capacitor interdigitado simulados electromagnéticamente e insertados como subcircuitos en AWR.	105

3.65.	Resultado del circuito esquemático de todo el desplazador de fase MEMS reflectivo con el acoplador direccional, los <i>RF MEMS shunt</i> y el capacitor interdigitado simulados electromagnéticamente e insertados como subcircuitos en AWR.	106
3.66.	Dibujo en HFSS de las cargas del desplazador de fase MEMS reflectivo.	107
3.67.	Desplazamiento de fase de las cargas reflectivas. Capacitor y <i>RF MEMS shunt</i> en vacío.	107
3.68.	Dibujo en 3D de todo el desplazador de fase MEMS reflectivo completo realizado con HFSS para ser simulado en el software electromagnético.	108
3.69.	Simulación electromagnética del desplazamiento de fase del desplazador de fase MEMS reflectivo.	109
3.70.	Diagrama eléctrico del modelo a parámetros concentrados del conmutador <i>RF MEMS shunt</i> en estado OFF que se utilizó para calcular la sensibilidad del circuito del conmutador reflectivo.	110
3.71.	Comparación entre la fase medida y simulada con el modelo a parámetros concentrados del <i>RF MEMS</i> en vacío en estado ON.	111
3.72.	Comparación entre la fase medida y simulada con el modelo a parámetros concentrados del <i>RF MEMS</i> en vacío en estado OFF.	112
3.73.	Comparación entre el módulo medido y simulado con el modelo a parámetros concentrados del <i>RF MEMS</i> en vacío en estado OFF.	112
3.74.	Diagrama esquemático de todo el desplazador de fase MEMS reflectivo. Sobre él se analizará la sensibilidad.	113
3.75.	Sensibilidad del desplazador de fase MEMS reflectivo. Esquema de barras de la variación de cada parámetro del desplazador de fase reflectivo en parámetros concentrados.	115
3.76.	Diagrama de barras de la comparación de la diferencia de fases del desplazador de fase reflectivo entre la medición y las simulaciones con diferentes permitividades relativas sin el acoplador direccional.	116
3.77.	Diagrama de barras de la comparación de la diferencia de fases del desplazador de fase reflectivo MEMS reflectivo completo entre la medición y las simulaciones con diferentes permitividades relativas.	117
3.78.	Diagrama de barras de los errores de C_{OFF} , C_{ON} , el acoplador direccional y del <i>RF MEMS</i> caracterizado por sus permitividades relativas.	118
3.79.	Desplazador de fase MEMS con conmutación de líneas implementada con <i>SPDT</i>	119
3.80.	Desplazador de fase MEMS con conmutación de líneas implementada con <i>SPST</i>	120
3.81.	Pantalla del TX-LINE que calcula el β en base a los parámetros de entrada físicos de la placa.	122
3.82.	Diagrama eléctrico del desplazador de fase con conmutación de caminos con AWR [®] con conmutadores <i>SPDT</i> y líneas CPW ideales.	123
3.83.	Desplazamiento de fase en banda X del diagrama eléctrico del desplazador de fase con conmutación de caminos con AWR [®] , con conmutadores <i>SPDT</i> y líneas CPW ideales.	124
3.84.	Línea de transmisión CPW en 3D larga para ser simulada en Ansoft HFSS [®]	125

3.85.	Diagrama eléctrico del circuito esquemático con AWR [®] con subcircuitos de líneas en Ansoft HFSS [®]	126
3.86.	Sólido en 3D para simular la fase del desplazador de fase con conmutación de caminos simulado con Ansoft HFSS [®]	127
3.87.	Resultado de la simulación con Ansoft HFSS [®] del desplazador de fase con conmutación de caminos.	128
3.88.	Vista en el plano superficial del <i>SPDT</i> MEMS simulado.	129
3.89.	Foto de la vista superficial del <i>SPDT</i> MEMS fabricado.	129
3.90.	Vista del \vec{E} en el plano superficial del conmutador <i>SPDT MEMS</i> simulado.	129
3.91.	Circuito esquemático con líneas CPW ideales con diferencia de longitud de 1,014 mm con conmutadores de <i>RF MEMS</i> serie de 200 μm	131
3.92.	Resultado del circuito esquemático con líneas CPW ideales con diferencia de longitud de 1,014 mm con conmutadores de <i>RF MEMS</i> serie de 200 μm	132
3.93.	Resultado del circuito esquemático con líneas CPW ideales con diferencia de longitud de 1,014 mm con conmutadores de <i>RF MEMS</i> serie de 300 μm	132
3.94.	Resultado del circuito esquemático con líneas CPW ideales con diferencia de longitud de 1,014 mm con conmutadores de <i>RF MEMS</i> serie de 400 μm	133
3.95.	Resultado del circuito esquemático con líneas CPW ideales con diferencia de longitud de 1,014 mm con conmutadores de <i>RF MEMS</i> serie de 500 μm	133
3.96.	Circuito esquemático con líneas CPW simuladas en HFSS con diferencia de longitud de 1,014 mm con conmutadores de <i>RF MEMS</i> serie de 200 μm	134
3.97.	Resultado del circuito esquemático con líneas CPW simuladas en HFSS con diferencia de longitud de 1,014 mm con conmutadores de <i>RF MEMS</i> serie de 200 μm	134
3.98.	Resultado del circuito esquemático con líneas CPW simuladas en HFSS con diferencia de longitud de 1,014 mm con conmutadores de <i>RF MEMS</i> serie de 300 μm	135
3.99.	Resultado del circuito esquemático con líneas CPW simuladas en HFSS con diferencia de longitud de 1,014 mm con conmutadores de <i>RF MEMS</i> serie de 400 μm	135
3.100.	Resultado del circuito esquemático con líneas CPW simuladas en HFSS con diferencia de longitud de 1,014 mm con conmutadores de <i>RF MEMS</i> serie de 500 μm	136
3.101.	Modelo a parámetros concentrados del <i>RF MEMS</i> serie actuado y sin actuar.	138
3.102.	Comparación entre las fases del conmutador <i>RFMS</i> serie actuado y sin actuar.	138
3.103.	Circuito a parámetros concentrados de todo el desplazador de fase MEMS con conmutación de caminos basados en <i>RF MEMS</i> serie.	139
3.104.	Desplazamiento de fase simulado del circuito a parámetros concentrados de todo el desplazador de fase MEMS con conmutación de caminos basados en <i>RF MEMS</i> serie.	139
3.105.	Sensibilidad de los parámetros a parámetros concentrados de un desplazador de fase MEMS con conmutación de caminos.	140
4.1.	Direcciones de la permitividad relativa	144
4.2.	Campo eléctrico en una línea <i>microstrip</i>	146

4.3.	Campo eléctrico en una línea <i>CPW</i>	146
4.4.	Campo eléctrico en una línea <i>GCPW</i>	146
4.5.	Pared magnética del borde del dieléctrico. Véase expresión 4.5.	148
4.6.	Foto de líneas <i>microstrip</i>	151
4.7.	Foto de líneas <i>CPW</i>	151
4.8.	Resultados de ε_{eff} en la línea <i>microstrip</i>	152
4.9.	Resultados de ε_{eff} en la línea <i>CPW</i>	153
4.10.	Resultados de ε_{eff} en la línea <i>GCPW</i>	153
5.1.	Foto de un chip electrónico desnudo, sin encapsular.	159
5.2.	Foto de un chip electrónico encapsulado con resina.	159
5.3.	Perfil de sinterizado del <i>LTCC</i>	162
5.4.	Esquema de todo el proceso de fabricación con <i>LTCC</i>	165
5.5.	Circuito de película gruesa microfabricado con el proceso <i>LTCC</i>	166
5.6.	Foto de la prensa utilizada para la microfabricación de las líneas de transmisión.	167
5.7.	Beneficios del proceso de película gruesa sobre <i>LTCC</i>	169
5.8.	Foto de la fresa mecánica que realiza los via holes.	169
5.9.	Pérdidas por unidad de longitud del sustrato DuPont 951 y con tinta pasta DuPont 6142D (Ag).	170
5.10.	Pérdidas por unidad de longitud del Ro3010.	171
5.11.	Pérdidas por unidad de longitud del Ro4350.	171
5.12.	Máscara fabricada y colocada en el marco.	173
5.13.	Simulación electromagnética de la estructura <i>microstrip</i>	174
5.14.	Simulación electromagnética de la estructura <i>CPW</i>	175
5.15.	Imagen del perfil del <i>Wire-Bonding</i> utilizado para la simulación del encapsulado del <i>RF MEMS shunt</i>	176
5.16.	Imagen del primer paso para el encapsulado del <i>RF MEMS shunt</i> simulado con Ansoft HFSS [®] , líneas de acceso con pasta conductora DuPont TM 6142D TM (Ag) sobre <i>LTCC</i> , stubs de adaptación, <i>Wire-Bonding</i> y <i>RF MEMS shunt</i>	177
5.17.	Figura para simulación con Ansoft HFSS [®] del dispositivo encapsulado con <i>LTCC</i>	178
5.18.	Resultado del módulo del parámetro de transferencia S_{21} en <i>dB</i> en función de la frecuencia del <i>RF MEMS shunt</i> desnudo, con líneas de acceso en <i>LTCC</i> y del encapsulado completo simulado con Ansoft HFSS [®]	178
5.19.	Elementos principales del encapsulado: base PCB simple faz y tapa plástica.	180
5.20.	Ejemplo de base PCB y chip montado sobre la misma.	180
5.21.	Encapsulado completo. La mitad de la tapa-cubierta plástica fue cortada y removida de la ilustración para poder mostrar la cámara de aire presente dentro del encapsulado.	181
5.22.	Montaje del encapsulado flip-chip sobre la placa. La mitad de la tapa plástica así como una cuarta parte de la placa fueron cortadas y removidas de la ilustración para poder mostrar la cámara de aire presente dentro del encapsulado, y detalles del montaje flip-chip	182

5.23.	Sólido de la primera aproximación del <i>package</i> . Placa PCB Ro3010 [®] , desplazador de fase MEMS con <i>Wire-Bonding</i> entre ambas.	185
5.24.	Resultado de la simulación de la diferencia de fase S_{21} en primera instancia.	186
5.25.	Sólido del <i>package</i> completo. Placa PCB Ro3010 [®] , desplazador de fase MEMS con <i>Wire-Bonding</i> entre ambas y caja sobre la estructura.	187
5.26.	Resultado de la diferencia de fase S_{21} con el <i>package</i> completo.	188
5.27.	Simulación del parámetro de reflexión S_{11} del modelo con la caja colocada.	188
5.28.	Máscara y PCB terminado.	189
5.29.	Foto de la máquina del bonding y Set-Up incluyendo la base del encapsulado y el chip.	192
5.30.	Foto de la caja para el encapsulado del desplazador de fase MEMS con líneas cargadas que fue fabricado.	193
5.31.	Foto de la cámara con argón donde se colocó la caja plástica.	194
5.32.	Foto del desplazador de fase MEMS con líneas cargadas fabricado con caja, encapsulado.	194
5.33.	Set-Up de mediciones del dispositivo encapsulado.	195
5.34.	Medición de las pérdidas por retorno en ambos estados del dispositivo encapsulado y sin encapsular.	196
5.35.	Medición de la diferencia de fase del desplazador de fase MEMS encapsulado.	197
A.1.	Pantalla del programa de conversión de parámetros.	210
B.1.	Esquema de una línea de transmisión.	211
C.1.	Esquema de una antena de arreglos de fase.	217
D.1.	Proyecciones del seno y del coseno de ϕ_{21} en el gráfico polar de S_{21}	223
D.2.	Localización de las fases de S_{21} para dos cargas diferentes (distintas susceptancias eléctricas B).[1]	227
F.1.	Proceso de fabricación de los RFMS shunt de Trento.	231

Índice de tablas

2.1. Tabla de excitación, respuesta y función de red de los cuadripolos.	9
2.2. Tabla de variables y de parámetros a utilizar.	10
3.1. Tabla de verdad de un desplazador digital de 4 bits	28
3.2. Tabla de desplazadores de fase MMIC en banda X	29
3.3. Tabla comparativa de conmutadores de RF.	35
3.4. Resumen de los valores de los largos físicos dd LIN y LOU, desde la línea principal al <i>RF MEMS</i> y del <i>RF MEMS</i> hasta el cortocircuito, calculados analíticamente, a partir de los desplazamientos deseados.	57
3.5. Resumen de los resultados de las instancias de simulación de los valores de los largos físicos de los stub, LIN y LOU, para un desplazamiento de $22,5^\circ$	66
3.6. Tabla comparativa entre las diferencias de fase y las tensiones de Pull-in para los <i>RF MEMS</i> serie de diferentes largos.	136
4.1. Comparación entre las permitividades relativas.	153

Capítulo 1

Introducción

Contenidos

1.1. Circuitos de RF y microondas	XXII
1.1.1. Breve historia de la ingeniería en microondas	XXIV
1.1.2. <i>RF MEMS</i> (RFMS)	XXVI
1.2. Desplazadores de fase <i>MEMS</i>	XXVII
1.2.1. Aplicaciones principales	XXVII
1.2.2. Principales topologías y principios de funcionamiento	XXVIII
1.2.3. Ventajas, desventajas y problemas de diseño de los <i>RF MEMS</i>	XXVIII
1.2.4. Encapsulado	XXIX
1.3. Contexto de investigaciones, proyectos y transferencia tec- nológica	XXX
1.4. Objetivos y breve descripción de la actividad desarrollada .	XXXI
1.5. Resumen de los capítulos	XXXII

1.1. Circuitos de RF y microondas

Entre 1930 y 1960 la tecnología de microondas consistía en la utilización de guías de ondas para la creación de circuitos, lo que implicaba que el proceso de fabricación fuese largo y costoso. Se produjo una revolución en el año 1960 con el desarrollo de la tecnología

planar y la disponibilidad de materiales dieléctricos más baratos y con menores pérdidas; esto dio lugar al nacimiento de la tecnología *MIC* (Microwaves Integrated Circuits) también conocida como *HMIC* (Híbrido Microwaves Integrated Circuits), que consiste en el ensamblado (a través de soldadura o pegamento conductor) de los dispositivos electrónicos activos (transistores o diodos) a un circuito integrado que contiene los componentes pasivos (resistores, capacitores, inductores) y la estructura de interconexión (normalmente líneas de transmisión microstrip). Ésta tecnología evolucionó en los *MIC* monolíticos (*MMIC*) cuando en 1975 Ray Pengelly y James Turner publicaron su estudio “*Monolithic Broadband GaAs FET Amplifiers*”, convirtiéndose así en los padres e inventores de los *MMIC*. El avance introducido por Pengelly y Turner fue la inclusión, en un mismo integrado de componentes activos, en este caso un transistor *PHEMT*¹[2] realizado con tecnología fotolitográfica de 1 μm , y componentes pasivos, realizados con simples estructuras concentradas impresas utilizando la capa de metalización disponible en el proceso. En 1987 H. Hung construyó el primer *MMIC* en frecuencias milimétricas (20 GHz) publicado en su trabajo “*Ka-Band monolithic GaAs power FET amplifier*”. En los *MMIC*, los componentes pasivos (capacitores, resistores, inductores) y las interconexiones (líneas de transmisión microstrip) se fabrican sobre el mismo sustrato semiconductor que contiene los dispositivos activos (transistores y diodos). Todos los componentes microscópicos que forman el *MMIC* se crean sobre el mismo sustrato utilizando técnicas de fotolitografía y en algunos procesos se utiliza un haz de electrones para definir las partes que requieren alta precisión (el ancho del *gate* del transistor por ejemplo es de 0,15 μm o inferiores para estas tecnologías). La integración monolítica del circuito elimina los parásitos asociados a los empaquetados de los componentes discretos. Las soluciones *MMIC* cuentan con las siguientes ventajas respecto a sus predecesoras discretas: menor masa y volumen, mayor repetitividad de las prestaciones (los procesos *MMIC* son mucho más estables y controlados), posibilidad de obtener aplicaciones en banda muy ancha (gracias a los menores parásitos), y menor costo de fabricación para producción en masa.

Desde su nacimiento hasta nuestros días, la tecnología *MMIC* ha demostrado su importancia estratégica tanto en el ámbito civil, comercial, como espacial y militar. Algunos

¹Los *PHEMT* son transistor de alta movilidad de electrones.

países imponen fuertes restricciones a las exportaciones de *MMIC*, limitando sobre todo los productos más innovadores o con posibles aplicaciones militares, esto reduce fuertemente las posibilidades de desarrollar productos competitivos a los países que no poseen estas tecnologías. Es por esto que desde una óptica nacional y regional, el desarrollo de tecnología y capacidades en el campo de los *MMIC* es estratégico para todo país que pretenda tener un rol significativo en el futuro de la industria de las telecomunicaciones, médica, de la instrumentación para RF y microondas, radar, espacial y defensa, entre otras. Las capacidades necesarias en el campo de los *MMIC* cubren desde el desarrollo de procesos constructivos/productivos (*Foundry*) al diseño y el test de componentes *MMIC* multifunción. Para ser eficientes las capacidades de desarrollo de *MMIC* deben incluir: Técnicas de modelado de componentes [3][4][5][6][7][8], técnicas de diseño [9][10][11], y técnicas de test y mediciones [12][13][14].

1.1.1. Breve historia de la ingeniería en microondas

La ingeniería de microondas a menudo se considera una disciplina bastante madura porque los conceptos fundamentales fueron desarrollados hace más de 50 años, y probablemente porque el radar, la primera aplicación importante de la tecnología de microondas, se desarrolló intensamente durante la Segunda Guerra Mundial. Sin embargo, los últimos años han traído avances sustanciales y continuos en los dispositivos de alta frecuencia de estado sólido, circuitos integrados de microondas (*MMIC*) y sistemas micro electro mecánicos (*MEMS*) realizados con técnicas de diseño asistido por computadora (*CAD*). Las aplicaciones cada vez más crecientes de la tecnología de RF y microondas en el campo de las comunicaciones inalámbricas, redes, detección, y seguridad han mantenido el campo activo y vibrante.

Los fundamentos de la teoría electromagnética moderna fueron formulados en 1873 por James Clerk Maxwell[15] que planteó la hipótesis, valiéndose únicamente de consideraciones matemáticas, de la propagación de las ondas electromagnéticas y la idea de que la luz era una forma de energía electromagnética. Las formulaciones de Maxwell deben su forma moderna a Oliver Heaviside, quien trabajó en este tema durante el período de 1885 a 1887. Heaviside era un genio solitario cuyos esfuerzos eliminaron muchas de las

complejidades matemáticas de la teoría de Maxwell, introdujeron la notación vectorial, y proporcionaron una base para las aplicaciones prácticas de las ondas guiadas y líneas de transmisión. Heinrich Hertz, un profesor alemán de física y experimentador talentoso, entendió la teoría publicada por Maxwell, y llevó a cabo una serie de experimentos durante el período de 1887 a 1891 que validaron la teoría de las ondas electromagnéticas de Maxwell. Es interesante observar que ésta es una instancia de un descubrimiento que ocurre después de una predicción que se ha hecho sobre fundamentos teóricos, una característica de muchos de los principales descubrimientos en la historia de la ciencia. Todas las aplicaciones prácticas de la teoría electromagnética, radio, televisión, radar, teléfonos celulares y redes inalámbricas, deben su existencia al trabajo teórico de Maxwell.

Debido a la falta de fuentes de microondas fiables y otros componentes, el rápido crecimiento de la tecnología de radio en el año 1900 se produjo principalmente en el rango *HF-VHF*. No fue sino hasta la década de 1940 y el advenimiento del desarrollo del radar durante la Segunda Guerra Mundial que la teoría y tecnología de microondas gozarían de interés sustancial. En los Estados Unidos, el Laboratorio de Radiación fue establecido en el Instituto de Tecnología de Massachusetts para desarrollar la teoría y la práctica de radares.

Los dispositivos micro-mecánicos tienen una serie de ventajas respecto a sus equivalentes macroscópicos siendo algunas de ellas: menor tamaño, menor peso, más rapidez, menor consumo y, en algunos casos, mayor precisión. Estas ventajas han favorecido el desarrollo de esta tecnología en sectores como el aeroespacial, el automotriz, los procesos industriales de control, la instrumentación electrónica, la óptica y las telecomunicaciones.

Los sistemas de radar encuentran aplicación en campos militares, comerciales y científicos. El radar es utilizado para detectar y localizar objetivos aéreos, terrestres y marítimos, así como para orientación de misiles y control de incendios. En el sector comercial, la tecnología de radar se utiliza para el control del tráfico aéreo, detectores de movimiento (apertura de puertas y alarmas de seguridad), la prevención de colisiones de vehículos y medición de distancia. Entre las aplicaciones científicas se incluyen el pronóstico del

tiempo, teledetección de la atmósfera, los océanos y suelo, así como el diagnóstico médico y la terapia. La radiometría de microondas, la detección pasiva de energía de microondas emitida por un objeto, se utiliza para la teledetección de la atmósfera y la tierra, así como en el diagnóstico médico y formación de imágenes para aplicaciones de seguridad.

1.1.2. *RF MEMS (RFMS)*

Desde los años 70 se han desarrollado sistemas microelectromecánicos (*MEMS*) para sensores de presión y temperatura, acelerómetros, cromatógrafos de gases, y otros sensores. Los interruptores *MEMS* de baja frecuencia han demostrado tener aplicaciones en la década del 80 pero se mantuvo como una curiosidad de laboratorio por un largo tiempo. Los *MEMS* son dispositivos esencialmente en miniatura que usan un movimiento mecánico para lograr un cortocircuito o un circuito abierto en una línea de transmisión. Pero en 1990-1991, bajo el apoyo de *DARPA* (Agencia de Proyectos de Defensa de Estados Unidos), el Dr. Larry Larson en los laboratorios de investigación de Hughes en Malibu, California, desarrolló el primer conmutador *MEMS* que fue específicamente diseñado para aplicaciones de microondas [16]. Sin embargo, y como es habitual con cualquier salto en la tecnología, estaba lejos de ser madura, no se producían, y prácticamente no tenían confiabilidad. Aún así, demostró un excelente rendimiento de hasta 50 GHz, mucho mejor que todo lo que se podría lograr con dispositivos de *GaAs*.

Los *RF MEMS (RFMS)* han tenido un crecimiento increíble en las últimas décadas debido a su inmenso potencial comercial y para la defensa. La razón es que si bien había avances en los dispositivos *HEMT GaAs* (transistores con alta movilidad de electrones de arseniuro de galio) y en transistores de silicio *CMOS* (óxido de metal complementario semiconductor), hubo poco avance en diodos semiconductores de conmutación (diodos *PIN*²) de 1985 al 2000. En 1980, la frecuencia de corte de los transistores *CMOS* de silicio era alrededor de 50 MHz y actualmente es de 100 GHz aproximadamente. También en 1980, la frecuencia de corte de los dispositivos *HEMT GaAs* fue de 10-20 GHz y ahora está por encima de 800 GHz. Sin embargo, la frecuencia de corte de *GaAs* o diodos *PIN*

²Un diodo *PIN* es un semiconductor donde la zona intrínseca de la juntura *PN* es más ancha que en los diodos más populares.

mejoró desde 1985 y llegó a alrededor del 500 GHz. Se necesitan nuevas tecnologías para impulsar frecuencias de corte de dispositivos de conmutación de 40 GHz para aplicaciones de bajas pérdidas, y esto se logró con dispositivos *RF MEMS*.

1.2. Desplazadores de fase *MEMS*

Un desplazador de fase es un dispositivo que genera un corrimiento controlado de la fase de salida a partir de la fase de una señal en su entrada. El núcleo central de estos dispositivos es un componente que cambia alguno de sus parámetros eléctricos (diodos *PIN*[17], transistores *FET*³[18], etc) para poder generar el desplazamiento de fase. En un desplazador de fase *MEMS*, el componente que genera dos estados para producir el corrimiento de la fase de salida con respecto a la entrada, es un interruptor *RF MEMS*.

1.2.1. Aplicaciones principales

Existen varios usos de los desplazadores de fase *MEMS*, entre los más populares encontramos las *Phased Array Antenna*[19] (Antena de arreglo de fase), donde un conjunto de antenas simples colocadas de una manera especial funcionan como una sola. Cada elemento de este tipo de antena posee un desplazador de fase, luego se puede encontrar un amplificador de potencia y, en su extremo, el elemento radiante propiamente dicho. Todos los elementos están conectados a una red de distribución que alimenta a todo el sistema. Las ondas se sumarán y se restarán, las mismas, de cada una de los n elementos, forman lo que se llama frente equifásico y el mismo es perpendicular al escaneo del haz de la antena. Esto hace pensar que puede apuntarse un blanco electrónicamente, sin depender de pesados mecanismos mecánicos que, en un satélite tienen bajos rendimientos y son muy costosos. Los elementos retardadores de la señal que formarán el frente equifásico son los desplazadores de fase[20].

Una aplicación importante se da en los amplificadores de bajo ruido, LNA, un circuito anexo a los sistemas de radar[21] en la parte receptora.

³Un transistor *FET* es un dispositivo semiconductor que su sigla significa transistor de efecto de campo.

Otra aplicación muy reciente son las antenas inteligentes. Los sistemas de antenas inteligentes proporcionan oportunidades para incrementar la capacidad del sistema, proporcionando calidad de servicio, control de potencia y mayor duración de las baterías de las unidades portátiles, para el caso de telefonía móvil.

Una antena inteligente es la combinación de un arreglo de antenas con una unidad de Procesamiento Digital de Señales (*DSP*) que optimiza los diagramas de transmisión y recepción dinámicamente en respuesta a una señal de interés en el entorno. Es aquella que, en vez de disponer de un diagrama de radiación fijo, es capaz de generar o seleccionar haces muy directivos enfocados hacia el usuario deseado, e incluso adaptarse a las condiciones radioeléctricas en cada momento.

1.2.2. Principales topologías y principios de funcionamiento

Para hacer un desplazador de fase hay varias topologías. Su elección depende del uso que se le quiera dar a esos desplazadores. Los desplazadores de fase *MEMS* más populares son tres, de líneas cargadas, reflectivos y de líneas conmutadas. Cada uno de estos tiene un funcionamiento diferente pero todos tienen como elemento de conmutación un interruptor un *RF MEMS*, que puede ser shunt o serie. Los beneficios y desventajas de los desplazadores de fase *MEMS* coinciden con los beneficios y desventajas de los interruptores *RF MEMS*.

1.2.3. Ventajas, desventajas y problemas de diseño de los *RF MEMS*

Una importante ventaja de los interruptores *RF MEMS* frente a la tecnología *MMIC*[22] está dada por su inmunidad a las radiaciones cósmicas, esta ventaja toma mayor peso cuando se trata de aplicaciones que deben trabajar en ambientes hostiles, como las antenas en un satélite. Por su naturaleza mecánica los *RF MEMS* ofrecen ventajas respecto a dispositivos semiconductores de estado sólido (diodos *PIN*, transistores *FET HEMT GaAs*, etc.) presentando menores pérdidas de inserción, mayor aislamiento y mayor linealidad. Sin embargo, los micro-conmutadores *MEMS* presentan algunos inconvenientes,

como, por ejemplo es su tiempo de vida limitado y una velocidad de conmutación de estado que suele ser superior a $30 \mu s$ debido a su naturaleza mecánica. La principal desventaja de los *RF MEMS* es la alta tensión de actuación que necesitan para conmutar de estado, *OFF* y *ON* (que van desde las decenas de volt a las centenas). El flujo de diseño generalmente se basa en conocer las reglas de diseño de un proceso de microfabricación dado[23] para poder ajustar el diseño mediante simulaciones electromagnéticas hasta obtener los resultados deseados. Los programas que resuelven problemas electromagnéticos a través de las ecuaciones de Maxwell necesitan de la topología de la estructura, las condiciones de borde y los parámetros físicos de las partes que forman el dispositivo. Una constante física importante, complicada de conocer, es la permitividad relativa, que en su forma más general es un tensor complejo, pero los programas de simulación la toman como un escalar que no varía con la frecuencia. Estas aproximaciones pueden producir diferencias apreciables entre el diseño electromagnético y la medición final del dispositivo diseñado. Estos problemas son muy frecuentes en el diseño de dispositivos de RF.

1.2.4. Encapsulado

Tanto la temperatura, como la humedad y las partículas de polvo en el aire degradan los componentes y los circuitos. Para protegerlos es necesario colocarlos en un envase o encapsulado, con la condición de que los encapsulados no modifiquen la repuesta de los dispositivos de manera significativa.

La necesidad de ensamblar grandes volúmenes de componentes a bajo costo hace que sea económicamente impracticable el uso de la tecnología “*chip and wire*”, lo que sería necesario si se utilizan los *chips* sin *package*. Los usuarios comerciales finales exigen chips completamente probados y que estén listos para ser soldados en el circuito impreso. Esto ha hecho que los productores de componentes *MMIC*, adopten un cambio de estrategia, ya que inicialmente eran reacios a considerar el uso de “package” para sus dispositivos porque no querían poner en peligro el rendimiento del chip, pero cambiaron rápidamente de idea ante el crecimiento del mercado para los componentes *MMIC* exclusivamente en “package”. Como solución natural a este problema nace la necesidad de desarrollar “package” adaptables al funcionamiento en frecuencias de microondas, económicos y compatibles con

los procesos industriales de ensamblado standard, como por ejemplo la tecnología *SMT*⁴.

En el caso de los desplazadores de fase *MEMS*, el tema central de este trabajo, el encapsulado es tan necesario como en el caso de los *MMIC* pero la situación se complica debido a que en los dispositivos *MEMS* existe un movimiento mecánico, por lo cual un paralelepípedo hueco sería la única solución de encapsulado para que los movimientos puedan producirse con libertad[24]. Adicionalmente, el encapsulado mejoraría drásticamente si se pudiera colocar en el interior del package *MEMS* un gas que evite que partículas de humedad queden atrapadas en el componente e interactúen con él.

1.3. Contexto de investigaciones, proyectos y transferencia tecnológica

En la ECyT (Escuela de Ciencia y tecnología), existen algunos proyectos en el área de RF y microondas:

- FONARSEC, entre la UNSAM y la empresa INFRACOM, desarrollo de amplificadores y atenuadores *MMIC* para TDA.
- Servicio de asesoramiento y mediciones de RF para la empresa IMER en la caracterización de permitividades relativas de sus componentes.
- Se realizaron, en varias ocasiones mediciones para CNEA (cadena de una antena Phased Array en banda X).
- Caracterización y soportes para CNEA sobre un transistor de RF con tecnología de Nitruro de Galio (*GaN*).
- Se hicieron medidas de una antena plana espiral inglesa para CITEDEF.
- Proyecto de transferencia tecnológica desarrollando un equipo para medición de entrenamiento de desempeño de equinos de alta competición (entrenamiento de caballos de carrera).

⁴*SMT significa tecnología de montaje superficial.*

- Medición de osciladores controlados por tensión para VHF en banda L. Este trabajo estuvo solicitado por CITEDEF para su cliente INVAP. Esta tarea dio origen a una publicación con referato en el Congreso Argencon IEEE, aprobado[25].

Se continua realizando mediciones de RF para CNEA. Con el INTI se sigue desarrollando un proceso de fabricación de un package para dispositivos de RF y microondas.

1.4. Objetivos y breve descripción de la actividad desarrollada

El objetivo de la tesis es diseñar y caracterizar tres tipos de desplazadores de fase *MEMS*. Realizar el estudio de las topologías: de líneas cargadas, reflectivas y de conmutación de caminos comparando datos de simulación con mediciones obtenidas en el laboratorio, y realizando un análisis de la sensibilidad de estos circuitos a las variaciones de proceso. Este análisis definirá que desplazador posee mayor sensibilidad a las variaciones y cual es el parámetro que ocasiona el mayor grado de incertidumbre. Por otro lado se diseñará, a partir de ecuaciones teóricas y datos empíricos un método de medición para la permitividad relativa del sustrato, ya que la incertidumbre sobre el valor de la misma es la mayor fuente de error encontrada. Además se desarrollará un encapsulado para un interruptor *RF MEMS shunt* con el proceso de *LTCC* del INTI y se presentará un novedoso método de encapsulado para *MMIC* y *RF MEMS*. El método presentado es una opción sencilla, veloz y de bajo costo para el encapsulado de circuitos de RF y microondas, basada en técnicas estándar de circuitos impresos simple faz e impresión 3D. Este método se validó mediante el diseño, la construcción, y la caracterización de un encapsulado para un desplazador de fase *MEMS*. La fabricación fue realizada en laboratorios de microelectrónica de CITEDEF. Todas estas actividades son fuente de publicaciones con referato nacional e internacional, algunas de las cuales serán publicadas después de ser presentada esta tesis, como por ejemplo la publicación del método para medir permitividades relativas de materiales, que está en proceso de escritura.

1.5. Resumen de los capítulos

En el capítulo 3 se introducirán los conceptos generales de los desplazadores de fase. Luego se hará foco sobre los desplazadores de fase *MEMS*. Se estudiarán las topologías de desplazadores de fase *MEMS* más usadas, se analizarán sus ecuaciones teóricas de diseño. El estudio contiene el diseño, la simulación, las mediciones del dispositivo real, y la comparación entre la simulación y la medición. Luego se realizará un análisis del impacto que tienen sobre el funcionamiento del circuito las variaciones del proceso de fabricación y de los parámetros físicos de los materiales utilizados. Dicho análisis permitirá individualizar las variables y parámetros críticos para el diseño de cada una de estas topologías, al mismo tiempo que aportará información sobre sus fortalezas y debilidades.

El capítulo 4 abordará el desarrollo de un método para medir la permitividad relativa de los materiales dieléctricos utilizados como sustratos de prueba líneas de transmisión con tecnología planar. Este método sirve para caracterizar sustratos para circuitos de RF y microondas, ya sean sustratos para *PCB* como también los usados por las tecnologías *MMIC* y *MEMS*.

Como se mencionó anteriormente, una de las limitaciones más importantes que se debe tener en cuenta a la hora de diseñar es el problema del encapsulado de dispositivos de RF y microondas, pudiéndose tomar el encapsulado como un componente de RF en sí mismo. En el capítulo 5 se presenta el estudio y diseño para un encapsulado de un *RFMS shunt* realizado en las instalaciones del INTI. Los recursos y el equipamiento a utilizar, así como la tecnología y las técnicas de fabricación estarán debidamente documentadas. Por último, se diseñará, se simulará y se construirá un encapsulado de bajo costo para un desplazador de fase *MEMS* de líneas cargadas, evaluando el rendimiento del encapsulado a través de la comparación entre las mediciones realizadas sobre el dispositivo encapsulado y el componente desnudo.

Capítulo 2

Marco teórico

Contenidos

2.1. Líneas de transmisión	2
2.1.1. Breve reseña histórica de la evolución de los circuitos electrónicos	2
2.1.2. Tecnología planar	2
2.1.3. Propiedades de las líneas de transmisión planares	3
2.1.4. Microstrip	4
2.1.5. <i>CPW</i>	4
2.1.6. <i>GCPW</i>	5
2.1.7. TX-LINE®	8
2.2. Cuadripolos lineales	8
2.2.1. Definición de parámetros eléctricos	9
2.2.2. Parámetros <i>S</i>	13
2.3. Procesos de microfabricación de componentes y circuitos . .	15
2.3.1. Técnicas de microfabricación	16
2.3.2. Deposición química o <i>CVD</i> “ <i>Chemical Vapor Deposition</i> ” . . .	16
2.3.3. Deposición física <i>PVD</i> “ <i>Physical Vapor Deposition</i> ”	17
2.3.4. Fotolitografía	18
2.4. Herramientas de Simulación	20

2.5. Equipos para medición	21
2.5.1. Analizador vectorial de redes	21
2.5.2. <i>Probe Station</i>	22

2.1. Líneas de transmisión

2.1.1. Breve reseña histórica de la evolución de los circuitos electrónicos

Antiguamente los circuitos electrónicos se realizaban conectando los terminales de cada componente, soldando estos terminales entre sí, formando de esta manera circuitos. Esta tecnología puede verse en algunos televisores valvulares antiguos. Con el aumento del número de componentes y la complejidad de los sistemas electrónicos, la configuración de los circuitos era cada vez más ineficiente y dificultosa a la hora de implementarla. Por esta razón fue necesario encontrar una nueva tecnología que ofreciera no sólo mayor capacidad y facilidad de interconexión, sino también soporte mecánico a los circuitos; esto consistió en utilizar una plaqueta de un material aislante con una capa de un material conductor, sobre la cual se montan los componentes y se realiza el ruteo de las conexiones. Los caminos entre cada terminal se denominaron pistas y así nació la tecnología planar, esta técnica se conoce actualmente como “PCB”¹.

2.1.2. Tecnología planar

Para introducirse en la tecnología planar es necesario describir el concepto de placa (o plaqueta) en relación a los circuitos electrónicos. Una plaqueta es un paralelepípedo de un material aislante (dieléctrico) denominado sustrato. La cara superior es una delgada capa conductora, generalmente cobre, y a veces posee otra capa conductora en la cara inferior de la placa.

La realización de los circuitos con tecnología planar implica, en un primer paso, la

¹La sigla PCB significa *Printed Circuit Board*, y en español es plaqueta de circuito impreso

transferencia de un patrón de interconexiones (pistas) sobre la plaqueta y, en un segundo paso, la remoción de los excedentes de cobre. Este proceso se puede hacer mediante diferentes técnicas, las dos más utilizadas son la combinación de alguna forma de litografía y ataque químico, o bien el devastado con una fresa especial para estas aplicaciones.

Esta tecnología es muy utilizada en la actualidad, en especial cuando se trata de circuitos de radiofrecuencia (RF) y microondas donde el tamaño, el peso y la integración de componentes son importantes.

2.1.3. Propiedades de las líneas de transmisión planares

En electrónica de baja frecuencia los distintos componentes se interconectan utilizando cables o pistas de cobre que son transparentes al funcionamiento del circuito. Para frecuencias de microondas o de RF el elemento análogo a los cables o pistas son las líneas de transmisión. Una línea de transmisión tiene la función de transportar una señal de un lugar a otro pero, a diferencia del cable o la pista, la línea puede introducir un efecto apreciable en el circuito. Existen varios tipos de líneas de transmisión, por ejemplo, cables coaxiales, cables planos, fibras ópticas y estructuras planares dividiéndose estas últimas en líneas microstrip, *CPW (CoPlanarWaveguide)*, *GCPW (Grounded CoPlanarWaveguide)*, *SlotLine*, etc.

Las líneas de transmisión más utilizadas en microondas son las planares porque presentan varias ventajas mecánicas y eléctricas. Entre las ventajas mecánicas podemos encontrar el bajo peso y el pequeño tamaño que se traducen en un bajo costo. Desde el punto de vista eléctrico facilitan la integración de dispositivos activos y pasivos.

Las principales propiedades eléctricas de una línea de transmisión están dadas por su impedancia característica, Z_0 y su longitud eléctrica. Una propiedad que es inherente a las líneas de transmisión es la permitividad relativa o constante dieléctrica (ϵ_r) que depende del dieléctrico que se encuentra entre los metales de las líneas y es de vital importancia conocer su valor y comportamiento en circuitos de RF y microondas.

2.1.4. Microstrip

Las líneas microstrip consisten en una pista de material conductor en la cara superior del sustrato, con un plano metálico de tierra que se extiende sobre toda la superficie de la cara inferior del sustrato. Las líneas microstrip han sido ampliamente estudiadas porque la propagación del campo electromagnético se irradia en modo cuasi-TEM (transverso electromagnético). Los parámetros físicos del sustrato que determinan las características eléctricas de una línea microstrip son la altura del sustrato (H), el espesor de la metalización (T), la tangente de pérdidas ($tg \delta$) y la constante dieléctrica ϵ_r del sustrato aislante. Un último parámetro de diseño consiste en el ancho de la pista conductora (W) que está sobre la cara superior del sustrato. Lo descrito se muestra en la figura 2.1.

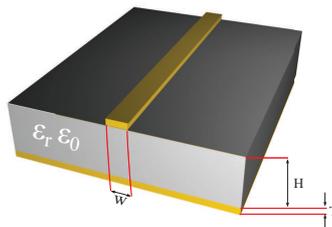


Figura 2.1: Línea de transmisión coplanar microstrip.

2.1.5. CPW

Una línea *CPW*, es una estructura realizada con un sustrato que posee metalización sólo sobre una de sus caras. La línea *CPW* está formada por una pista metálica, de ancho W , que corre entre dos planos de tierra separada de los mismos por dos cortes denominados gap (G). Una de las ventajas que posee esta topología frente a las microstrip es que tiene más grados de libertad a la hora de sintetizar la impedancia característica (Z_0) de la línea, pues esta depende de W y de G , y no necesita un plano de tierra en la cara inferior del sustrato.

Por su forma y simplicidad este tipo de líneas son ampliamente utilizadas en ampli-

ficadores *HMIC* (*Híbrido Microwave Integrated Circuits*), *MMIC* (*Monolithic Microwave Integrated Circuits*) y *MEMS* (*Micro Electro-Mechanical System*). Las líneas *CPW* permiten las soldaduras de montaje superficial evitando la necesidad de hacer via holes² en el sustrato y disminuyendo el tamaño de los circuitos por la soldadura de los componentes del lado de la capa conductora superior.

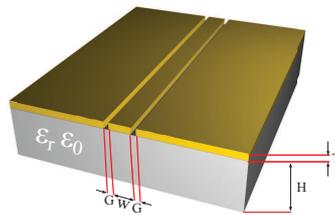


Figura 2.2: Línea de transmisión coplanar *CPW*.

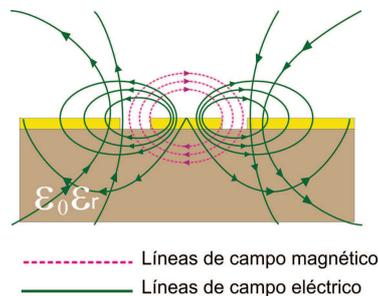


Figura 2.3: Vista frontal con la distribución de campos eléctricos y magnéticos en una línea de transmisión *CPW*.

2.1.6. *GCPW*

Las líneas *GCPW*, son un híbrido entre la microstrip y la *CPW*. Su forma es como la de la *CPW* con un plano de tierra inferior como las líneas microstrip, de aquí surge su nombre *Grounded CoPlanar Waveguide*. Para estructuras *GCPW* largas (longitud eléctrica mayor que varias longitudes de onda λ) es indispensable el agregado de via holes

²Se denominan via holes a los agujeros que se usan para conectar tierras entre dieléctricos para mantener la referencia de tierra entre ambos y para mantener el campo de una señal; estos agujeros están debidamente metalizados.

que garanticen una adecuada conexión entre los planos de tierra entre las cara superior e inferior del sustrato.

La figura 2.4 muestra los gap (G), interrupciones de la placa superior que separa el conductor central de los planos de tierra. Además se muestra el ancho del conductor central (W). Variando los G y el W se puede cambiar la impedancia característica de la línea (Z_0); esta es una ventaja que posee este tipo de dispositivo frente a la topología microstrip[26].

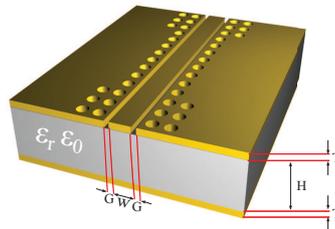


Figura 2.4: Línea de transmisión coplanar $GCPW$ (*Grounded CoPlanarWaveguide*).

Los via holes forman una pared electromagnética que no permite la formación de modos de propagación espurios que degradan las características de transmisión de la línea en alta frecuencia[27].

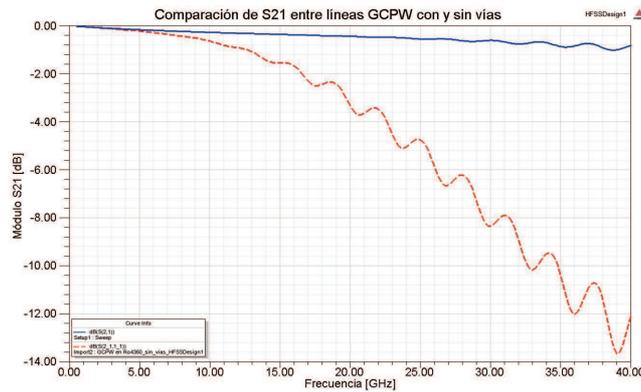


Figura 2.5: Comparación entre el parámetro de transmisión en una línea de transmisión coplanar *GCPW* sin via holes y con via holes.

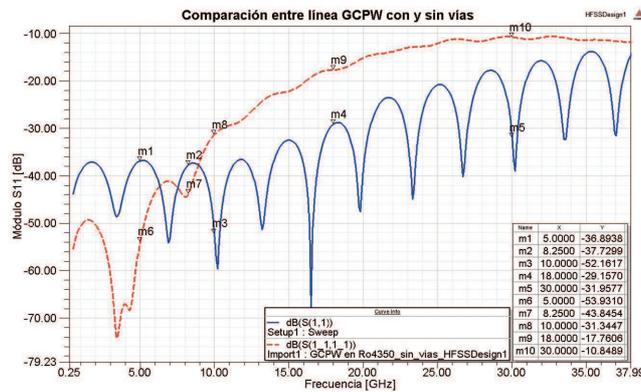


Figura 2.6: Comparación entre el parámetro de reflexión en una línea de transmisión coplanar *GCPW* sin via holes (trazo rojo discontinuo) y con via holes (trazo completo azul).

En las figuras 2.5 y 2.6 puede verse el efecto de los via holes sobre el módulo de la transferencia y la reflexión de la señal en función de la frecuencia. El trazo rojo discontinuo muestra como el módulo de la transferencia y el módulo de la reflexión de la onda se degradan con el aumento de la frecuencia pérdidas debidas a modos de propagación espurios). Por otra parte, el trazo azul continuo muestra como el agregado de los via holes reduce estas pérdidas, debido a que la onda se propaga en modo transversal electromagnético (Cuasi-TEM)³.

³Modo TEM significa que la componente $E_z = 0$ y sólo pueden existir las componentes transversales H_x y E_y .

2.1.7. TX-LINE[®]

Las ecuaciones de las líneas de transmisión son complejas. Las soluciones consisten en la resolución de integrales elípticas que suelen integrarse en forma numérica con programas como MatLAB[®].

Existe un programa libre que se llama TX-LINE[®], que calcula dimensiones físicas a partir de valores eléctricos o viceversa para diferentes líneas de transmisión planares; el entorno del programa puede verse en la figura 2.7. Este programa es una herramienta del programa AWR[®] y es análogo al LineCalc[®] que posee el programa ADS Designer[®].

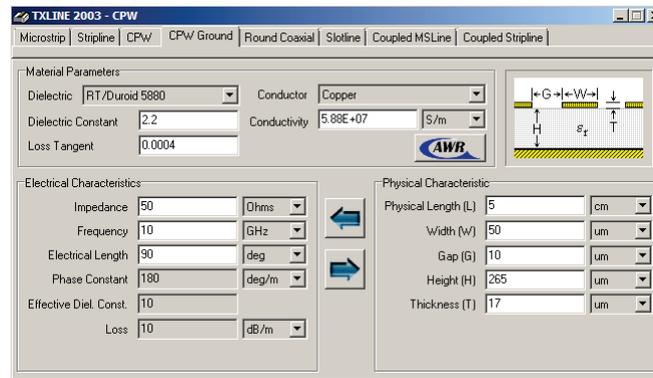


Figura 2.7: Entorno del programa TX-LINE[®].

Con este programa se pueden diseñar líneas de transmisión de varias topologías y tecnologías diferentes. Como las utilizadas en los *MMIC* y en los *HMIC*.

2.2. Cuadripolos lineales

Un cuadripolo es un bloque que posee cuatro terminales; dos de entrada y dos de salida; también se llama red de dos puertos. Pueden formar parte de la adecuación de los niveles asociados a una señal (amplificadores y atenuadores), la modificación de niveles y naturaleza de impedancias y/o admitancias (adaptadores y conversores), la alteración selectiva del contenido espectral de una señal compleja (filtros eléctricos o electrónicos), el control de un retardo o la modificación de una respuesta de amplitud o de fase (ecu-

lizadores), etc.[28]

La linealidad es una aproximación que se utiliza en el análisis y en la síntesis de circuitos. La idea de un sistema LTI⁴, es que la señal de salida sea una función lineal de la señal de entrada. Para que un sistema o circuito sea lineal debe cumplir:

- Homogeneidad: $f(ax) = af(x)$, siendo a una constante.
- Aditividad: $f(x + y) = f(x) + f(y)$.

La propiedad de linealidad nos permite disponer de muchos teoremas para analizar diferentes circuitos en baja frecuencia. Utilizar las ecuaciones de Maxwell es inevitable cuando la frecuencia es elevada.

2.2.1. Definición de parámetros eléctricos

Los cuadripolos poseen dos terminales de entrada y dos terminales de salida. Por convención se toman las corrientes entrantes a un cuadripolo como positivas. Las variables que tenemos en este caso son tensiones de entrada y de salida y corrientes de entrada y de salida. En la tabla 3.2 se pueden ver las variables de excitación, respuesta y la función de red que las relaciona.

Excitación	Respuesta	Función de red
Tensión	Tensión	Transferencia de tensiones
Tensión	Corriente	Admitancia de transferencia
Corriente	Tensión	Impedancia de transferencia
Corriente	Corriente	Transferencia de corrientes

Tabla 2.1: Tabla de excitación, respuesta y función de red de los cuadripolos.

En la figura 2.8 se puede observar un cuadripolo genérico con sus dos puertos, uno de entrada y uno de salida, con sus cuatro terminales, con sus dos tensiones V_1 en la entrada y V_2 en la salida y sus dos corrientes entrantes I_1 en la entrada e I_2 en la salida. Este cuadripolo puede estar caracterizado por varios parámetros, Z , Y , $ABCD$, etc. En la figura

⁴LTI significa sistemas lineales e invariantes en el tiempo.

2.8 la letra “X” representa cualquier parámetro eléctrico que caracteriza al cuadripolo.



Figura 2.8: Símbolo de un cuadripolo caracterizado por sus parámetros genéricos “X”.

Para definir cada uno de los parámetros de los cuadripolos se hace una tabla sintética que define las variables dependientes, variables independientes y los parámetros en cuestión, ver tabla 2.2.[28].

Variables dependientes	Variables independientes	Parámetro
V_1, V_2	I_1, I_2	Z
I_1, I_2	V_1, V_2	Y
V_1, I_2	I_1, V_2	h
I_1, V_2	V_1, I_2	g
V_1, I_1	$V_2, -I_2$	ABCD

Tabla 2.2: Tabla de variables y de parámetros a utilizar.

2.2.1.1. Parámetros impedancia, Z

Los parámetros Z resultan de expresar las tensiones de entrada y de salida de un cuadripolo en función de sus corrientes de entrada y de salida.

$$\begin{cases} V_1 = Z_{11}I_1 + Z_{12}I_2 \\ V_2 = Z_{21}I_1 + Z_{22}I_2 \end{cases} \quad (2.1)$$

En forma matricial

$$\begin{pmatrix} V_1 \\ V_2 \end{pmatrix} = \begin{pmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{pmatrix} \begin{pmatrix} I_1 \\ I_2 \end{pmatrix} \quad (2.2)$$

Los parámetros Z se utilizan para interconectar cuadripolos en serie. Se miden en ohm (Ω)

2.2.1.2. Parámetros admitancia, Y

Los parámetros admitancia; Y , resultan de expresar las corrientes de entrada y de salida de un cuadripolo en función de sus tensiones de entrada y salida.

$$\begin{cases} I_1 = Y_{11}V_1 + Y_{12}V_2 \\ I_2 = Y_{21}V_1 + Y_{22}V_2 \end{cases} \quad (2.3)$$

En forma matricial

$$\begin{pmatrix} I_1 \\ I_2 \end{pmatrix} = \begin{pmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{pmatrix} \begin{pmatrix} V_1 \\ V_2 \end{pmatrix} \quad (2.4)$$

Los parámetros Y se utilizan para interconectar cuadripolos en paralelo y se miden en Siemens, (S)

2.2.1.3. Parámetros transmisión, $ABCD$

Este tipo de representación resulta sumamente útil para analizar cuadripolos en cascada, si se tiene un circuito extenso se puede fraccionar en varios subcircuitos, luego, se deben multiplicar las matrices representativas de cada subcircuito para llegar al resultado de toda la estructura, matriz $ABCD$ total del circuito en cuestión.

$$\begin{cases} V_1 = AV_2 + B(-I_2) \\ I_1 = CV_2 + D(-I_2) \end{cases} \quad (2.5)$$

En forma matricial

$$\begin{pmatrix} V_1 \\ I_1 \end{pmatrix} = \begin{pmatrix} A & B \\ C & D \end{pmatrix} \begin{pmatrix} V_2 \\ -I_2 \end{pmatrix} \quad (2.6)$$

Los parámetros $ABCD$ expresan las tensiones y las corrientes de entrada de un cuadripolo en función de sus tensiones y corrientes de salida. Considerando a esta última saliente, según la convención adoptada I_2 es negativa.

Cuando se realiza una medida, muchas veces nos interesa medir una red eléctrica y remover o depurar el efecto de los conectores de acceso y de los cables de los equipos de medición. Para independizarse de estas “perturbaciones” los instrumentos de medición deben calibrarse siempre antes de medir. Las técnicas para medir sólo el dispositivo o DUT⁵ (*Device Under Test*) se llama *de-embedding*. Si se desean cambiar los planos de referencia⁶ dentro de un circuito se debe hacer el *de-embedding* de las partes que se quiere remover. Con un ejemplo se puede entender con mayor claridad. Supongamos que el DUT es una línea de transmisión que posee dos conectores soldados en sus extremos y se quiere medir solamente la línea, mediríamos la línea con los conectores y otro juego de conectores iguales por separado. Luego la línea con los conectores medida le debemos restar el efecto de los conectores. La remoción del efecto de los conectores puede hacerse multiplicando, a izquierda y derecha, la matriz $ABCD$ de la medición total por la matriz inversa de los parámetros $ABCD$ ya que el conector de entrada, la línea y el conector de salida están conectados en cascada. Una de las principales aplicaciones para la matriz $ABCD$ es en hacer el *de-embedding* de redes eléctricas.

Un parámetro eléctrico puede convertirse en otro. Por ejemplo, si se tienen los parámetros Z se podrían obtener los Y . La ventana principal de una aplicación, desarrollada en MatLAB específicamente para esta tesis, que realiza esta operatoria puede verse en el apéndice A.

⁵DUT significa dispositivo bajo prueba.

⁶Un plano de referencia es mover por software los cables de medición dentro de una placa PCB sin hacerlo físicamente, se utiliza cuando alguna parte del circuito es inaccesible con los micro-manipuladores.

En el apéndice B se muestra como obtener la matriz $ABCD$ de una línea de transmisión a partir de conceptos básicos de líneas y de la definición de la matriz $ABCD$.

2.2.2. Parámetros S

2.2.2.1. Introducción y necesidad

Consideremos los parámetros de impedancia 2.1, y se desea calcular o medir el parámetro Z_{11} ; es menester que la corriente I_2 sea cero, como lo muestra la expresión 2.7. Que I_2 sea cero significa que por la salida del cuadripolo, el puerto dos, está en circuito abierto. En la definición de cada parámetro Z se necesita poner en circuito abierto la salida o la entrada, dependiendo del parámetro a calcular.[29].

$$Z_{11} = \left. \frac{V_1}{I_1} \right|_{I_2=0} \quad (2.7)$$

En cambio, si se desean calcular o medir los parámetros admitancia 2.3, se debe hacer cero la tensión de salida del cuadripolo, como lo expresa la ecuación 2.8. Esto significa poner en cortocircuito la salida. Para calcular cada parámetro Y deben ponerse en cortocircuito la entrada o la salida del cuadripolo, dependiendo del parámetro admitancia que se quiera calcular.

$$Y_{11} = \left. \frac{I_1}{V_1} \right|_{V_2=0} \quad (2.8)$$

Los parámetros restantes son una combinación de poner en circuito abierto o en cortocircuito los puertos del cuadripolo respectivamente.

Los dispositivos activos de radiofrecuencia, por ejemplo los transistores, tienen altas probabilidades de oscilar si uno de sus puertos está en circuito abierto o en cortocircuito. Las oscilaciones no sólo invalidan las medidas sino que pueden producir daños en el circuito debido a las altas tensiones y corrientes que podrían generarse.

La necesidad de medir dispositivos en radiofrecuencia sumada al hecho de que las condiciones límites de tensión (circuito abierto) y corriente (cortocircuito) son difíciles de realizar, a dichas frecuencias, ha llevado a la creación de una nueva clase de parámetros. Estos parámetros requieren que los puertos de los dispositivos estén adaptados y cargados con la impedancia característica (Z_0), con estas dos premisas se definen parámetros pero no a partir de tensiones y corrientes sino en función de ondas incidentes y reflejadas, en función de la transmisión y la reflexión de las mismas.

El nombre de estos parámetros surge de la inicial del término inglés *Scattering*, en español se denominan parámetros de dispersión o simplemente parámetros S .

2.2.2.2. Matriz de parámetros S

La representación de las variables/magnitudes eléctricas en los puertos de un cuadripolo en términos de tensión y corriente se vuelve complicada cuando se trabaja en RF y microondas, ya que a medida que aumenta el valor de la frecuencia de operación, se hace complejo hacer cortocircuitos y circuitos abiertos estables. Por este motivo, en radiofrecuencia es mejor utilizar parámetros S . La idea es definir la respuesta del circuito en términos de ondas incidentes y reflejadas a través de la matriz de parámetros S .

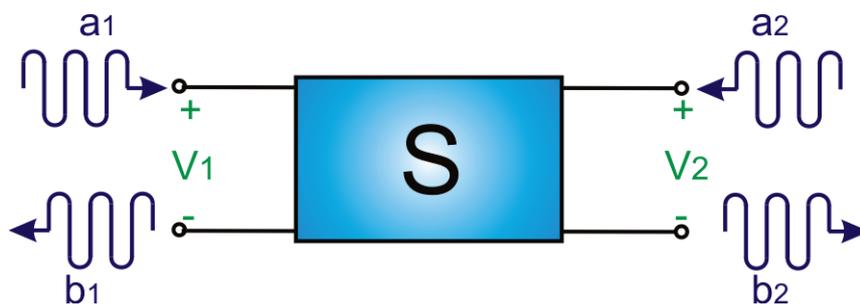


Figura 2.9: Cuadripolo con ondas incidentes; a_1 y a_2 y reflejadas; b_1 y b_2 .

En forma matricial:

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \begin{pmatrix} a_1 \\ a_2 \end{pmatrix} \quad (2.9)$$

$$S = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \quad (2.10)$$

Cada parámetro de la expresión 2.10 es un valor complejo; módulo y fase.

S_{11} es el coeficiente de reflexión en la entrada desde la entrada,

S_{12} es el coeficiente de transmisión en la entrada desde la salida,

S_{21} es el coeficiente de transmisión en la salida desde la entrada, y

S_{22} es el coeficiente de reflexión en la salida desde la salida.

2.3. Procesos de microfabricación de componentes y circuitos

Un proceso de microfabricación consta de tres pasos: técnica de deposición o crecimiento de materiales, técnica de transferencia de patrones (fotolitografía/serigrafía) y grabado. Estos pasos pueden repetirse y cambiar el orden de su implementación; en conjunto forman lo que se llama proceso.

La deposición consiste en colocar una capa de un material sobre un sustrato definido, por ejemplo, una película metálica sobre un sustrato dieléctrico.

La transferencia de patrones es el paso de la imagen a través de una máscara a un sólido.

El término grabado se utiliza para describir todas las técnicas mediante las cuales el material que no forma parte del diseño se elimina uniformemente del sustrato. El grabado es el proceso inverso a la deposición.

La tecnología planar permite fabricar circuitos integrados sobre una amplia variedad de sustratos. Entre los más utilizados encontramos silicio, alúmina, arseniuro de galio, nitruro de galio, LTCC, etc. Cada uno de estos sustratos poseen diferentes permitividades relativas y tangente de pérdidas que junto al costo y compatibilidad con los procesos de fabricación disponible forman el conjunto de factores que debe tener en cuenta un ingeniero a la hora de seleccionar un sustrato. Los materiales conductores se pueden depositar por diferentes técnicas, película gruesa o película delgada.

2.3.1. Técnicas de microfabricación

Los tres pasos del proceso de microfabricación pueden realizarse con diferentes técnicas. La deposición puede hacerse con *CVD* a través de la oxidación térmica, *LPCVD* o *PECVD*. También puede hacerse con *PVD* a través de evaporación o Sputtering. Para la transferencia de patrones se puede usar litografía, y finalmente el grabado se realiza generalmente por ataque químico, aunque algunos detalles finos pueden realizarse por Electron-Beam.

2.3.2. Deposición química o *CVD* “*Chemical Vapor Deposition*”

La deposición de materiales químicamente posee varias técnicas: oxidación térmica, *LPCVD* “*Low Pressure Chemical Vapor Deposition*” y *PECVD* “*Plasma Enhanced Chemical Vapor Deposition*”. La oxidación térmica es una técnica que se realiza sobre sustratos de silicio (*Si*), el *Si* es un material semiconductor que al elevar su temperatura forma una capa de material aislante denominada dióxido de silicio (*SiO₂*). Con esta técnica química se consiguen espesores muy delgados (2 μm en 3100 minutos) que se utilizan, por ejemplo, para hacer los “*Gates*”⁷ en transistores CMOS. La técnica de oxidación puede hacerse por vía húmeda o por vía seca. La vía húmeda se consigue en menor tiempo pero es de inferior calidad que la oxidación por vía seca, que lleva mayor tiempo debido a su

⁷Un transistor CMOS posee un Drain o drenaje, un Source o fuente y un Gate o compuerta.

densidad.

2.3.3. Deposición física *PVD* “*Physical Vapor Deposition*”

2.3.3.1. Evaporación

La técnica de evaporación consiste en colocar un metal en un recipiente con los niveles de vacío y alta temperatura. El sustrato se coloca dentro del recipiente en la parte superior del mismo, se evapora un metal que queda adherido al sustrato. Una analogía cotidiana podría hacerse con el efecto que sucede cuando se pone a calentar agua en una pava, en la tapa de la pava queda agua depositada, en el caso de la evaporación lo que queda depositado es el metal evaporado. Esta es una técnica de deposición física de vapor o PVD. Es un proceso físico para depositar con precisión delgadas capas (*nm*) de diversos materiales. En un proceso típico de PVD el sustrato es expuesto a uno o más precursores volátiles, que reaccionan o se descomponen en presencia de plasma sobre la superficie del sustrato para producir el depósito deseado. También se producen frecuentemente subproductos volátiles, que son removidos por medio de un flujo de gas carrier que pasa a través de la cámara de reacción.

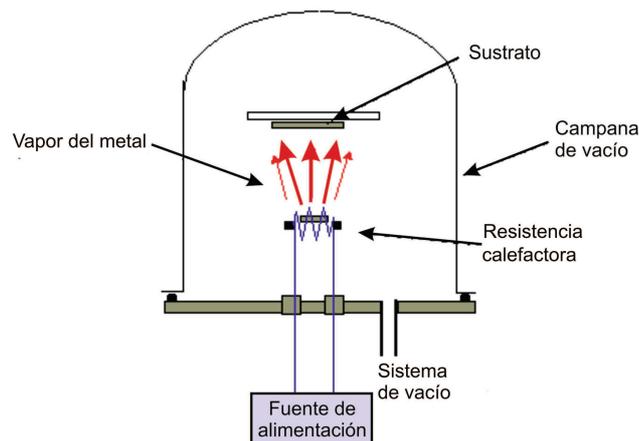


Figura 2.10: Esquema de la máquina para hacer evaporación PVD.

2.3.3.2. Sputtering

En la técnica de Sputtering se produce la vaporización de un material sólido usado como blanco a través de un bombardeo con iones energéticos que se obtienen de un plasma. Existe gran variedad de técnicas para modificar las propiedades del plasma con el objetivo de aumentar su densidad y mejorar las condiciones de vaporización. Entre estas variantes se pueden nombrar: el uso de corrientes alternas de radiofrecuencia, uso de campos magnéticos y la aplicación de un potencial de vaporización al blanco. El proceso que puede verse en la figura 2.11.A es causado por el intercambio entre los iones y los átomos del material, debido a las colisiones entre ambos. El material vaporizado se deposita sobre el sustrato en capas muy delgadas (nm).

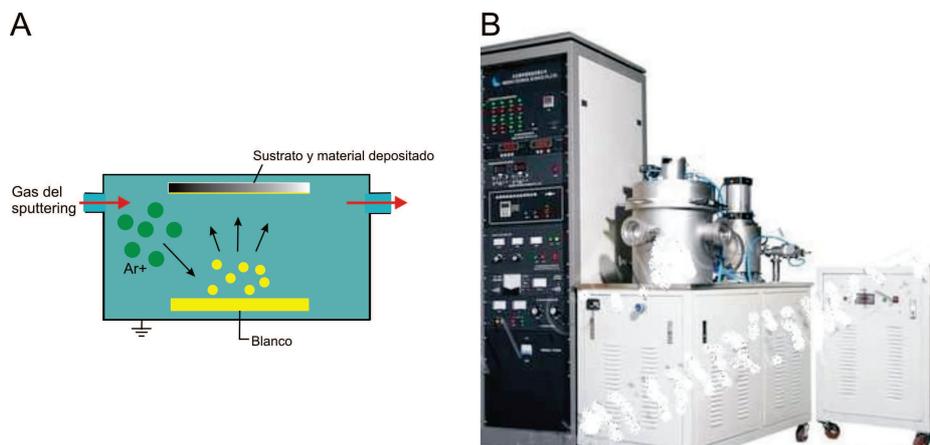


Figura 2.11: Técnicas de deposición de material (*Sputtering*). A Esquema de funcionamiento. B. Fotografía de la máquina de Sputtering.

2.3.4. Fotolitografía

Para el objetivo de la tesis es suficiente tener algunos conceptos básicos de fotolitografía. Para mayor información se recomienda leer las referencias [30] [31].

Este paso del proceso de fabricación consiste en transferir un patrón diseñado en una máscara óptica a un sustrato que puede tener una capa superficial de unos cientos de nanómetros de material conductor o material dieléctrico aplicado por procesos de deposición, *PVD* ó *CVD*. En primer lugar se realizan procesos de limpieza superficial al sustrato para eliminar restos de suciedad o humedad. A continuación se coloca el *wafer*

(o *die*) en el *spinner*⁸. Luego se aplica una cantidad determinada de resina con una pipeta, para inmediatamente después prender el *spinner* (típicamente entre 1000 a 4000 RPM) y así lograr una película relativamente homogénea de resina sobre el *wafers* (orden del micrón). El sustrato con la resina depositada en la cara superior gira en el *spinner* a un número de revoluciones controladas por un lapso de tiempo definido. La altura de la capa depende de la cantidad de fotoresina y de los parámetros (tiempo y revoluciones) colocados en el *spinner*. Luego se somete la oblea a un recocido térmico durante algunos minutos, debe tenerse precaución sobre el tiempo que se calienta el conjunto, porque si se pasa del tiempo o la temperatura el proceso falla. Después se coloca la oblea en el alineador de máscaras, en el que se insertó previamente una máscara óptica con el patrón que se desea transferir. Esta máscara esta realizada en cuarzo y el patrón en cromo y se irradia con luz ultravioleta, “UV”. La posición y distancia entre la oblea y la máscara son parámetros críticos del proceso de fotolitografía. La máscara posee zonas opacas y zonas transparentes; al hacer pasar la luz a través de las zonas transparentes de la máscara se logra que la resina fotosensible sea irradiada. En el caso de que la fotoresina sea positiva la radiación corta las cadenas del polímero, debilitándolo de manera de facilitar la remoción de las zonas afectadas por la radiación. Si la fotoresina es negativa, su composición es distinta y la luz ultravioleta logra la polimerización de las zonas expuestas, incrementando la cohesión en los lugares donde incide la luz UV de manera que el patrón expuesto se fije al *wafers*. Después se vuelve a calentar la oblea para mejorar la estabilidad de la fotoresina. Posteriormente se coloca la oblea en un recipiente donde se la sumerge en un revelador. Luego de este proceso se aprecia visualmente que el patrón de la máscara se ha transferido sobre la oblea (en el caso de la resina positiva corresponde a la zona no irradiada y en el caso de la resina negativa a la zona irradiada). El proceso de fotolitografía con fotoresinas positivas y negativas puede verse en la figura 2.12.

⁸El *spinner* es una máquina que hace girar el *wafers* a un número de revoluciones determinadas de manera que por el accionar de las fuerza centrífuga así generada se forme una película de fotoresina de espesor uniforme

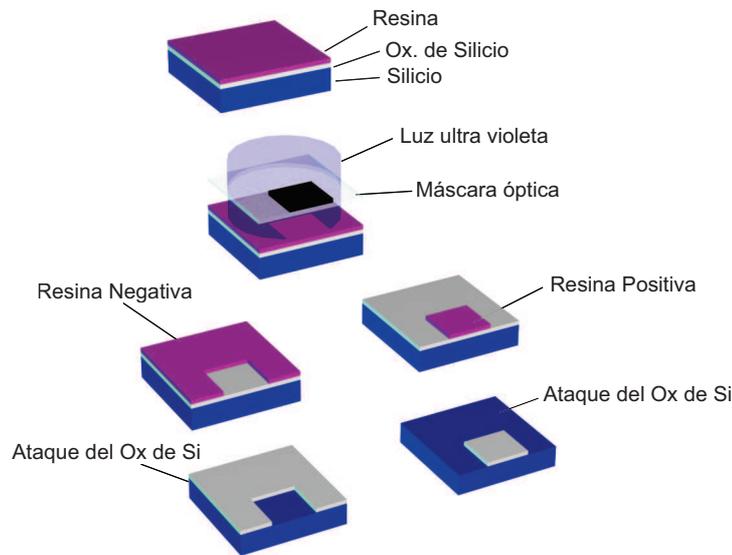


Figura 2.12: Técnicas de fotolitografía con fotoresinas negativa y positiva.

En la figura 2.12 se toma un sustrato de Si, con una capa de oxidación térmica SiO_2 y sobre esta delgada capa dieléctrica, se deposita resina fotosensible. A continuación se pone una máscara y se irradia con luz UV. La bifurcación de la imagen tiene por objeto que el lector pueda ver como queda el dispositivo final si la fotoresina colocada en el primer paso fue positiva o negativa.

2.4. Herramientas de Simulación

La simulación es la última parte del diseño de un sistema o dispositivo y es la instancia más realista e independiente de la experiencia.

Usualmente se realiza a través de una computadora con programas especializados. Estos programas varían según sea el fenómeno que se quiera simular. Existen muchos fenómenos que pueden ser simulados, en ocasiones se puede tratar de simulaciones multifísicas.

Existen programas comerciales en primera instancia de tres tipos, simuladores que relaciona los parámetros físicos con los parámetros eléctricos de una línea de transmi-

sión, mencionado anteriormente. Otro tipo de simulador son los denominados SPICE, que poseen librerías de componentes discretos, componentes ideales. Estos simuladores de circuitos esquemáticos permiten importar valores de tablas de parámetros S , extraídos de una medición u de un simulador más potente. el tercer tipo de simulador, el más potente, es un simulador que genera una malla a partir de un sólido y resuelve las ecuaciones de Maxwell en los puntos de Gauss⁹. Este software resuelve los problemas por el método de elementos finitos. El simulador electromagnético utiliza muchos recursos de la memoria RAM de la PC o del servidor y suele demorar hasta días en resolver un problema determinado, dependiendo de la geometría del problema planteado.

2.5. Equipos para medición

2.5.1. Analizador vectorial de redes

Para hacer mediciones en altas frecuencias se utiliza un analizador vectorial de redes; *VNA (Vector Network Analyzer)*. Este tipo de equipo de medición tiene la capacidad de medir parámetros S en módulo y fase¹⁰. El *VNA* puede mostrar y guardar los resultados del DUT conectorizado o del dispositivo en la oblea, en varios formatos diferentes y así ver, por ejemplo, la adaptación del DUT. En la figura 2.13 puede verse el frente de un analizador vectorial de redes (*VNA*).

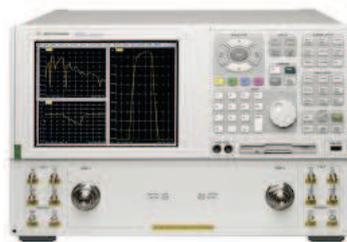


Figura 2.13: Fotografía del VNA visto de frente.

⁹Los puntos de Gauss son los puntos en los cuales la simulación es más representativa.

¹⁰Módulo y fase es la forma polar de los números complejos.

2.5.1.1. Archivos Touchstone

El *VNA* guarda los datos de las mediciones de parámetros S en un archivo plano con formato sNp. Estos archivos se llaman archivos Touchstone. El formato Touchstone es el estándar para exportar mediciones y simulaciones de parámetros S . La N en el centro de la extensión corresponde al número de puertos, por ejemplo un archivo Touchstone s2p en un archivo con dos puertos; entrada y salida.

2.5.2. *Probe Station*

Usualmente los dispositivos de RF y microondas poseen dos conectores, uno en la entrada y otro en la salida de la señal. Cuando los dispositivos no cuentan con estos conectores a causa de sus pequeñas dimensiones, como en el caso de los chips desnudos, existe un equipo que permite acceder a los dichos puertos del DUT. Este equipo se llama *Probe Station*. Este suele ser el caso cuando se trabaja con circuitos microelectrónicos y *MEMS*.

Una *Probe Station* SÜSS MicroTec PM8[®] se utiliza para llevar a cabo la caracterización de circuitos microelectrónicos o *MEMS* sin encapsular, directamente sobre la oblea o wafer, en aplicaciones de RF o microondas. Además, cuenta con un microscopio óptico móvil acoplado, una mesa con base de granito anti-vibratoria y un plato que proporciona deslizamientos finos, en el plano X-Y; la rigidez de la PM8 la hace ideal para realizar mediciones de RF de hasta 220 GHz. En la figura 2.14 se puede ver una foto de la *Probe Station*.



Figura 2.14: Foto de la Probe Station SÜSS MicroTec PM8®.

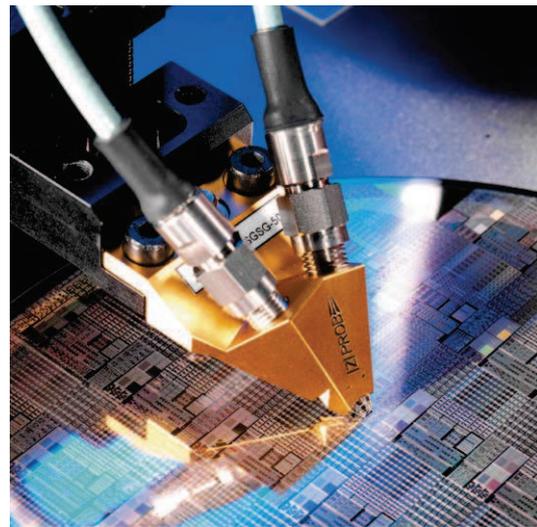


Figura 2.15: Puntas para medir dispositivos directamente sobre obleas.

La Probe Station posee sondas de RF que sirven para acceder a los pequeños contactos de un dispositivo. Estas sondas poseen tres contactos, G-S-G (tierra-señal-tierra); con esta configuración se pueden medir estructuras *CPW*. Una imagen de estas puntas se puede observar en la figura 2.15.

Para hacer la caracterización se colocan los cables del *VNA* a las micropuntas de RF que se maniobran y manipulan por medio de la Probe Station PM8.

Capítulo 3

Desplazadores de fase MEMS

Contenidos

3.1. Introducción a los desplazadores de fase	25
3.2. Cuadro conceptual de las diferentes topologías de los desplazadores de fase	30
3.2.1. Tipos de desplazadores de fase	30
3.2.2. Conmutadores o Switches de RF y microondas	31
3.2.3. Limitaciones de la tecnología MEMS	34
3.2.4. Ventajas de los <i>RF MEMS</i> frente a otros conmutadores de RF	35
3.2.5. Consideraciones importantes para el diseño de un <i>RF MEMS shunt</i>	36
3.2.6. Funcionamiento de un <i>RF MEMS shunt</i> en RF y microondas .	41
3.3. Desplazador de fase MEMS con líneas cargadas	45
3.3.1. Ecuaciones de diseño	47
3.3.2. Simulación	57
3.3.3. Fabricación del dispositivo MEMS	66
3.3.4. Análisis de sensibilidad propuesta	69
3.3.5. Análisis empírico del efecto de las variables de proceso sobre el desplazador de fase MEMS con líneas cargadas	83
3.3.6. Conclusiones del desplazador de fase MEMS con líneas cargadas	85

3.4. Desplazador de fase MEMS reflectivo	86
3.4.1. Conceptos preliminares, híbrido de cuadratura y acoplador direccional	87
3.4.2. Ecuaciones de diseño	88
3.4.3. Simulación	95
3.4.4. Sensibilidad	109
3.4.5. Análisis del efecto de las variables de proceso sobre el desplazador de fase MEMS reflectivo	116
3.4.6. Conclusiones del desplazador de fase MEMS reflectivo	118
3.5. Desplazador de fase MEMS con conmutación de caminos . .	119
3.5.1. Ecuaciones de diseño	121
3.5.2. Simulaciones	122
3.5.3. Sensibilidad	137
3.5.4. Conclusión del desplazador de fase MEMS con conmutación de caminos	141

3.1. Introducción a los desplazadores de fase

La microelectrónica ha recorrido un largo camino desde sus comienzos, obteniendo un lugar en un sinnúmero de aplicaciones en diferentes campos de la tecnología, entre los que no podía estar ausente el de las comunicaciones y los sistemas de radar para aplicaciones militares y civiles. Los dispositivos microelectrónicos de alta frecuencia son de importancia fundamental en las disciplinas señaladas, entre ellos los desplazadores de fase, en la banda de microondas, han adquirido sustantiva importancia desde el advenimiento de aplicaciones como las antenas de arreglo de fase (*Phased Array Antenna*[32]) y los radares *SAR*. Los desplazadores de fase son componentes complejos, difíciles de diseñar y fabricar, de allí sus elevados costos.

Los primeros desplazadores de fase para aplicaciones en microondas, estaban basados en conmutadores electromecánicos (switches o llaves) de gran tamaño, la evolución de la

tecnología microelectrónica, ha dado lugar a dispositivos tan compactos que hoy deben ser manipulados con herramientas especiales, y son fabricados en grandes cantidades (fabricación a escala).

Este avance se ha dado gracias al veloz desarrollo de dispositivos MMIC (*Monolithic Microwave Integrated Circuit: circuito integrado monolítico de microondas*) de GaAs (*arseniuro de galio*) y otros semiconductores, agregándose a este espectro de tecnologías, los denominados MEMS (*Micro Electro-Mechanical System*).

Esta presentación introductoria muestra brevemente el desarrollo de desplazadores de fase, los diversos formatos y/o topologías que pueden adoptar.

Las Phased Array Antenna son antenas en las cuales es posible direccionar un lóbulo de radiación de la misma electrónicamente sin necesidad de emplear partes móviles y pesados servomecanismos de posicionamiento. Es notoria entonces la conveniencia de emplear estos tipos de antenas en satélites, dados los beneficios en cuanto a su reducido peso y volumen. Los Desplazadores de fase forman el núcleo central de este tipo de antenas y es mediante la programación o control de ellos que se puede ajustar electrónicamente la posición del lóbulo de radiación principal de las antenas que se han tomado como ejemplo paradigmático. [33]

La programación de la fase insertada por estos componentes puede efectivizarse mediante un control analógico o digital.

En el caso del control analógico se emplea una tensión ajustable de forma continua, que en la mayoría de los casos permite modificar una capacitancia (Varactor) que forma parte del circuito de desplazamiento de fase propiamente dicho. Existen otras topologías, de desplazadores de fase con ajuste de fase continuo que no son objeto de este trabajo, por lo tanto no se profundizará sobre ellas.

Una segunda familia de desplazadores de fase, es aquella donde el control es digital. En

la figura 3.1 pueden verse los diagramas conceptuales de desplazadores de fase controlados digitalmente, en sus variedades de 4 y 6 bits.

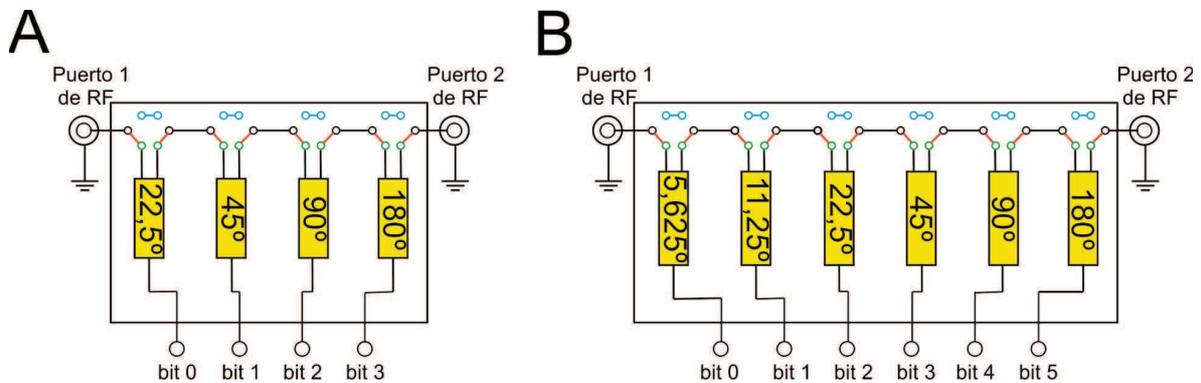


Figura 3.1: Diagrama de desplazadores de fase. A. De 4 bits. B. De 6 bits

Los mismos provocan un desplazamiento de la fase de la señal de entrada con respecto a la fase de la salida, en forma controlada y de manera discreta, por pasos. La resolución en fase dependerá de la cantidad de bits de control, cuanto mayor es esta cantidad, la resolución será mejor.

Para el caso de los esquemas que se presentan en la figura 3.1, la entrada de señal se aplica en el puerto 1 de RF, las llaves selectoras (rojo) son las que se conmutan de una posición a otra dando lugar a la introducción de uno u otro bloque desfasador.

Si las llaves selectoras se encuentran conectando la entrada y la salida mediante la línea celeste, se introduce una fase denominada de inserción, esta es la fase que se toma como referencia para calcular los desplazamientos programados digitalmente. En cambio, si la llave conecta los terminales verdes producen distintos desfasajes, respecto a la fase de inserción, dependiendo del corrimiento de la fase que introduce el bloque intercalado. En el caso del esquema del desplazador de 4 bits el primer bloque produce un desplazamiento de fase de 22,5°, y el paso mínimo de corrimiento en la fase es el valor mínimo del bloque esquematizado. En el desplazador de 4 bits los pasos mínimos son de 22,5° y en el de 6 bits el mínimo desplazamiento es de 5,625°.

bit 3	bit 2	bit 1	bit 0	Desplazamiento
0	0	0	0	0°
0	0	0	1	22,5°
0	0	1	0	45°
0	0	1	1	67,5°
0	1	0	0	90°
0	1	0	1	112,5°
0	1	1	0	135°
0	1	1	1	157,5°
1	0	0	1	180°
1	0	1	0	202,5°
1	0	1	1	225°
1	1	0	0	270°
1	1	0	1	292,5°
1	1	1	0	315°
1	1	1	1	337,5°

Tabla 3.1: Tabla de verdad de un desplazador digital de 4 bits

En banda X se requieren desplazadores de fase compactos, de bajo costo y de múltiples bits. Por ejemplo, volviendo al escaneo del haz en antenas del tipo arreglo de fases, con control electrónico, se consigue cambiar la fase de la señal de RF en cada elemento irradiante. Para direccionar el haz, es necesario que los desplazadores de fase digitales ajusten y adapten la fase transmisora en los modos de transmisión y recepción.

La mayoría de las antenas orientadas electrónicamente con fines comerciales, incluidas las de aplicación en comunicaciones satelitales y las correspondientes a estaciones base, utilizan desplazadores de fase de 4 bits a modo de compromiso entre costo, tamaño y

Frecuencia	Nº. de bits	Pérdidas de inserción	Error de fase RMS	Tamaño del chip
9 a 17 GHz	5	14,5 dB	12°	4,3 mm ²
11,7 a 12,7 GHz	4	11,1 dB	8°	3,1 mm ²
13 a 15 GHz	5	8,2 dB	7,5°	3,9 mm ²
10 a 16 GHz	4	5 dB	4°	2,6 mm ²

Tabla 3.2: Tabla de desplazadores de fase MMIC en banda X

pérdidas de inserción¹. Las grandes antenas utilizan desplazadores de fase multi-bits programables y monolíticos de bajo costo, y en muchas aplicaciones se utilizan transistores FET (*Field Effect Transistor*) que tienen como ventajas: mínimo tamaño, peso, consumo de energía y costo.

En la tabla 3.2, se resumen los desplazadores de fase MMIC multi-bit para banda X. Puede interpretarse de esta tabla que los conmutadores MMIC de Si tienen mayores pérdidas de inserción debido a la menor resistencia del sustrato de silicio, en comparación con los desplazadores de fase MMIC basados en GaAs. Para aplicaciones de bajo costo los dispositivos MMIC tienen el control digital integrado en el chip.

En cuanto a dispositivos que se emplean actualmente, los desplazadores de fase compactos en banda X, MMIC de GaAs, con un ancho de banda de una octava, de 4 bits, miden tan solo 2,6 mm². Estos dispositivos MMIC incluyen un desplazador de fase digital de 4 bits. Estos pueden tener un error de fase RMS de menos de 4° y un error de amplitud RMS menor a 0,3 dB con una pérdida por inserción menor a 6 dB en la banda de operación.

Con esta presentación introductoria se pretende, mostrar muy brevemente la importancia del estudio y el diseño de los dispositivos que son objeto del presente trabajo de tesis, y así informar al lector sobre las múltiples posibilidades que se presentan para el

¹Las pérdidas de inserción son las pérdidas de potencia de señal debido a la inserción de un dispositivo en una línea de transmisión o fibra óptica.

desarrollo de estos componentes. Este trabajo cubrirá un segmento de ese amplio campo de topologías de construcción disponibles.

3.2. Cuadro conceptual de las diferentes topologías de los desplazadores de fase

En esta breve sección del trabajo se menciona la gran variedad de los desplazadores de fase que existen en la actualidad.

La primera distinción que hay que hacer es entre analógicos (figura 3.2) y digitales (figura 3.3). Los analógicos varían su fase en forma continua y no en pasos discretos como lo hacen los digitales.

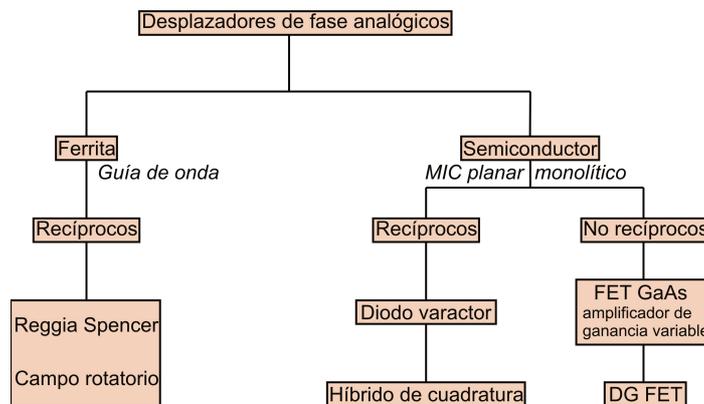


Figura 3.2: Tabla con desplazadores de fase analógicos.

Los bloques de la figura 3.3 resaltados con color verde son los analizados, diseñados, medidos, caracterizados y rediseñados en esta tesis de Ingeniería.

3.2.1. Tipos de desplazadores de fase

Los dispositivos en los cuales la finalidad es generar un corrimiento controlado de fase de una señal de radio frecuencia o microondas se denominan desplazadores de fase. Los

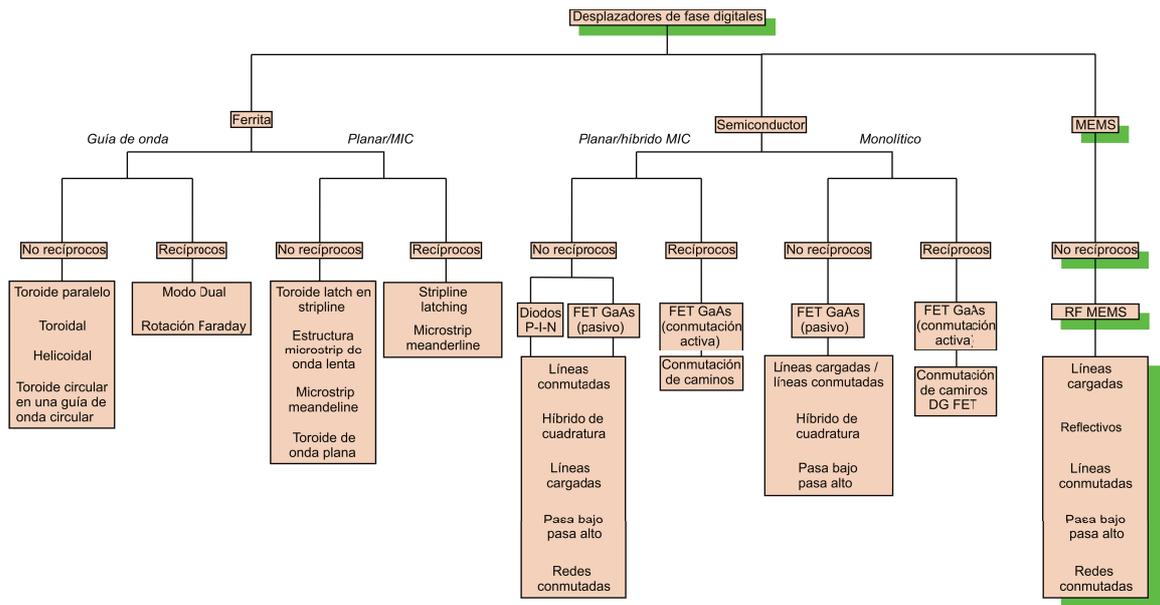


Figura 3.3: Tabla con desplazadores de fase digitales.

desplazadores de fase MEMS están compuestos de *RF MEMS* y son el corazón de los desplazadores de fase con este tipo de tecnología[34].

3.2.2. Conmutadores o Switches de RF y microondas

Un conmutador de RF y microondas es un dispositivo que equivale a una llave que posee dos estados, un estado en *OFF*, o sin actuar y un estado *ON*, o actuado. Como ejemplo de estos dispositivos se encuentran los diodos PIN. Estos diodos tienen una zona intrínseca en la parte de la juntura: esto hace que el diodo se comporte como un resistor o como un capacitor, dependiendo de la tensión que se le aplique al dispositivo.

Un ejemplo muy actual de conmutadores de RF son los transistores FET, funcionando en la zona de corte (*OFF*) o en saturación (modo *ON*). Los transistores permiten dejar pasar la onda electromagnética o la bloquean. Un ejemplo que escapa a la RF y microondas lo constituye los relé, dispositivos electromagnéticos que estimulados por una corriente eléctrica muy débil, abren o cierran un circuito. Los relés no se usan en estas aplicaciones, por su peso, su gran volumen y su lenta respuesta[35].

Una alternativa actual a estos interruptores son los de tecnología MEMS (Micro

Electro-Mechanical System) o Microsystems; la terminología pertenece a los Estados Unidos y a Europa respectivamente. A estos dispositivos se los llaman *RF MEMS*.

3.2.2.1. *RF MEMS*

Los *RF MEMS* se construyen con técnicas de microfabricación[23]. Estas técnicas consisten en depositar y hacer el grabado de capas de materiales, conductores y dieléctricos. Dichas capas dependen del dispositivo a fabricar. Los switches de RF son llaves microelectrónicas donde el control se hace por medio de una tensión electrostática, además estos dispositivos, en contraposición a los dispositivos microelectrónicos, poseen partes móviles, en este caso la parte móvil es una membrana que posee dos posiciones, baja (estado *ON*) o membrana elevada (estado *OFF*).

Los interruptores de RF o microondas MEMS son de naturaleza mecánica, por eso, para conmutaciones de estado muy veloces son mejores, por ejemplo, los transistores FET con tecnología de Arseniuro de Galio (GaAs). Los conmutadores, o switches MEMS de RF pueden dividirse en dos grandes grupos según la naturaleza de su funcionamiento, *RF MEMS shunt* o *RF MEMS serie*.

3.2.2.2. *RF MEMS Shunt*

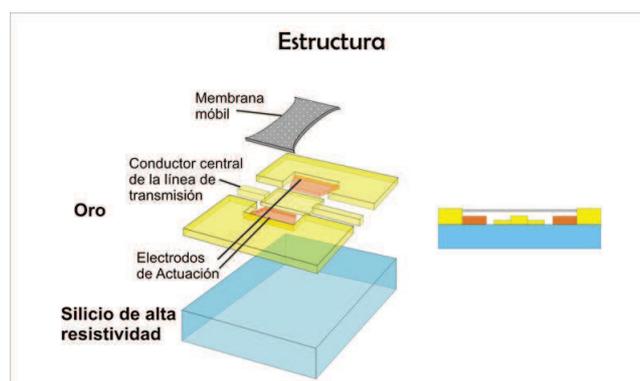


Figura 3.4: Imagen de un *RF MEMS shunt*, con espesores exagerados.

En la imagen de la figura 3.4 se pueden ver las capas más importantes de un *RF MEMS shunt*. En la misma se puede observar del lado izquierdo el sustrato de silicio de alta resistividad y los electrodos de actuación encargados de colocar la tensión electrostática para

atraer la membrana. También se puede ver la pista por donde circula la RF. Se graficaron las capas desplegadas para poder explicar mejor el dispositivo, a la derecha se ve una vista frontal del mismo, cabe destacar que en ambas vistas el espesor está muy exagerado, estos dispositivos en ocasiones se analizan como un dispositivo en 2D por su escaso espesor. En la figura 3.6 B se puede ver una fotografía electrónica de un *RF MEMS shunt*.

El *RF MEMS* consta de una membrana a una altura determinada, la membrana se encuentra colocada a 90° , en paralelo (shunt) suspendida sobre una línea de transmisión por la que viaja la señal de microondas. La membrana se actúa con una tensión electrostática que hace bajar la misma y así deja pasar la señal de RF o la bloquea.

Para explicar este fenómeno se puede aproximar la membrana, una capa de un material aislante y una capa de un material conductor, a un capacitor de placas paralelas.

$$C = \varepsilon_0 \varepsilon_r \frac{A}{d} \quad (3.1)$$

Donde ε_0 es la permitividad del vacío, ε_r es la permitividad relativa que depende del material, A es el área de las placas paralelas y d es la distancia entre las placas conductoras. Entonces si d disminuye, la capacidad aumenta.

3.2.2.3. *RF MEMS Serie*

En este tipo de conmutador la membrana se encuentra en línea con el paso de la señal. Cuando el switch está en estado *OFF* la membrana se encuentra elevada sin hacer contacto y dejando el circuito abierto. Cuando se aplica una tensión electrostática la membrana colapsa, baja y hace contacto con el resto de la línea, cerrando así el circuito.

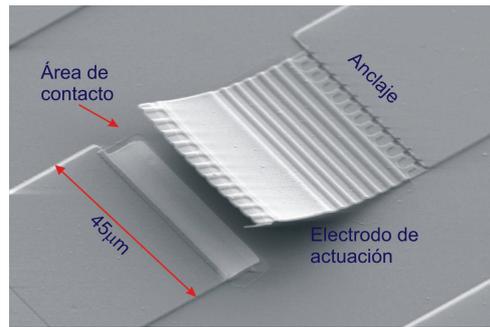


Figura 3.5: Foto de un *RF MEMS* serie.

La figura 3.5 muestra una fotografía de un conmutador de RF y microondas MEMS del tipo serie [36]. La curva parabólica hacia arriba se produce por el proceso de fabricación de estos dispositivos.

3.2.3. Limitaciones de la tecnología MEMS

Cuando se comenzó, hace muchos años, con la fabricación de estos dispositivos existía el problema de repetitividad en los procesos de fabricación. Con el avance de la tecnología este problema se fue resolviendo.

El proceso de microfabricación se puede entender como el depósito y el grabado de capas de diferentes materiales que se depositan sobre un material dieléctrico denominado sustrato. Los *RF MEMS* se utilizan con líneas del tipo CPW y con técnicas de componentes de dispositivos de montaje superficial.

Algunas de las limitaciones que presentan los *RF MEMS* incluyen la necesidad de elevadas tensiones de actuación (rondan las decenas de Volts, llegando en algunos casos a centenas de la Volts), los tiempos de conmutación relativamente largos, y sus dimensiones ligeramente mayores a las de las alternativas de tipo MMIC.

3.2.4. Ventajas de los *RF MEMS* frente a otros conmutadores de RF

La ventaja significativa de esta tecnología es la inmunidad a la radiación. Ésta la hace una opción superadora a los dispositivos CMOS para instrumental en satélites.

Otra ventaja es que los *RF MEMS* se integran con facilidad a líneas CPW. Esta simple integración ahorra espacio, volumen, peso y permite medir con facilidad los parámetros S de los dispositivos usando una Probe Station conectada con un VNA. Para describir otras ventajas y las debilidades de esta tecnología se muestra la siguiente tabla donde se comparan los relés, los diodos PIN, los transistores FET y los *RF MEMS*[37].

Parámetro	RF MEMS	Relé	Diodos PIN	Transistores FET
Tensión de Actuación (V)	20-80	3-24	$\pm 3 - 5$	3-5
Corriente de actuación (mA)	0	15-150	3-20	0
Consumo de potencia (mW)	0,05-0,1	~ 400	3-20	0,05-0,1
Tiempo de conmutación	$-300 \mu s$	$>1000 \mu s$	$1 - 100 ns$	$1 - 100 ns$
Aislación (1-10GHz) dB	40	40	35	15-25
Aislación (10GHz) dB	25-40	-	20-35	20
Pérdidas de Inserción (1-100GHz) dB	0,05-0,2	0,3	0,3-1,2	0,4-2,5
Manejo de potencia (W)	1-6	10	10	5
Tiempo de vida (ciclos)	10^8	$0,5 - 5 \times 10^6$	10^9	10^9

Tabla 3.3: Tabla comparativa de conmutadores de RF.

3.2.5. Consideraciones importantes para el diseño de un *RF MEMS shunt*

3.2.5.1. Máscaras y proceso de fabricación

Para pensar en diseñar un dispositivo *RF MEMS* lo primero que debe hacer el diseñador es conocer el proceso de fabricación de la Foundry. Las Foundries son empresas que llevan adelante la fabricación de dispositivos para diseñadores y usuarios de dispositivos. Generalmente las empresas que fabrican dispositivos MEMS poseen un proceso preestablecido, con características que el diseñador de las máscaras debe conocer, por ejemplo, los anchos máximos de una línea de metal, los gap entre metales, espesores de las capas, etc. Una vez conocido el proceso se deben dibujar las máscaras. Estas máscaras se usan para hacer el proceso de fotolitografía y así realizar el grabado o comido químico, y/o físico dándole forma al dispositivo. Las máscaras se construyen con cromo sobre vidrio y los diseños deben estar en el formato GDSII. La tercera dimensión la impone el proceso de fabricación. La imagen 3.6 A muestra las máscaras para fabricar un *RF MEMS shunt*.

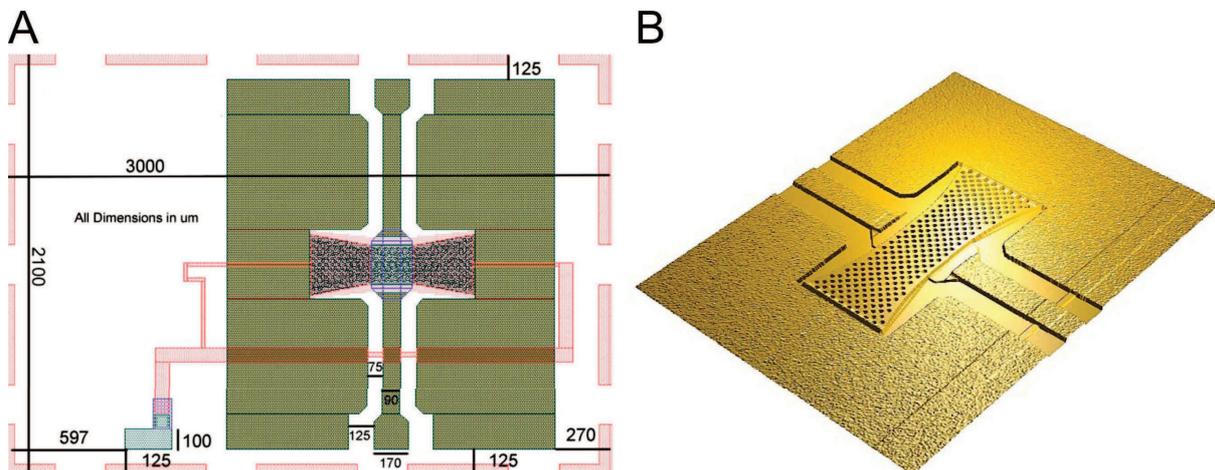


Figura 3.6: A. Imagen de las máscaras de un *RF MEMS shunt*. B. Fotografía de un *RF MEMS shunt* terminado.

3.2.5.2. Tensiones de actuación

Como se mencionó anteriormente, para controlar el paso de la señal de RF debe actuarse una tensión electrostática que hace bajar la membrana. Esta tensión se denomina tensión de actuación o de Pull-in.

Una expresión analítica aproximada que se usa para calcular la tensión de actuación es:

$$V_{pull-in} = \sqrt{\frac{8k}{27\varepsilon_0 A} g_0^3} \quad (3.2)$$

Donde k representa la constante elástica de un resorte, A es el área de las placas de metal de un capacitor plano, g es el espacio que separa las placas de un capacitor plano y ε_0 es la constante dieléctrica del aire. Esta expresión surge de aproximar el *RF MEMS* a un capacitor plano. Con la condición de la posición inestable de la membrana $\frac{2}{3}g_0$ se llega a la expresión 3.2.

Una aproximación más exacta es la propuesta en [38] derivada de mediciones realizadas en el MicroLAB² de *RF MEMS* serie suministrados por CoNAE³ La mejora está en la introducción de una corrección en el valor de g que toma en cuenta la curvatura de la membrana.

$$V_{pull-in} = \sqrt{\frac{8k}{27\varepsilon_0 A} \left(g_0 + \frac{18,5e - 6 \cdot L^2 + 0,025 \cdot L}{3} \right)^3} \quad (3.3)$$

Existe un programa de simulación que se llama COVENTOR WARE[®], que permite, a partir de un proceso de fabricación definido y de las máscaras, obtener una estructura en 3D de todo el dispositivo diseñado, ver figura 3.7. La parte más importante del dispositivo *RF MEMS shunt* es la membrana móvil.

²MicroLAB es el laboratorio para el diseño y la caracterización de microdispositivos de RF y microondas, el mismo pertenece a la Universidad Nacional de San Martín.

³CoNAE es la sigla de la Comisión Nacional de Actividades Espaciales, es la empresa que lleva a cabo investigaciones y misiones espaciales.

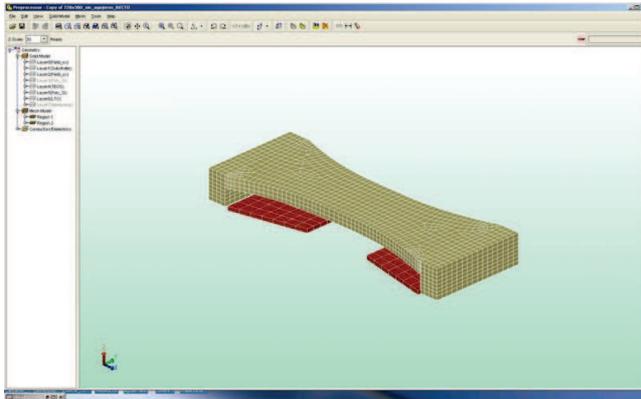


Figura 3.7: Imagen de la membrana y los contactos para actuación en COVENTOR WARE®.

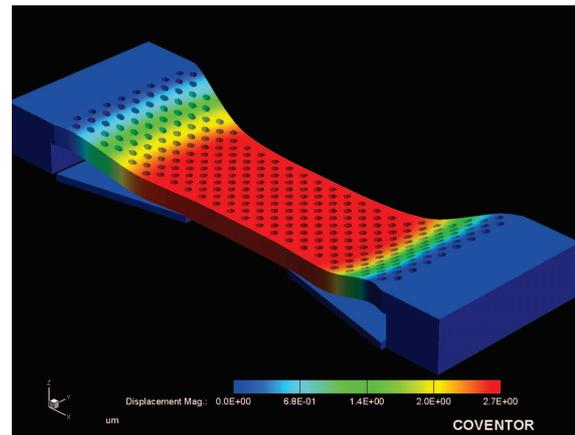


Figura 3.8: Imagen del resultado en COVENTOR WARE® de un *RF MEMS shunt*, actuado.

En la imagen 3.7 se ve el sólido de los contactos, que aplican la tensión electrostática de actuación, y la membrana. Esta es una simplificación de la parte central del dispositivo ya que es la única que tiene movimiento. En la figura 3.8 se ve que la membrana baja cuando se aplica la tensión de Pull-in.

3.2.5.3. Obtención de la tensión de Pull-in

Para hacer simulaciones de tensiones de Pull-in se utilizó COVENTOR WARE®. Este programa simula un sólido en 3D a partir de máscaras y de un proceso de fabricación. Al mismo se le pueden hacer simulaciones mecánicas, térmicas y eléctricas. El proceso de fabricación de los *RF MEMS* fue realizado una Foundry italiana ubicada en la provincia de Trento (FBK). Lo que muestra el cuadro 3.9 es el proceso de FBK (Fondazione Bruno Kessler) simplificado.[23]

Number	Step Name	Action	Layer Name	Material Name	Thickness	Mask Name	Photoresist	Depth	Mask Offset	Sidewall Angle
0	Substrate	Substrate	Substrate	SILICON	50	SubstrateMask				
1	Thermal Oxidation	Conformal Shell	Field_ox	THERM_OXIDE	1					
2	LPCVD	Conformal Shell	Poly_Si	POLYSILICON	0.63					
3	Straight Cut	Straight Cut				POLY	+	0	0	
4	LPCVD	Conformal Shell	TEOS	THERM_OXIDE	0.3					
5	LPCVD	Conformal Shell	Poly_Si	POLYSILICON	0.63					
6	Straight Cut	Straight Cut				POLY2	+	0	0	
7	Straight Cut	Straight Cut				COHNO	-	0	0	
8	Sputtering	Conformal Shell	Tin	ALUMINUM(FILM)	0.63					
9	Straight Cut	Straight Cut				TIN	+	0	0	
10	LPCVD	Conformal Shell	LTO	LTO	0.1					
11	Straight Cut	Straight Cut				VIA	-	0	0	
12	Sputtering	Conformal Shell	Flomet		0.15					
13	Straight Cut	Straight Cut				FLOMET	+	0	0	
14	Conformal Shell	Conformal Shell	Sacrificial	POLYIMIDE	2.2					
15	Straight Cut	Straight Cut				SPACER	+	0	0	
16	Conformal Shell	Conformal Shell	Bridge	GOLD	1.8					
17	Planar Fill	Planar Fill	Layer1	GOLD	1.8					
18	Straight Cut	Straight Cut				BRIDGE	+	0	0	
19	Conformal Shell	Conformal Shell	CPW	GOLD	2.2					
20	Straight Cut	Straight Cut				CPW	+	0	0	
21	Delete	Delete	Sacrificial							

Figura 3.9: Proceso de microfabricación de FBK en COVENTOR WARE®.

Una vez ingresado el proceso de fabricación y las máscaras, puede verse el sólido generado por el programa y la curva CV medida.

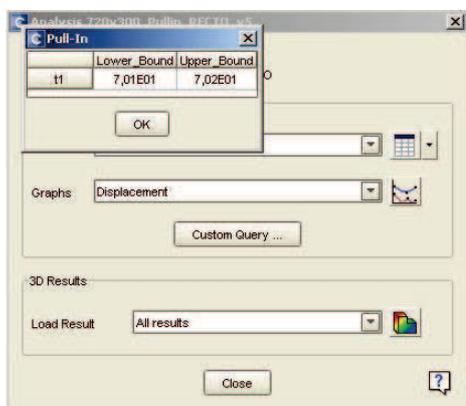


Figura 3.10: Tensión de Pull-in simulada con el programa COVENTOR WARE®.

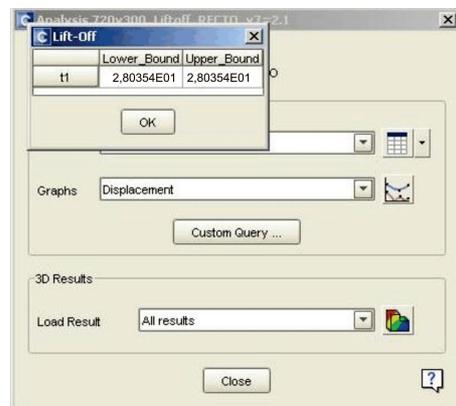


Figura 3.11: Tensión de Lift-off simulada con el programa COVENTOR WARE®.

Para verificar este resultado se puede experimentar con un *RF MEMS shunt* real. Las figuras 3.12 y 3.13 muestran el switch sin actuar (*OFF*) y actuado (*ON*). Se puede ver la altura de la membrana. Estas figuras son imágenes tomadas con un perfilómetro óptico de la marca Veeco.

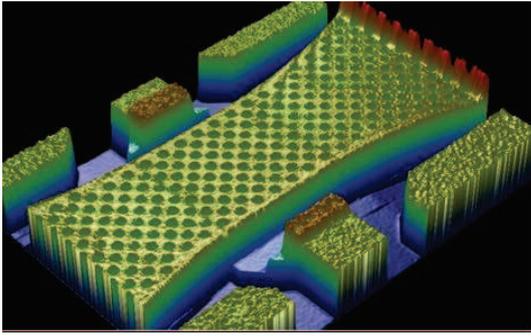


Figura 3.12: Foto de un *RF MEMS shunt* en estado *OFF* obtenida con un perlómetro óptico.

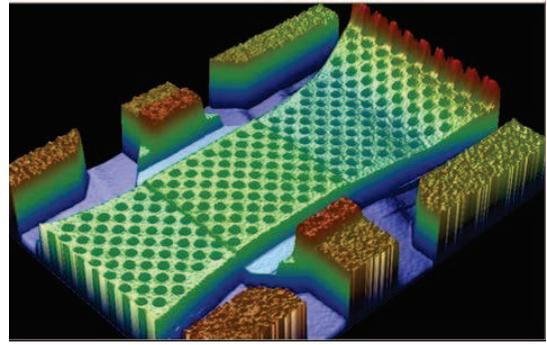


Figura 3.13: Foto de un *RF MEMS shunt* en estado *ON* obtenida con un perlómetro óptico.

3.2.5.4. Curvas C-V

La tensión de *Pull-in* simulada es contrastada con la tensión de actuación medida de un *RF MEMS shunt* real. Cuando la membrana baja, la capacidad entre la membrana y el metal inferior aumenta. Como se ve en la figura 3.14, la tensión crece sin incrementarse la capacidad, hasta que se llega a la tensión de *Pull-in*, curva negra de la figura 3.14. En esta tensión la membrana se actúa, baja y en consecuencia la capacidad aumenta. Si luego de pasar la tensión de *Pull-in*, se baja la tensión, se puede ver que la membrana no baja por debajo de la tensión de *Pull-in*, esto se debe a las cargas almacenadas en la membrana. La tensión necesaria para que la membrana vuelva a su estado *OFF* se llama tensión de *Lift-off*, curva roja de la figura 3.14. Esto explica la curva de histéresis de la figura 3.14. Si se desconecta la tensión abruptamente la membrana vuelve a su estado *OFF* por restitución elástica.

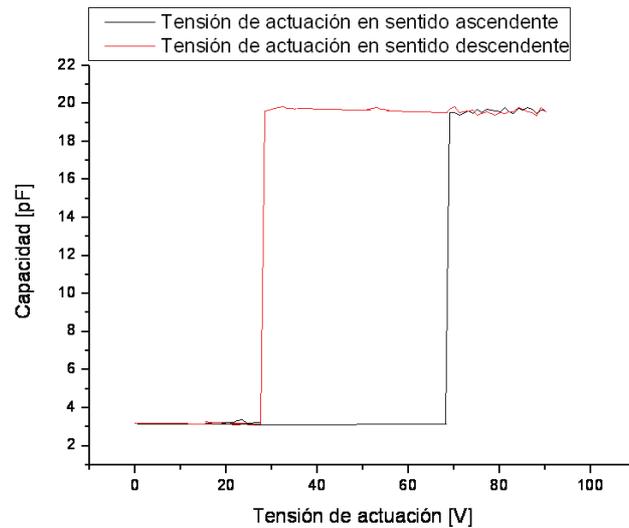


Figura 3.14: Capacidad en función de las tensiones aplicadas, Pull-in.

Como puede apreciarse en la figura 3.10 la tensión de Pull-in del *RF MEMS* es de 70 V y la tensión de *Lift-off* es de 28 V según la figura 3.11. Ambos valores de tensión eléctrica se corresponden con la realidad, figuras 3.12, 3.13 y 3.14.

3.2.6. Funcionamiento de un *RF MEMS shunt* en RF y microondas

A partir de los conceptos del *RF MEMS shunt* expuestos, se explicarán las características eléctricas de este tipo de dispositivo.

3.2.6.1. Modelo a parámetros concentrados del *switch*

En esta sección se verá como se comporta el *RF MEMS shunt* frente a una señal de RF y en microondas. El modelo a parámetros concentrados puede pensarse como lo muestra la figura 3.15, dos líneas de transmisión en serie, una en la entrada y la otra en la salida del dispositivo, y entre ellas, en paralelo, un circuito RLC serie, que simula la membrana. La capacidad es variable porque así se modela el movimiento de la membrana, la resistencia y la inductancia son elementos parásitos de la misma y se asumen como constantes[39].

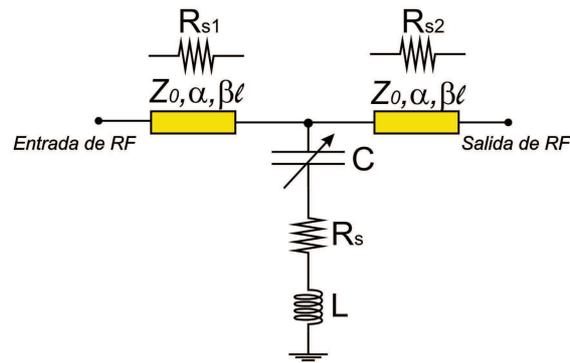


Figura 3.15: Modelo a parámetros concentrados de un *switch RF MEMS shunt*.

3.2.6.2. Simulaciones electromagnéticas de un *RF MEMS* en microondas

Con algunas aproximaciones se realizó un modelo 3D del *switch RF MEMS shunt* en Ansoft HFSS[®]. Ansoft HFSS[®] es un programa comercial que resuelve problemas electromagnéticos por el método de elementos finitos. HFSS permite obtener los parámetros S de un modelo 3D a partir de los resultados de la simulación electromagnética y así poder comparar la simulación con la medición.

La figura 3.29 muestra el modelo simplificado del dispositivo. La altura de la membrana en este caso está parametrizada, esto permite simular los estados *ON* Y *OFF* del switch.

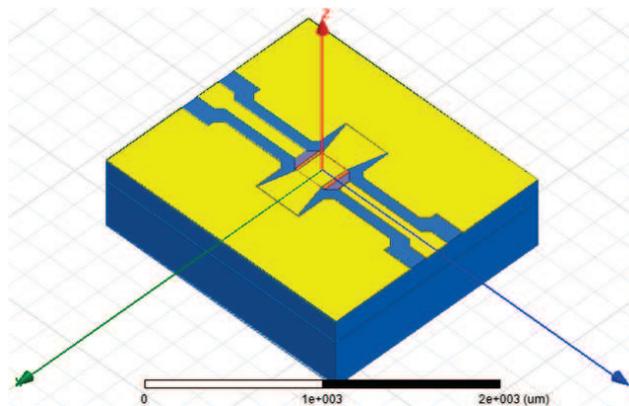


Figura 3.16: Imagen del *RF MEMS shunt* simulado con Ansoft HFSS[®].

Es necesario mostrar la relación entre el Switch de RF y la oblea o wafer fabricado en FBK, RUN 1. Para agregar mayor claridad al lector se muestra el sector del wafer donde

se halla el *RF MEMS*. Se hizo una medición estadística de estos conmutadores para ver la variación de los componentes que se encontraron en el centro del wafer y en la parte más alejada del centro. Las dispersiones fueron pequeñas pero las hubo[40].

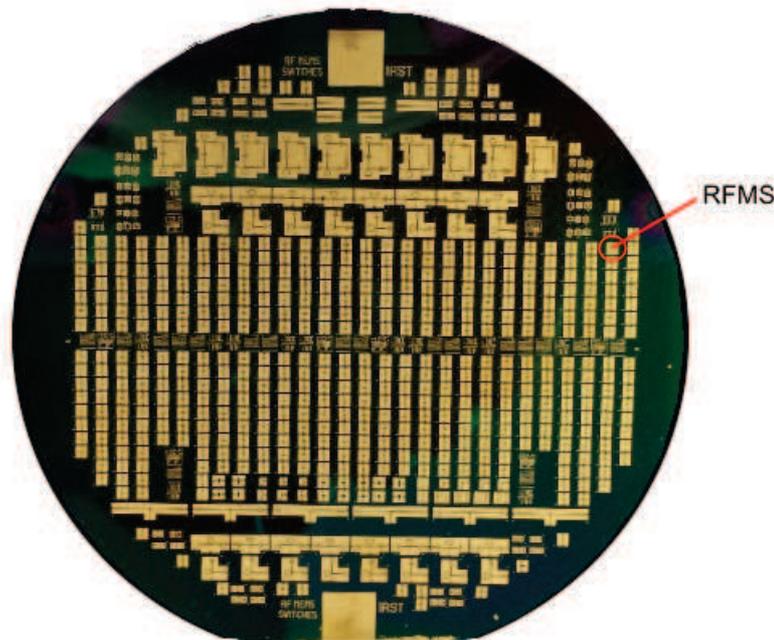


Figura 3.17: Foto del RUN 1 donde se encuentra un *RF MEMS*.

La figura 3.17 muestra una fotografía en vista superior de la oblea del RUN 1⁴ y la ubicación del *RF MEMS shunt* simulado⁵.

3.2.6.3. Resultados de las mediciones y comparación con las simulaciones

Los archivos Touchstone que se extraen de Ansoft HFSS[®] tienen el mismo formato que los datos que se obtienen del VNA, por esta razón es sencillo compararlas.

En la figura 3.18 se ve la simulación sobre el sólido de la distribución del campo eléctrico

⁴Foto tomada en el laboratorio MicroLAB ubicado en el campus Miguelete de la Universidad de San Martín.

⁵Este dispositivo está medido pero la medición no es relevante en este trabajo ni en esta sección, ya que el tema central de la tesis doctoral corresponde al diseño de desplazadores de fase fabricados en el RUN 2.

y como la onda pasa por debajo de la membrana que se encuentra en estado alto o estado *OFF*. En cambio en la figura 3.19 el sólido tiene la membrana baja por lo tanto la señal electromagnética es bloqueada por el elevado valor de capacidad que presenta, estado *ON*.

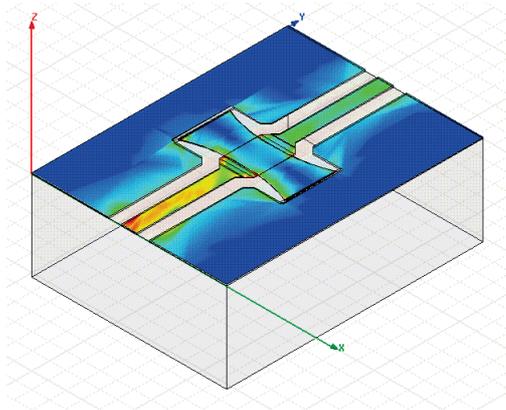


Figura 3.18: Imagen del campo eléctrico \vec{E} en el switch en estado *OFF*.

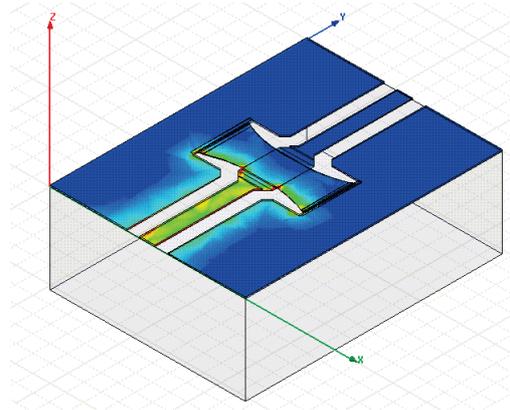


Figura 3.19: Imagen del campo eléctrico \vec{E} en el switch en estado *ON*.

La figura 3.20 muestra el módulo de la transmisión, pérdidas por inserción, *Insertion Loss*, en decibeles (dB) en función de la frecuencia en GHz. La curva roja pertenece a la medición y la curva azul es la simulación. Se puede observar cómo el módulo se va degradando con el aumento de la frecuencia, al igual que en una simple línea de transmisión. Esta imagen corresponde a la figura del sólido en 3D 3.18 ya que la señal pasa de la entrada a la salida sin obstáculos. En la figura 3.21 se ve la aislación, *Isolation*, en decibeles con respecto a la frecuencia. En los resultados del módulo que se muestran se ve con claridad que a una frecuencia de 10 GHz la onda electromagnética se bloquea, S_{21} de -55 dB. La curva azul es la medición y la línea roja es la simulación. Este gráfico representa el modelo planteado en la figura 3.21 donde la señal está bloqueada gracias a que el switch está en estado *ON*, membrana baja.

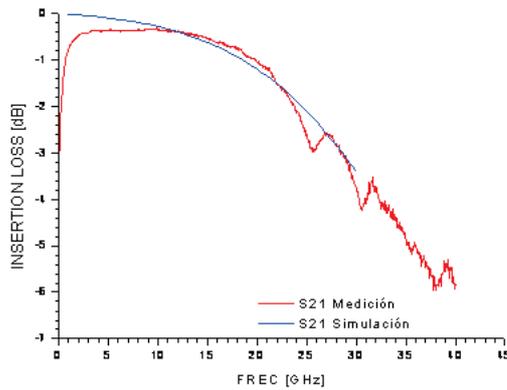


Figura 3.20: Parámetro S_{21} en función de la frecuencia, con el switch en estado *OFF*.

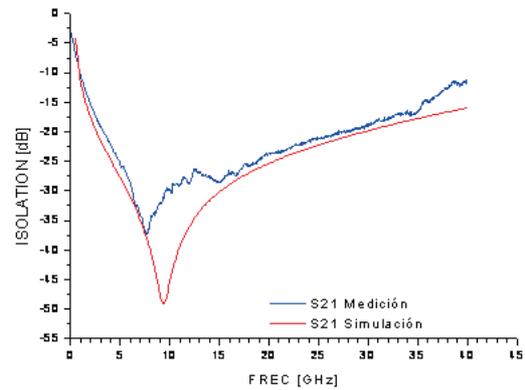


Figura 3.21: Parámetro S_{21} en función de la frecuencia, con el switch en estado *ON*.

Los módulos que por excelencia contienen desplazadores de fase son equipos de transmisión-recepción de Phased Array Antennas[20].

Existen varios tipos de desplazadores de fase de microondas, los mismos se deben construir con elementos de conmutación, si se consideran dos estados, en uno de ellos se obtendrá una fase determinada y, en el otro estado, una fase diferente a la primera. Hay básicamente tres tipos de desfasadores: líneas cargadas, de reflexión y conmutación de líneas.

Para analizar, simular, fabricar, medir y sacar conclusiones se optó para todo este trabajo por desplazadores de fase con tecnología MEMS con $22,5^\circ$ de desplazamiento.

3.3. Desplazador de fase MEMS con líneas cargadas

En la figura 3.22 se puede ver la topología de los desplazadores de fase con líneas cargadas, donde se aprecian las cargas (admitancias en shunt) en los extremos del tramo de la línea de transmisión principal, una línea de transmisión caracterizada por su longitud eléctrica medida en grados, la cual depende de su longitud física, de la topología de la línea y de las características físicas del dieléctrico.

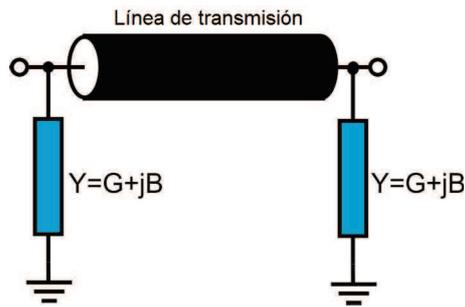


Figura 3.22: Esquema de un desplazador de fase con tramos de líneas de transmisión con carga fija (sin conmutación de fase)

Las especificaciones de diseño típicas para un desplazador de fase tienen tres características funcionales fundamentales: las pérdidas de retorno (*return loss*), las pérdidas de inserción (*insertion loss*), y el desplazamiento de fase requerido. La especificación sobre pérdidas de retorno establece un límite inferior para la calidad de la adaptación de impedancia en los puertos de entrada y salida (normalmente se requieren de -10 dB a -15 dB como mínimo). La especificación sobre las pérdidas de inserción establece un límite superior para las pérdidas que sufre una señal que atraviesa el dispositivo en condiciones de adaptación perfecta, y la mayoría de las aplicaciones establecen un límite superior en el rango de -0,5 dB a -5 dB. Por último la especificación sobre el desplazamiento de fase introducido es la especificación principal para un desplazador de fase, y la mayoría de las aplicaciones pueden aceptar una incertidumbre sobre este valor en el orden de los $\pm 3^\circ$ a $\pm 12^\circ$.

Las especificaciones mencionadas en el párrafo anterior se traducen en términos de parámetros S a especificaciones sobre el módulo de S_{11} y S_{22} en el caso de las pérdidas de retorno, a especificaciones sobre el módulo de S_{21} en el caso de las pérdidas de inserción, y finalmente a especificaciones sobre la fase de S_{21} en el caso del desplazamiento de fase requerido.

El aspecto más relevante es que el circuito debe conmutar entre dos estados de funcionamiento, que generan la diferencia de fase.

A continuación se expresarán las ecuaciones de diseño asociadas a las precedentes especificaciones.

3.3.1. Ecuaciones de diseño

La línea principal, figura 3.22, posee una determinada longitud eléctrica que es representada por $\theta = \beta l$, donde l es la longitud del tramo de línea. A su vez este tramo de línea de transmisión principal del circuito tendrá una impedancia característica, Z_c y, por último, Y_{si} es la admitancia genérica de carga para los dos estados de funcionamiento, $i = 0$ e $i = 1$ [41][42].

$$Y_{si} = G_{si} + jB_{si} \quad (3.4)$$

G_{si} : Conductancia en shunt

B_{si} : Susceptancia en shunt La figura 3.23 esquematiza la formulación propuesta.

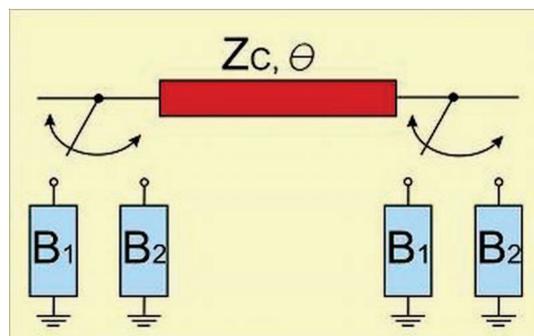


Figura 3.23: Esquema de un desplazador de fase con tramos de líneas de transmisión cargadas, con llaves selectoras y con dos susceptancias eléctricas B_1 y B_2 .

La conmutación de las susceptancias B_1 y B_2 generará el desplazamiento de fase buscado.

El esquema presentado en la figura 3.23 sólo es conceptual, dado que la implementación física del circuito no utiliza “SPDT”⁶ (*Single-Pole Double-Throw*). Las susceptancias

⁶Un SPDT es una llave selectora de una entrada y dos salidas.

B_1 y B_2 simbolizan las susceptancias de los *RF MEMS* en cada uno de sus estados (*ON* u *OFF*).

Resulta fácil analizar el circuito como la cascada de tres bloques que utiliza la matriz transmisión (*ABCD*) de la estructura. Los resultados finales se expresan como parámetros *S* ya que es el formato en que se realizan las mediciones en RF y microondas.

Se toma como hipótesis simplificativa que el tramo de línea de transmisión no tiene pérdidas, tiene una admitancia shunt, un tramo de línea y otra admitancia shunt. Bajo estas condiciones la matriz transmisión total es de la siguiente manera:

$$\theta = \beta l \quad (3.5)$$

$$ABCD_{TOTAL} = \begin{pmatrix} 1 & 0 \\ Y_{si} & 1 \end{pmatrix} \begin{pmatrix} \cos(\theta) & jZ_c \text{sen}(\theta) \\ jY_c \text{sen}(\theta) & \cos(\theta) \end{pmatrix} \begin{pmatrix} 1 & 0 \\ Y_{si} & 1 \end{pmatrix} \quad (3.6)$$

Con $Y_{si} = G_{si} + jB_{si}$, reemplazando esta última expresión en la ecuación D.2 y operando se obtiene:

$$ABCD_{TOTAL} = \begin{pmatrix} \cos(\theta) - B_{si}Z_c \text{sen}(\theta) + jG_{si}Z_c \text{sen}(\theta) \\ 2G_{si}(\cos(\theta) - B_{si}Z_c \text{sen}(\theta)) + jZ_c[2B_{si}Y_c \cos(\theta) + (Y_c^2 + G_{si}^2 - B_{si}^2)\text{sen}(\theta)] \\ jZ_c \text{sen}(\theta) \\ \cos(\theta) - B_{si}Z_c \text{sen}(\theta) + jG_{si} \text{sen}(\theta) \end{pmatrix} \quad (3.7)$$

Por lo tanto los parámetros *A*, *B*, *C* y *D* de la matriz $ABCD_{TOTAL}$ son:

$$A = D = \cos(\theta) - B_{si}Z_c \text{sen}(\theta) + jG_{si} \text{sen}(\theta) \quad (3.8)$$

$$B = jZ_c \text{sen}(\theta) \quad (3.9)$$

$$C = 2G_{si}(\cos(\theta) - B_{si}Z_c\text{sen}(\theta)) + jZ_c[2B_{si}Y_c\cos(\theta) + (Y_c^2 + G_{si}^2 - B_{si}^2)\text{sen}(\theta)] \quad (3.10)$$

Si se considera $i = 0$ e $i = 1$ se tiene un desplazador de fase de un bit.

La matriz $ABCD_{TOTAL}$ cumple con las condiciones propias de un circuito pasivo, recíproco y simétrico, esto se justifica con la igualdad del parámetro A con el parámetro D .

Con la matriz obtenida se pueden calcular los elementos de la matriz S empleando tablas de conversión (se consideró el circuito parte de un sistema con $Z_0 = 50 \Omega$), ver apéndice 1 A. Además $2A = A + D$.

$$S_{21} = \frac{1}{\cos(\theta) - Z_c B \text{sen}(\theta) + j \left(Z_0 B \cos(\theta) + \frac{Z_c Z_0}{2} \text{sen}(\theta) (Y_0^2 + Y_c^2 - B^2) \right)} \quad (3.11)$$

Si $|S_{21(i)}| = 1$ (son 0dB ideales de pérdidas de inserción) la fase del parámetro de transferencia se calcula a partir de:

$$S_{21(i)} = \frac{1}{\cos(\theta) - B_{si}Z_c\text{sen}(\theta) + jZ_cY_0\text{sen}(\theta)} \quad (3.12)$$

$$\phi_{21(i)} = -\text{arctg} \frac{Z_c Y_0 \text{sen}(\theta)}{\cos(\theta) - B_{si} Z_c \text{sen}(\theta)} \quad (3.13)$$

La expresión 3.13 muestra la fase de todo el desplazador de fase. Lo que se quiere encontrar es la susceptancia B_{si} . La longitud eléctrica de la línea de transmisión principal es de 90° , o $\pi/2$. Despejando:

$$B_{si} = -Y_0 \cotg(\phi_{21}^i) \quad (3.14)$$

La diferencia de fase es la resta de las fases del parámetros S_{21} entre los dos estados de i

$$\Delta\phi = \phi_{21}^2 - \phi_{21}^1 \quad (3.15)$$

Las susceptancias serán:

$$B_{s1} = Y_0 \cot g(\phi_{21}^1) \quad (3.16)$$

$$B_{s2} = Y_0 \cot g(\phi_{21}^2) \quad (3.17)$$

Para tener un mayor ancho de banda $B_{s1}^1 = -B_{s1}^2$.

Mientras tanto, la susceptancia en una línea de transmisión[15] en cortocircuito es:

$$\Im(Y_{IN}) = -Y_s \cot g(\beta l) \quad (3.18)$$

Siendo Y_s la admitancia característica del stub.

Operando entre las ecuaciones 3.15, 3.16, 3.17 y para el mayor ancho de banda se llega a:

$$\phi_{21}^1 = -\phi_{21}^2 \pm n\pi \quad (3.19)$$

Consecuentemente:

$$\phi_{21}^1 = \frac{\pi}{2} - \frac{\Delta\phi}{2} \quad (3.20)$$

$$\phi_{21}^2 = \frac{\pi}{2} + \frac{\Delta\phi}{2} \quad (3.21)$$

La relación que existe entre las susceptancias y la fase es:

$$\begin{cases} B_{si} = Y_0 \cot g(\phi_{21}^i) \\ B_{si} = Y_0 \cot g(\beta l) \end{cases} \quad (3.22)$$

Lo que se desprende de este original análisis es que se debe contar con dos susceptancias. Estas susceptancias se proponen generar con dos tramos de líneas de transmisión

(similares a dos stub) separados por un *RF MEMS*. El *RF MEMS* actuado posee una capacidad tan grande que genera que la susceptancia capacitiva se comporte como una carga inductiva (da un vuelta completa en el diagrama de Smith), por lo cual el switch estará conmutando dos largos diferentes entre dos líneas de transmisión, y esto generará el desplazamiento de fase.

Cada uno de estos stubs tendrá un ángulo eléctrico (θ_n), siendo $n = 1$ y $n = 2$. Estos ángulos de diseño asociados a las precedentes especificaciones permiten calcular longitudes físicas, (Resultan así las variables de diseño *LIN* y *LOUT*). *LIN* es la longitud del stub que va desde el tramo de la línea principal al elemento de conmutación ubicado sobre el mismo stub, y *LOUT* es la longitud del stub que va desde el elemento de conmutación al cortocircuito del stub con la tierra de la estructura CPW. Lo explicado puede verse en la figura 3.24.

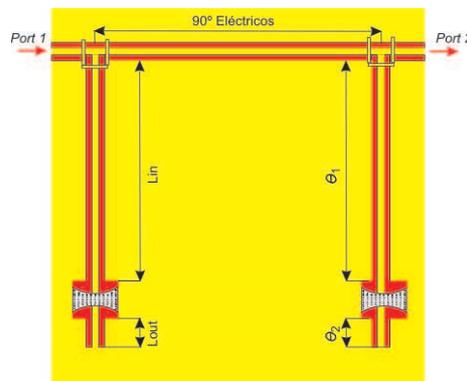


Figura 3.24: Topología elegida para desplazadores de fase con líneas cargadas con la línea de transmisión principal, los stubs y los *RF MEMS shunt* como elementos conmutadores.

La fase cuando el switch está activo (el switch introduce un corto circuito a tierra, en este caso) sera:

$$\theta_1 = \beta LIN \quad (3.23)$$

Y, en cambio, cuando el switch esta inactivo se tiene:

$$\theta_2 = \beta(LIN + LOUT) \quad (3.24)$$

Para hallar los valores de las longitudes físicas de los stubs se deben encontrar los ángulos de las longitudes eléctricas de cada tramo de dichos stubs. Como consecuencia de las expresiones 3.23 y 3.24 se llega a:

$$\theta_l = \beta LIN = \frac{\pi}{2} - \frac{\Delta\phi}{2} \quad (3.25)$$

$$\theta_2 = \beta(LIN + LOUT) = \frac{\pi}{2} + \frac{\Delta\phi}{2} \quad (3.26)$$

3.3.1.1. Ecuaciones generales para todos los desplazamientos

Antes de enfocarnos en cada desplazamiento en particular se definirán algunas magnitudes comunes para todos los desfases del desplazador de fase MEMS con líneas cargadas.

Como la frecuencia de operación es de 8,25 GHz (banda X), entonces

$$\lambda = \frac{c}{f} = \frac{299792458 \text{ m/s}}{8,25 \text{ GHz}} = 36,3384 \text{ mm} \quad (3.27)$$

El sustrato es Si de alta resistividad donde $\epsilon_r = 13,3^7$ por lo tanto (más adelante se pondrá en duda este valor).

$$\epsilon_{eff} \simeq 6,75 \quad (3.28)$$

$$\beta_{CPW} = \frac{2\pi}{\lambda} \sqrt{\epsilon_{eff}} = \frac{360^\circ}{36,3384 \text{ mm}} \sqrt{6,75} = 25,7387^\circ/\text{mm} \quad (3.29)$$

Por último se tomará una impedancia característica de 50 Ω , entonces

⁷Este valor de permitividad relativa es el que figura en la hoja de datos de proceso.

$$Z_0 = 50 \Omega \Rightarrow Y_0 = \frac{1}{50\Omega} = 20 \text{ mS} \quad (3.30)$$

Antes de evocarse a calcular las dimensiones de cada desplazador de fase, es menester indicar que los valores analíticos de cada uno de los dispositivos son aproximados, serán el punto de partida para ajustar estos valores con software de simulación, primero con circuitos esquemáticos que utilizan modelos concentrados, luego con simulaciones electromagnéticas de algunos bloques simulados con *HFSS*[®], y por último, con la simulación 3D del circuito completo 3D con *HFSS*[®].

3.3.1.2. Desplazador de fase de $5,625^\circ$

Se comienza con el desplazamiento deseado

$$\Delta\phi = 5,625^\circ \quad (3.31)$$

Ahora se debe calcular el valor del ángulo de la longitud eléctrica (θ_1)

$$\theta_1 = \theta - \left(\frac{\Delta\phi}{2}\right) = 90^\circ - 2,8125^\circ \quad (3.32)$$

$$\theta_1 = 87,1875^\circ \quad (3.33)$$

Usando la expresión 3.23

$$\theta_1 = \beta LIN \Rightarrow LIN = \frac{\theta_1}{\beta} = \frac{87,1875^\circ}{25,7387^\circ/mm} \quad (3.34)$$

$$LIN = 3,3874 \text{ mm} = 3387,4 \mu\text{m} \quad (3.35)$$

Se debe calcular el valor de LOUT. Con este propósito se halla primero θ_2

$$\theta_2 = \theta + \left(\frac{\Delta\phi}{2} \right) = 90^\circ + 2,8125 \quad (3.36)$$

$$\theta_2 = 92,8125^\circ \quad (3.37)$$

$$\theta_1 + \theta_2 = \beta(LIN + LOUT) \Rightarrow LOUT = \frac{\theta_1 + \theta_2}{\beta} - LIN = \frac{92,8125, 1875^\circ}{25,7387^\circ/mm} - 3,3874 \text{ mm} \quad (3.38)$$

$$LOUT = 0,218542 \text{ mm} = 218,542 \mu m \quad (3.39)$$

3.3.1.3. Desplazador de fase de $11,25^\circ$

Nuevamente se parte del nuevo desplazamiento deseado

$$\Delta\phi = 11,25^\circ \quad (3.40)$$

Ahora se debe calcular el valor del ángulo de la longitud eléctrica (θ_1)

$$\theta_1 = \theta - \left(\frac{\Delta\phi}{2} \right) = 90^\circ - 5,625^\circ \quad (3.41)$$

$$\theta_1 = 84,375^\circ \quad (3.42)$$

Usando la expresión 3.23

$$\theta_1 = \beta LIN \Rightarrow LIN = \frac{\theta_1}{\beta} = \frac{84,375^\circ}{25,7387^\circ/mm} \quad (3.43)$$

$$LIN = 3,278129 \text{ mm} = 3278,129 \mu m \quad (3.44)$$

Se debe calcular el valor de L_{OUT} . Con este propósito se halla θ_2

$$\theta_2 = \theta + \left(\frac{\Delta\phi}{2}\right) = 90^\circ + 5,625 \quad (3.45)$$

$$\theta_2 = 95,625^\circ \quad (3.46)$$

$$\theta_1 + \theta_2 = \beta(LIN + L_{OUT}) \Rightarrow L_{OUT} = \frac{\theta_1 + \theta_2}{\beta} - LIN = \frac{95,625^\circ}{25,7387^\circ/mm} - 3,278129 \text{ mm} \quad (3.47)$$

$$L_{OUT} = 0,4270839 \text{ mm} = 437,0839 \mu m \quad (3.48)$$

3.3.1.4. Desplazador de fase de $22,5^\circ$

Se parte del otro desplazamiento deseado

$$\Delta\phi = 22,5^\circ \quad (3.49)$$

Ahora se debe calcular el valor del ángulo de la longitud eléctrica (θ_1)

$$\theta_1 = \theta - \left(\frac{\Delta\phi}{2}\right) = 90^\circ - 11,25^\circ \quad (3.50)$$

$$\theta_1 = 78,75^\circ \quad (3.51)$$

Usando la expresión 3.23

$$\theta_1 = \beta LIN \Rightarrow LIN = \frac{\theta_1}{\beta} = \frac{78,75^\circ}{25,7387^\circ/mm} \quad (3.52)$$

$$\boxed{LIN = 3,05958 \text{ mm} = 3059,58 \mu\text{m}} \quad (3.53)$$

Se debe calcular el valor de LOUT. Con este propósito se halla θ_2

$$\theta_2 = \theta + \left(\frac{\Delta\phi}{2} \right) = 90^\circ + 11,25 \quad (3.54)$$

$$\boxed{\theta_2 = 101,25^\circ} \quad (3.55)$$

$$\theta_1 + \theta_2 = \beta(LIN + LOUT) \Rightarrow LOUT = \frac{\theta_1 + \theta_2}{\beta} - LIN = \frac{101,25^\circ}{25,7387^\circ/\text{mm}} - 3,05958 \text{ mm} \quad (3.56)$$

$$\boxed{LOUT = 0,8741679 \text{ mm} = 874,1679 \mu\text{m}} \quad (3.57)$$

Se repite el procedimiento para encontrar LIN Y LOUT para 45° .

En la tabla 3.4 se puede ver cada desplazamiento calculado analíticamente de los dispositivos con los valores de LIN y LOUT.

$\Delta\phi$	LIN	LOUT
5, 625°	3387,4 μm	218,542 μm
11, 25°	3278,13 μm	437,0839 μm
22, 5°	3059,58 μm	874,1679 μm
45°	2622,5 μm	1748,3359 μm

Tabla 3.4: Resumen de los valores de los largos físicos dd LIN y LOUT, desde la línea principal al *RF MEMS* y del *RF MEMS* hasta el cortocircuito, calculados analíticamente, a partir de los desplazamientos deseados.

3.3.2. Simulación

Para verificar los resultados analíticos de este diseño se decidió enfocar toda la simulación en un desplazador de fase con líneas cargadas que desplace 22, 5°. Lo resuelto para 22, 5° será extensivo para otros desplazamientos.

El proceso iterativo de diseño incluye tres instancias de simulación. Estas instancias de simulación sirven para refinar el valor las variables de diseño (LIN y LOUT), cuyo valor inicial es obtenido de los cálculos analíticos, hasta obtener valores finales que garanticen las prestaciones deseadas con un grado de incertidumbre razonable.

Las simulaciones constan de tres aproximaciones, las dos primeras se hicieron con un simulador de circuitos a nivel esquemático, AWR[®], y la última se realizó con un software electromagnético de 3D, Ansoft HFSS[®]. La primera aproximación se hizo a parámetros concentrados y como conmutador de *RF MEMS* se utilizó un modelo esquemático a parámetros concentrados. El modelo del *RF MEMS* se incluyó en un subcircuito dentro de la red. La segunda instancia de simulación consistió en modelar el switch usando archivos Touchstone s2p de parámetros *S* de los *RF MEMS* en ambos estados, *ON* y *OFF*, realizados con HFSS. Estos archivos se colocaron como subcircuitos de AWR. La tercera instancia se hizo en Ansoft HFSS[®]. Los parámetros LIN y LOUT que fueron calculados

analíticamente sirven como valores de entrada en la simulación de primera instancia, luego debieron ajustarse. A medida que se avanzaba con el refinamiento de los resultados, los valores de salida de cada instancia se utilizaron como valores de inicio para la próxima instancia. Los próximos valores de LIN y de LOUT, extraídos de la primera instancia, AWR, fueron los parámetros de entrada de la segunda instancia donde fueron reajustados, por último los parámetros de LIN y LOUT extraídos de la segunda instancia se ingresaron para la simulación en Ansoft HFSS[®], nuevamente ajustados. Todos los ajustes se dieron para conseguir los 22,5° de desplazamiento.

Con el afán de aprovechar mejor el área de la oblea se hicieron curvas en los stub de la topología de de la figura 3.24. El sólido con los stub doblados es la que se simuló en la tercera instancia con Ansoft HFSS[®]. En la tercera instancia se simuló con HFSS el sólido con los stubs doblados, esta simulación es la que debe contrastarse con la medición.

Resumiendo, las instancias de simulación fueron:

1. Primera instancia: Simulación a parámetros concentrados con el modelo del *RF MEMS* con parámetros concentrados incluidos como un subcircuito de toda la red.
2. Segunda instancia: Simulación a parámetros concentrados con el modelo de los *RF MEMS* simulados con el simulador electromagnético incluidos como un subcircuito de la red en AWR.
3. Tercera instancia: Simulación electromagnética 3D del layout final completo.

3.3.2.1. Primera instancia de simulación

Como ya se indicó anteriormente la primera instancia de simulación se realizó con un programa de esquemáticos del tipo “*spice*”⁸. El programa se llama AWR. El dato es el desplazamiento de fase, los parámetros de entrada que se deberán ajustar para que el desplazamiento sea el correcto son LIN y LOUT. LIN es la distancia del stub que va desde la línea principal del dispositivo al elemento de conmutación, *RF MEMS shunt*, y LOUT

⁸Un simulados spice es un estándar internacional cuyo objetivo es simular circuitos electrónicos analógicos compuestos por resistencias, condensadores, diodos, transistores, etc.

son los tramos de las líneas de transmisión de cada stub que va desde desde el conmutador de RF hasta la tierra del dispositivo. Ver figura 3.24.

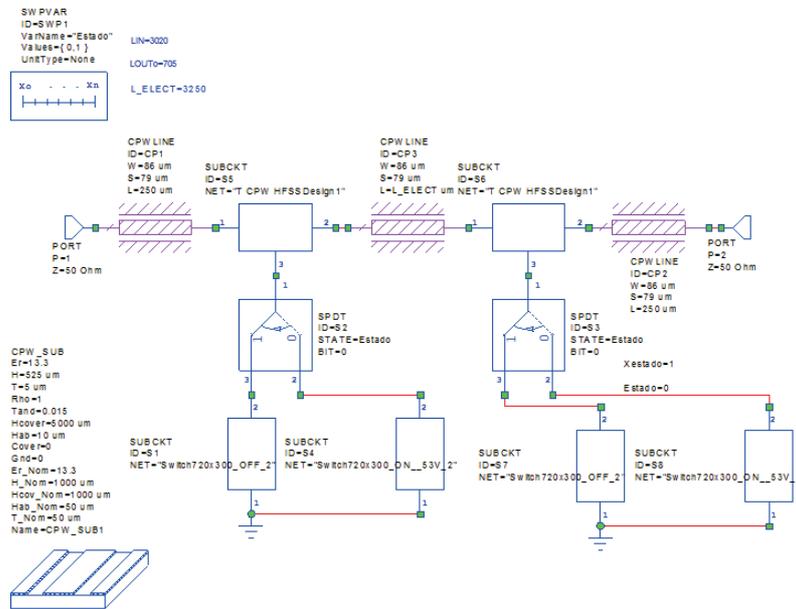


Figura 3.25: Circuito de todo el desplazador de fase con AWR[®] con subcircuito del *RF MEMS* realizado con el modelo del *RF MEMS* a parámetros concentrados.

La figura 3.25 permite ver el circuito de todo el desplazador de fase con las líneas CPW y la información que define las propiedades del correspondiente sustrato perteneciente a las líneas. Los *RF MEMS shunt* fueron simulados con el modelo del *RF MEMS* realizado con parámetros concentrados.

Si se observa el desplazador de fase con líneas cargadas de la figura 3.24 se puede ver que hay elementos para los que AWR no ofrece un modelo de librería en AWR[®]. Estos bloques son los *RF MEMS* y las *T* que forman la línea principal con los stub. Para poder incluir el *RF MEMS* en la simulación es necesario construir un modelo formando un *subcircuito*, con líneas CPW, un resistor, un inductor y un capacitor variable (con dos capacitancias, de 150 fF y de 14,3 pF), las capacidades correspondientes a la posición de la membrana, en estado *OFF* y *ON* respectivamente.

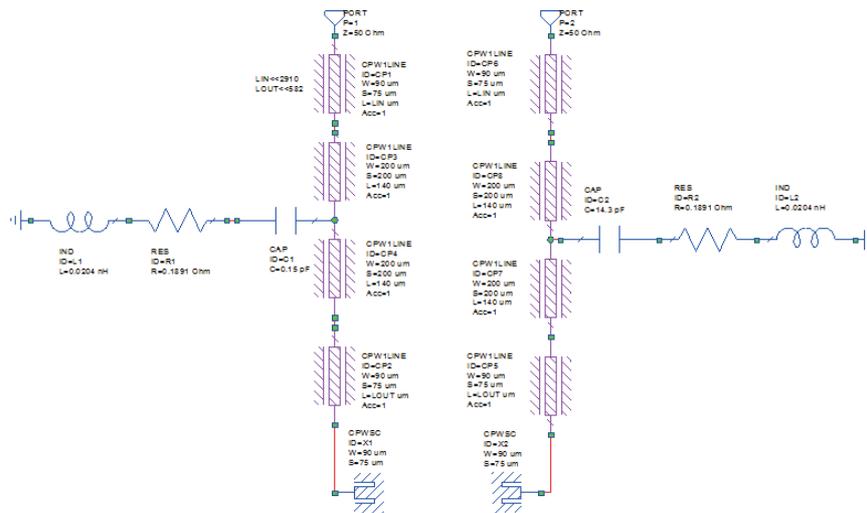


Figura 3.26: Modelo de los *RF MEMS shunt* a parámetros concentrados para simular como subcircuito con AWR®.

En figura 3.26 se pueden ver los conmutadores *RF MEMS shunt* en parámetros concentrados, con un tramo de línea de transmisión en paralelo con un resistor, un inductor y un capacitor variable, que representa la capacidad de la membrana del plano de tierra, y depende de la altura de la membrana. Se puede ver que existen dos tramos en la entrada de cada desplazador de fase, el primer tramo corresponde a LIN, el segundo tramo, antes de los componentes en paralelo, corresponde al *RF MEMS shunt*. Lo mismo ocurre con las dos líneas de transmisión inferiores, la primera corresponde al conmutador *MEMS* y la última corresponde a LOUT.

A la izquierda de la figura está el *RF MEMS* en estado OFF y el circuito de la derecha es modelo del *RF MEMS* en estado ON.

En la figura 3.25, se colocaron como cargas los modelos de parámetros concentrados de los *RF MEMS*, estos modelos poseen las susceptancias calculadas en forma analítica, que correspondiera para un desplazamiento de fase de $22,5^\circ$. La conmutación de las susceptancias se realiza con un interruptor SPDT ideal, el control de este conmutador se realiza con la variable *Xestado*. La variable *Xestado* toma los valores 0 y 1, dependiendo de que carga se quiera conectar, el conmutador en estado ON o en estado OFF. La diferencia entre los dos estados da el desplazamiento de fase deseado.

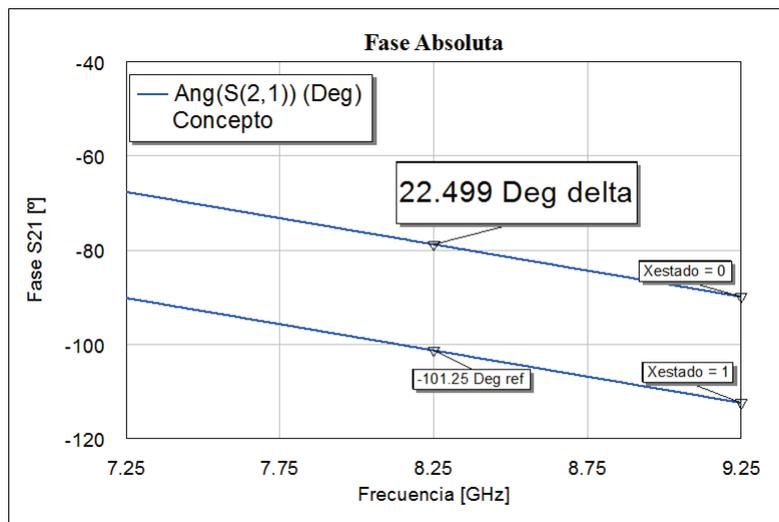


Figura 3.27: Resultado del circuito de la figura 3.28 a parámetros concentrados de un desplazador de fase con tramos de líneas de transmisión de $22,5^\circ$ simulado con AWR[®].

En la figura 3.27 puede verse un gráfico de la fase del parámetro transmisión, S_{21} en función de la frecuencia. El valor resaltado es de $22,499^\circ$, en la frecuencia de interés.

Es interesante notar cómo a medida que se realizan simulaciones más complejas cambian los valores de LIN y LOUT. LIN mide $3020 \mu\text{m}$ y LOUT mide $705 \mu\text{m}$, mientras que en las cuentas analíticas LIN medía $3059 \mu\text{m}$ y LOUT medía $874,17 \mu\text{m}$. Los valores de LIN y LOUT hallados en la primera instancia difieren de los valores encontrados analíticamente. Esa discrepancia se debe fundamentalmente a que los cálculos analíticos asumen conmutadores ideales y no tienen en cuenta el efecto de los elementos parásitos presentes en los switches reales.

3.3.2.2. Segunda instancia de simulación

En la siguiente instancia se pretende refinar más los valores de LIN y de LOUT del modelo, se ve en la primera instancia que con los valores de $\text{LIN}=3020 \mu\text{m}$ y $\text{LOUT}=874,17 \mu\text{m}$ se logra el desplazamiento de $22,5^\circ$. Esta simulación aproxima las membranas de los

RF MEMS shunt usando modelos de parámetros concentrados. En esta instancia los sub-circuitos tomados como modelos se reemplazarán por simulaciones de parámetros S de un simulador electromagnético de elementos finitos de una estructura en 3D.

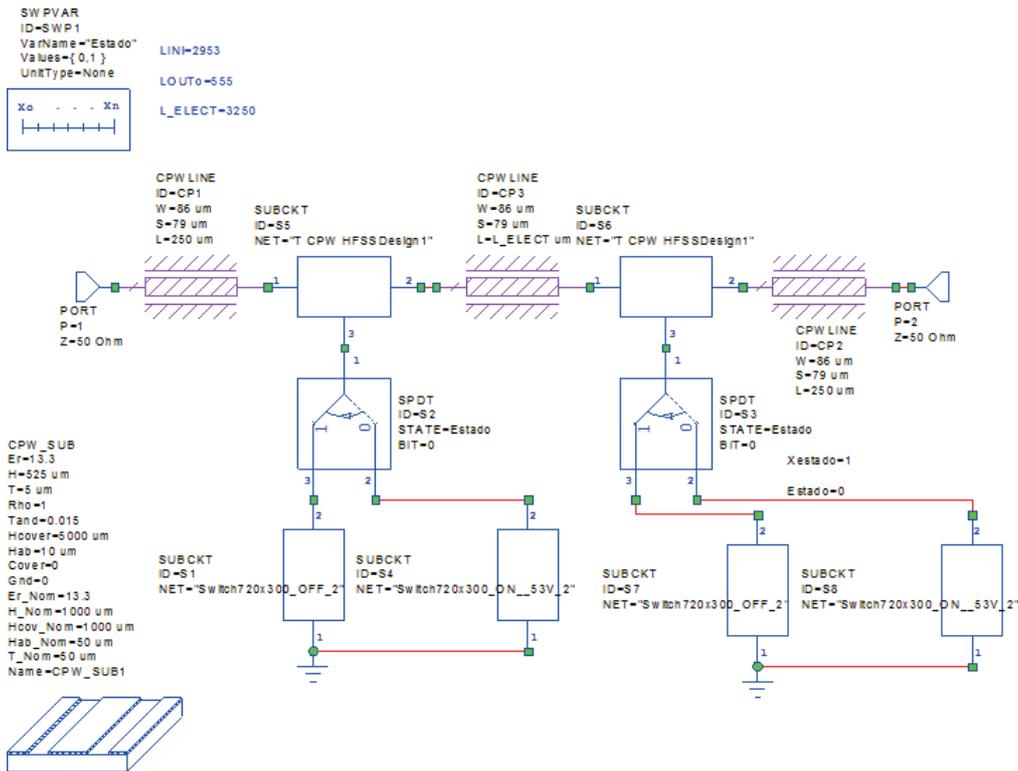


Figura 3.28: Circuito de todo el desplazador de fase con AWR® con subcircuitos obtenidos con Ansoft HFSS®.

Los resultados de este circuito en estado OFF, membrana alta, y ON, membrana baja, se consiguieron tomando como subcircuito el sólido de la figura 3.29.

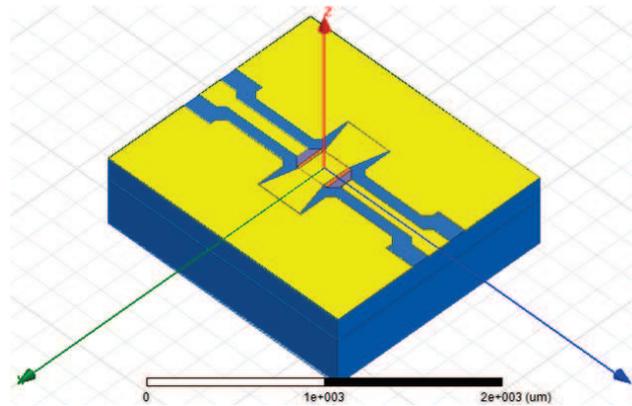


Figura 3.29: Imagen del sólido del *RF MEMS shunt* para ser simulado con Ansoft HFSS®.

En esta segunda instancia de simulación, LIN fue de $2953 \mu\text{m}$ y LOUT tuvo un largo de $555 \mu\text{m}$ para conseguir la diferencia de fase requerida. Si bien en la primera instancia de simulación se obtuvieron valores de LIN y de LOUT diferentes de los valores calculados analíticamente, la dispersión no fue tanta como cuando se insertó como subcircuito el modelo del *RF MEMS* en el simulador electromagnético. En la tercera instancia se podrá ver por qué los valores son más exactos con el simulador electromagnético.

3.3.2.3. Tercera instancia de simulación

La tercera instancia de simulación corresponde a la simulación electromagnética. Los resultados de las simulaciones electromagnéticas son los más cercanos a la realidad y son útiles no sólo en el proceso de diseño de componentes de RF y microondas sino que también sirven como modelo para aplicaciones de orden superior utilizados en el diseño de sistemas complejos como en *Phased Array Antennas* [20]. A diferencia de la simulación en AWR, las simulaciones electromagnéticas permiten incluir efectos de acoplamiento, pérdidas por modos de propagación espurios y los puertos tienen la posibilidad de que la onda esté polarizada en modo par [43], además de brindar la opción de colocar deembedding de los waveports. La principal ventaja que posee este tipo de software es resolver problemas de discontinuidades de una línea de transmisión. Además al aire se le puede colocar la condición de borde entre otras cosas es radiactivo por efectos de dispersión de la señal de RF. El método de elementos finitos genera una malla en el volumen del cuerpo del

dispositivo. Esta se genera automáticamente y generalmente consta de miles (e incluso centenares de miles) de puntos. La información sobre las propiedades del material y otras características del problema se almacena junto con la información que describe la malla. La energía electromagnética se reasigna a los puntos de la malla. A los nodos de la malla se les asigna una densidad por todo el material dependiendo del nivel de campo eléctrico. Las regiones que recibirán gran cantidad de variación de ondas electromagnéticas tienen normalmente una mayor densidad de nodos (densidad de malla) que aquellos que experimentan poco o ninguno. Los puntos de interés consisten en esquinas abruptas, detalles complejos, y pequeñas áreas.

En el ejemplo de Ansoft HFSS[®] la malla se genera automáticamente y realiza un remallado si la simulación no converge. Es por este motivo que la malla debajo de la membrana es excesivamente grande. Cerca de los nodos se encuentran los puntos de Gauss que son los lugares donde se resuelven las ecuaciones de Maxwell. Los puntos de Gauss se colocan automáticamente sobre elementos donde la variación de las propiedades electromagnéticas son importantes. En la figura 3.30 se puede ver la malla en una parte del desplazador de fase.

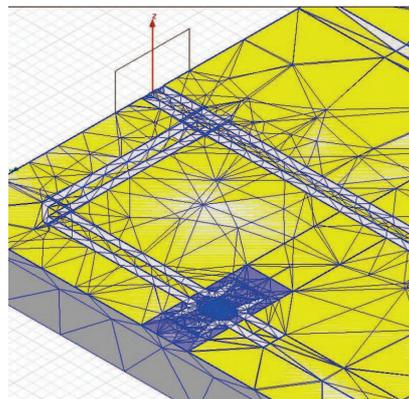


Figura 3.30: Malla de una parte del dispositivo.

Así como las simulaciones son más precisas con el simulador electromagnético demoran también varias horas, dependiendo de la complejidad del sólido a simular, es por eso que en las dos primeras instancias se utilizó el simulador de esquemáticos. Para disminuir las

demoras excesivas algunos de los softwares electromagnéticos cuentan con la posibilidad de simular con el método de los momentos desarrollado por Roger Harrington[44]. En este método no se malla todo el volumen sino sólo las caras de los sólidos en 3D.

Los resultados de la tercera instancia de simulación con Ansoft HFSS® se consiguieron ajustando LIN y LOUT. Los valores de LIN y de LOUT finales fueron

$$LIN = 2917 \mu m \tag{3.58}$$

$$LOUT = 571 \mu m \tag{3.59}$$

Con estos valores de LIN y LOUT la diferencia fase de directamente de HFSS es la mostrada en la figura 3.31.

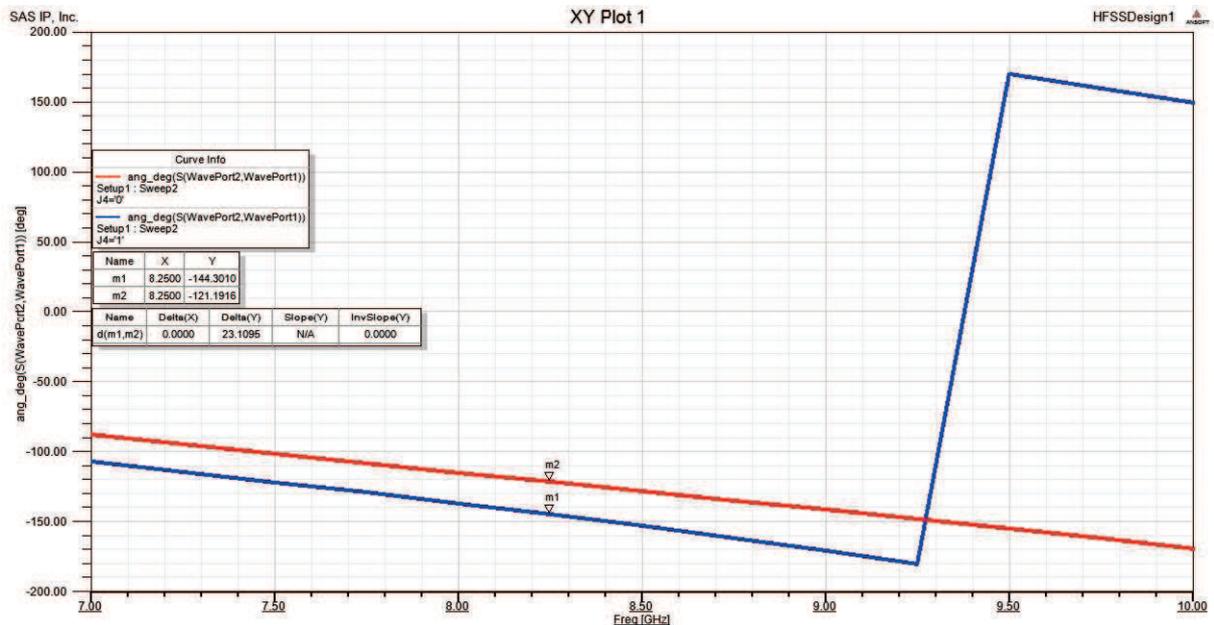


Figura 3.31: Desplazamiento de fase, con estado OFF y estado ON, de 22,5° realizado en Ansoft HFSS®.

El barrido se hizo estrecho porque se evaluó sólo en 8,25GHz. La línea azul corresponde a la estructura en estado OFF y la línea roja corresponde al dispositivo en estado

ON. Con las condiciones de las longitudes de LIN y LOU_T la diferencia de fases fue de 23° . Como se ve en la figura 3.31 la diferencia de fase es de 23° , por lo tanto el error es de un $0,5^\circ$, este error resulta aceptable para la vasta mayoría de estas aplicaciones.

A continuación se muestra una tabla con los valores de las variables LIN y LOU_T para conseguir un desplazamiento de fase de $22,5^\circ$.

	LIN	LOU _T
Analítico	3059 μm	874,17 μm
Primera instancia	3020 μm	705 μm
Segunda instancia	2953 μm	555 μm
Tercera instancia	2917 μm	571 μm

Tabla 3.5: Resumen de los resultados de las instancias de simulación de los valores de los largos físicos de los stub, LIN y LOU_T, para un desplazamiento de $22,5^\circ$

3.3.3. Fabricación del dispositivo MEMS

Como se anticipó en el marco teórico, en la sección técnicas de microfabricación, las mismas son un hito muy importante en los dispositivos de todo tipo, pero son complicadas y costosas cuando se desea miniaturizar. Esto se realiza no sólo para ahorrar energía, peso y volumen, sino que en algunos dispositivos, como en el caso de los MEMS, las cosas se comportan de manera diferente a los mismos componentes en la escala macro que nos rodea. Reducir al mínimo las dimensiones de los componentes y los circuitos crea la necesidad de tener alta precisión en las técnicas de microfabricación. Esto conlleva la necesidad de un estricto control de las variables del proceso. Este control hace necesario cuantificar la incertidumbre sobre un circuito especificado. Debe conocerse el proceso para poder diseñar. Las muestras y circuitos estudiados en este trabajo fueron todos hechos con un mismo proceso de fabricación. Sin entrar en detalle podemos expresar que el proceso de fabricación es una sucesión de deposiciones físicas y químicas de capas de materiales conductores y dieléctricos y de remociones selectivas de algunos de estos materiales para

formar estructuras en 3D.

Antes de hacer la deposición de materiales debe hacerse el diseño del dispositivo a fabricar. El diseño consta de dos partes, del proceso de fabricación, que tiene la Foundry, y de las máscaras específicas que hace el diseñador en base al proceso específico.

El proceso FBK posee 120 pasos de proceso y 7 máscaras litográficas, no es el objeto de esta tesis describir estos pasos. Las reglas de diseño y los límites de proceso se tuvieron en cuenta para diseñar las máscaras.

La membrana posee agujeros que tienen el fin de quitar la resina que está debajo de la membrana. Estos agujeros son realizados con un bombardeo de iones, por eso la membrana queda tensionada como para volver al estado *OFF* cuando la tensión electroestática no es suficientemente alta para que el estado *ON* se mantenga. Cuando la tensión aplicada es inferior a la tensión de lift-off la membrana se eleva por restitución elástica, pasando el conmutador al estado *OFF*. La membrana no debe romperse ni colapsar cuando se actúan las membranas de los *RF MEMS*, por este motivo se coloca finalmente una capa de oro para fortalecer los anclajes de la membrana con el resto de la estructura. Esta máscara tiene la utilidad de darle un buen soporte a los anclajes de la membrana de los *RF MEMS shunt*, en la figura 3.32 se puede ver una vista superficial de la máscara mencionada.

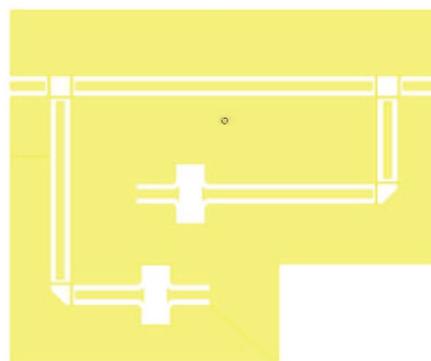
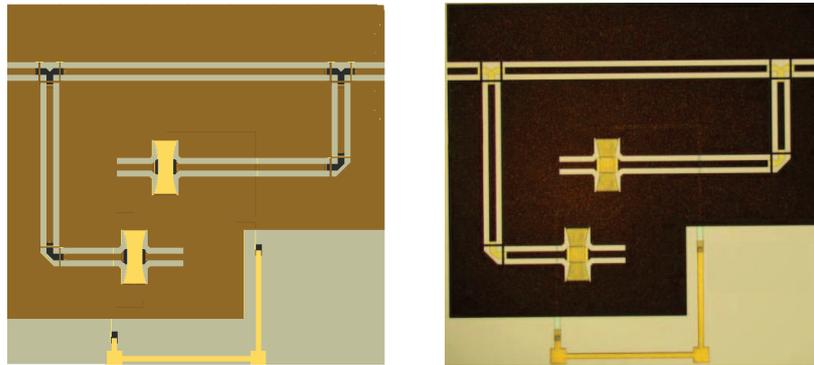


Figura 3.32: Vista superior de la capa CPW de proceso del RUN 2 realizado por FBK, Italia.

Para verificar si el proceso se comporta como se esperaba se realizaron las máscaras en el programa COVENTOR, habiendo cargado el proceso simplificado en el editor de procesos que posee dicho software.



(a) Imagen del desplazador de fase simulado.

(b) Fotografía del desplazador de fase fabricado.

Figura 3.33: Vista superficial del desplazador de fase MEMS con líneas cargadas.

En la figura 3.33a se ve una vista superficial sobre todas las máscaras diseñadas con COVENTOR con el proceso de fabricación simplificado de FBK cargado en el editor de proceso del programa. En la figura 3.33b se muestra la fotografía del desplazador de fase con líneas cargadas de $22,5^\circ$ fabricado por FBK. En estas vistas superiores se pueden ver los stub curvos, las líneas de transmisión principales y los *RF MEMS*. Las figuras 3.33a y 3.33b ponen de manifiesto la verificación de que, como las imágenes son iguales, el dispositivo se fabricó con la fidelidad que se necesita para diseñar con las técnicas utilizadas en este trabajo. La amplia correlación entre las máscaras enviadas y el proceso terminado nos da la información de que las máscaras enviadas cumplieron con las expectativas y que el diseño tiene un error inferior a $1 \mu\text{m}$.

La figura 3.33 muestra la comparación entre la simulación de la fabricación, a partir de las máscaras diseñadas, y el dispositivo terminado.

3.3.4. Análisis de sensibilidad propuesta

El método de Taguchi[45][46] es utilizado para mejorar el rendimiento de fabricación en muchas áreas. Este método se basa en la realización de un pequeño número de experimentos simulados (SDOE, Statistical Design Of Experiment) en los cuales se varía ligeramente el valor de los elementos de un circuito ($\pm 10\%$) representando posibles errores de modelado de los mismos. El análisis de sensibilidad que se propone en esta tesis toma las ideas de Taguchi pero las aplica sólo a las partes de los modelos equivalentes para las cuales no se pueden modelar los efectos de los parámetros de proceso. Por ejemplo, en el caso de un componente formado por líneas de transmisión y bobinas, es fácil modelar el efecto que parámetros de proceso como la constante dieléctrica del sustrato (ϵ_r) tienen sobre la línea pero es más difícil encontrar la relación directa entre el valor de la inductancia de las bobinas y el valor de ϵ_r . En el caso de este ejemplo lo que se propone es aplicar el método de Taguchi a las bobinas y realizar el análisis de sensibilidad tradicional utilizando los parámetros de proceso (ϵ_r) para las líneas.

3.3.4.1. Elementos sensibles en los desplazadores de fase MEMS

Ya se pudo observar que el diseño de las máscaras del dispositivo se traduce en su equivalente fabricado con mínimos errores y dentro de una tolerancia aceptable. Para realizar el análisis de sensibilidad es útil tener una idea de como afectan los parámetros de proceso al circuito. Como el desplazador de fase MEMS de líneas cargadas posee dos tipos fundamentales de componentes, se pueden estudiar ambos elementos por separado. Los componentes en cuestión son, la línea de transmisión CPW y los *RF MEMS shunt*. Ambos elementos fueron fabricados y medidos por separado para poder estimar la magnitud del impacto de la variación de los parámetros de proceso sobre la respuesta de los mismos. Comparando los resultados de las mediciones con las simulaciones fue posible constatar cuánto difieren las respuestas de las muestras medidas y las simuladas utilizando los parámetros nominales de proceso. Para comparar correctamente las mediciones con las simulaciones electromagnéticas es necesario que los planos de referencia sean los mismos en ambos casos. Para la simulación es sencillo pues la posición de los planos de

referencia la fijan los puertos, que se ubican en los límites físicos de los dispositivos. En cambio en el caso de la medición para llevar los planos de referencia a la misma sección que los de las simulaciones es necesario remover, mediante la calibración, los cables del instrumento y los conectores del dispositivo. Para hacer esto se debe hacer una calibración *TRL* (Through-Reflect-Line)[47].

3.3.4.1.1 Sensibilidad de líneas de transmisión a los parámetros de proceso

Las líneas de transmisión CPW son vitales para este tipo de desplazador de fase, las mismas se encuentran en los accesos, entrada y salida de la señal de RF, están presentes en los stub que forman parte de LIN y de LOUT, están en las T que forma la bifurcación de los stub con la línea principal y están presentes en la tierra de todo el desplazador de fase. Para el ajuste independiente de la línea y de los *RF MEMS* se contó con un tramo de línea fabricado con el proceso de microfabricación de FBK que fue simulada electromagnéticamente. Un parámetro especialmente significativo es la fase de S_{21} que depende del valor de la constante dieléctrica del sustrato, siguiendo una ley conocida y bien probada.

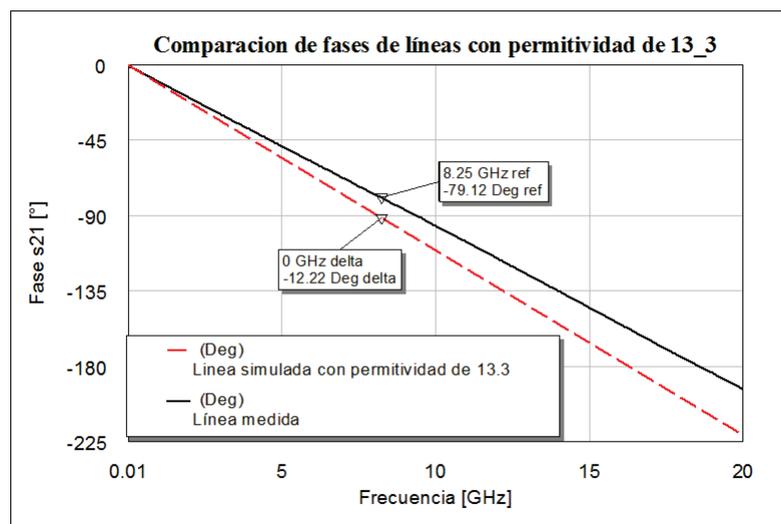


Figura 3.34: Comparación de la fase de la línea medida con la simulada con constante dieléctrica de 13,3.

La figura 3.34 compara la fase de la medición de una línea, con la simulación de idénticas cantidades, con una constante dieléctrica de 13,3. La diferencia en la banda de operación es de -12° .

Examinando la diferencia entre la fase medida y simulada es posible estimar desviación de la constante dieléctrica respecto de su valor nominal.

3.3.4.1.2 Ajuste de las líneas de transmisión

Se fabricaron cuatro líneas de transmisión CPW. Las cuatro líneas comparten las magnitudes físicas $W=90 \mu\text{m}$, $G=75 \mu\text{m}$, $H=525 \mu\text{m}$ y $T=5 \mu\text{m}$. Los largos, L , diferenciaron las líneas:

- línea 1 = $449 \mu\text{m}$
- línea 2 = $572 \mu\text{m}$
- línea 3 = $1626 \mu\text{m}$
- línea 4 = $3548 \mu\text{m}$

Para remover de las medidas el efecto de la transición sonda/sustrato se realizó una calibración TRL. El objetivo es calcular la permitividad relativa, ϵ_r , para la línea de transmisión CPW. La fase puede darnos esta información, pues una vez fijada una topología de línea de transmisión existe una relación univoca entre estas dos cantidades.

Si bien el sustrato es de silicio, el valor de su permitividad relativa puede estar afectada por técnicas del proceso. Además de la falta de información sobre como y con que método se obtuvo el valor de la constante dieléctrica, hay capas de óxidos auxiliares no declaradas que pueden alterar el valor “percibido” de la permitividad relativa.

Se verificó la adaptación de impedancia de la línea con TX-LINE[®] con otra permitividad relativa, se muestra en la figura 3.35.

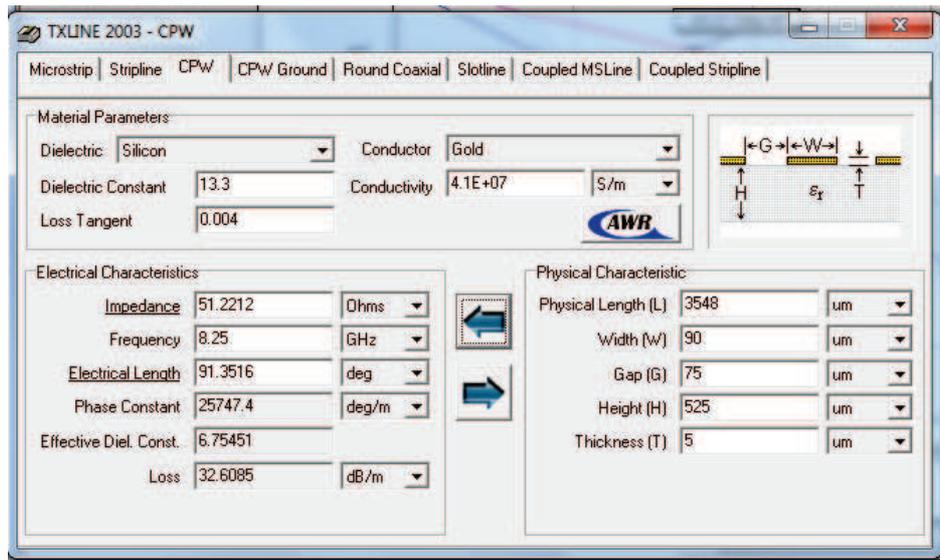


Figura 3.35: TX-LINE que muestra la adaptación de la línea 4.

Como se observa en la figura, el tramo de línea de transmisión fabricada y medida está adaptada.

Se ajustó la permitividad relativa de la simulación electromagnética y se vio que disminuyendo la permitividad relativa la fase se acercaba a la medida, iterando se constató que el valor de constante dieléctrica que solapaba la medida de la fase con la simulación era de 11,633. Por este motivo se puede concluir que la línea de transmisión CPW fabricada con el proceso en cuestión posee una permitividad relativa, o constante dieléctrica, de 11,633.

La línea cuatro con la permitividad relativa corregida tiene la misma fase en la simulación y en la medición. Esto se muestra en la figura 3.36.

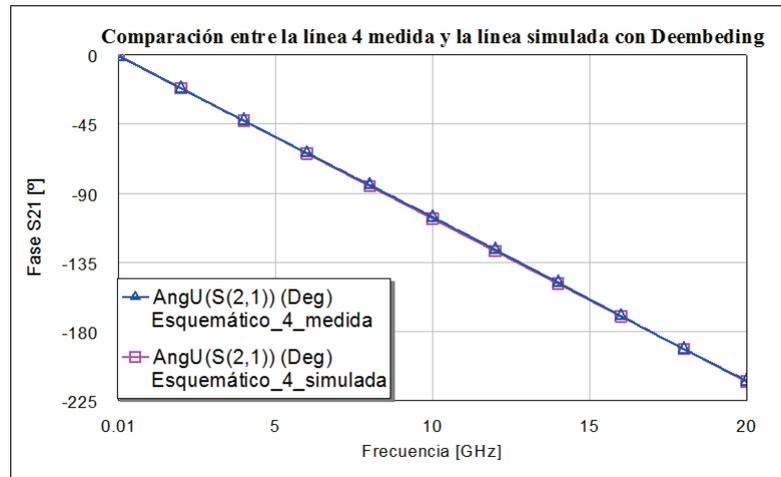


Figura 3.36: Comparación entre las fases S_{21} de la línea CPW medida y simulada con la permitividad ajustada, 11,633.

Como puede verse en la figura 3.36 la fase de la línea medida y de la simulada con una permitividad relativa de 11,633 es la misma. Se puede concluir que la variación de la permitividad relativa debido a la dispersión del proceso fue de -1,67 sobre 13,3, es decir una variación del -12,5%.

3.3.4.1.3 Sensibilidad de los conmutadores *RF MEMS* a los parámetros de proceso

El otro componente responsable del desplazamiento de fase es el *RF MEMS shunt*, el switch posee dos estados. Cuando los switches están apagados, o en estado *OFF*, la estructura se comporta como una línea con dos stub conectados a tierra. En estado *OFF* el switch puede considerarse como una línea de transmisión, por lo tanto el parámetro de proceso dominante es la permitividad relativa del sustrato, que fue determinada utilizando las muestras de líneas CPW en la sección anterior. En cambio en estado *ON* los switches se comportan como un capacitor, donde el parámetro de proceso dominante es la permitividad del SiO_2 , dieléctrico entre las capas del supuesto capacitor.

3.3.4.1.4 Ajuste de conmutadores *RF MEMS*

El componente que ahora se va a caracterizar es el *RF MEMS shunt*. Aún en el caso del modelo más realista y detallado de este dispositivo, se han hecho varias aproximaciones.

La primera aproximación es que se toma la membrana como una capa sólida, cuando en realidad tiene una serie de agujeros que se hacen para poder remover la resina que le da suspensión a la misma. Estos hoyos son debido al proceso de fabricación e imposibles de simular, por el gran tamaño que tendría la malla, el número de puntos de Gauss sería enorme. El hecho de ignorar los agujeros introduce un error en la estima de la inductancia parásita del switch.

Otra aproximación realizada en el modelado de este dispositivo está en la simplificación de considerar la membrana como una superficie plana, ya que no se tomaron en cuenta las flexiones entre los empotramientos de la membrana y la parte *más plana* de la misma. Esto afecta el valor de capacidad levemente, y en el caso de la geometría tratada no es un error dominante.

En lo que respecta a la capacidad ON del switch, la incertidumbre en el valor de la permitividad relativa del dióxido de silicio es la mayor causa de discrepancias entre la simulación y la medición. Es por esto que se puede estimar la desviación que presenta la constante dieléctrica del dióxido de silicio, respecto al valor nominal reportado en la hoja de datos del proceso, simplemente ajustando su valor hasta hacer coincidir las mediciones con las simulaciones para el switch en estado ON.

Se puede ver, figura 3.37, que la fase en la simulación en estado *OFF* es la misma para simulaciones con distinta permitividad del SiO_2 .

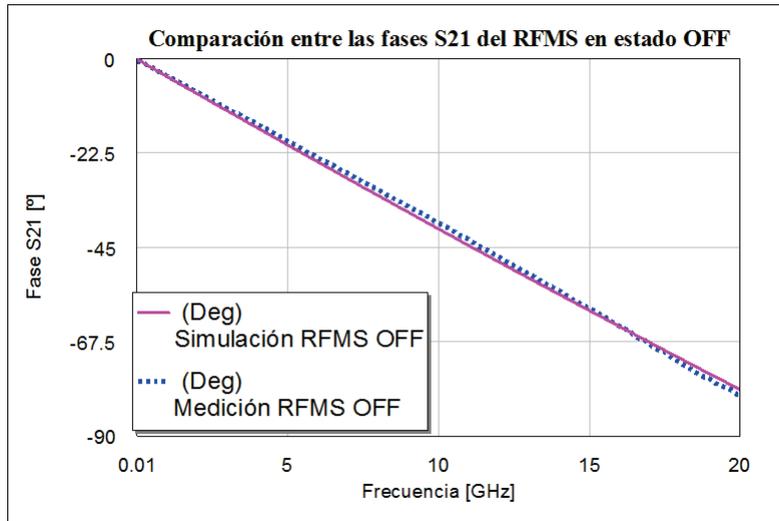


Figura 3.37: Fase del *RF MEMS shunt* en estado *OFF*.

Si ahora actuamos el *RF MEMS*, la figura 3.38 muestra la fase de medición y las diferencias entre las permitividades originales, $\epsilon_r \text{silicio} = 13,3$ y $\epsilon_r \text{SiO}_2 = 4$ y las permitividades nuevas, $\epsilon_r \text{silicio} = 11,633$ y $\epsilon_r \text{SiO}_2 = 4,4$.

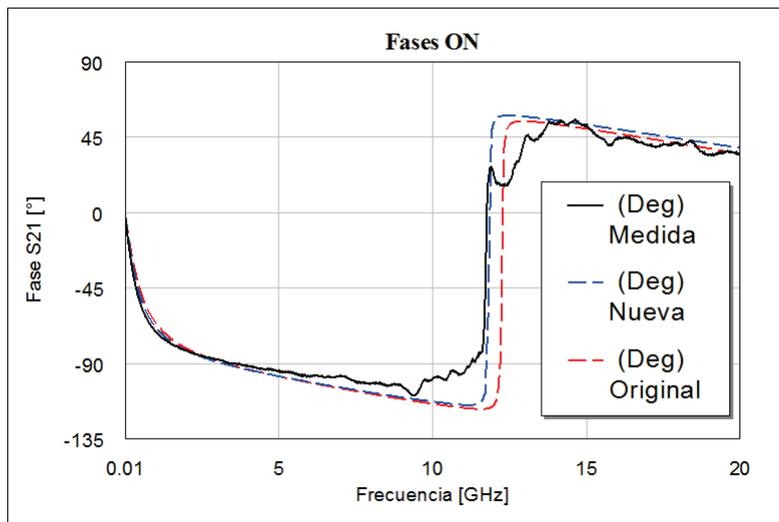


Figura 3.38: Fase del *RF MEMS shunt* en estado *ON*.

Por último, la figura 3.39 muestra el módulo de la medida (línea negra completa), el

RF MEMS con las permitividades consideradas en la primeras simulaciones (línea roja discontinua) y las permitividades nuevas calculadas en este ajuste (línea azul discontinua).

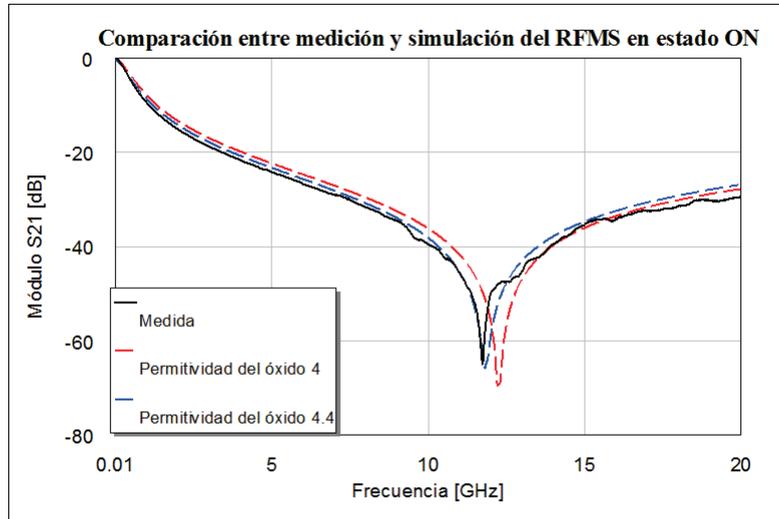


Figura 3.39: Módulo del *RF MEMS shunt* en estado *ON*.

3.3.4.2. Análisis de sensibilidad de desplazadores de fase completos

Para la sensibilidad del desplazador se ha tomado como conmutador MEMS el modelo a parámetros concentrados, que está compuesto por dos líneas de transmisión y entre ellas en paralelo por la resistencia, la inductancia de la membrana. Por la capacidad que en el caso del *RF MEMS* es variable. Con el fin de estimar la mayor fuente de error se tomaron dos estructuras, una para cada valor de capacidad, una con el *RF MEMS* sin actuar, modo *OFF*, y otra capacidad con el conmutador actuado, modo *ON*. La figura 3.40 muestra el modelo a parámetros concentrados del *RF MEMS shunt* en estado *OFF*. Por simplicidad no se colocó la figura del modelo a parámetros concentrados del *RF MEMS shunt* en estado *ON* ya que la figura es idéntica a la 3.40 pero con la salvedad que el valor de la capacidad en ese estado es mucho mayor que la capacidad del estado *OFF*.

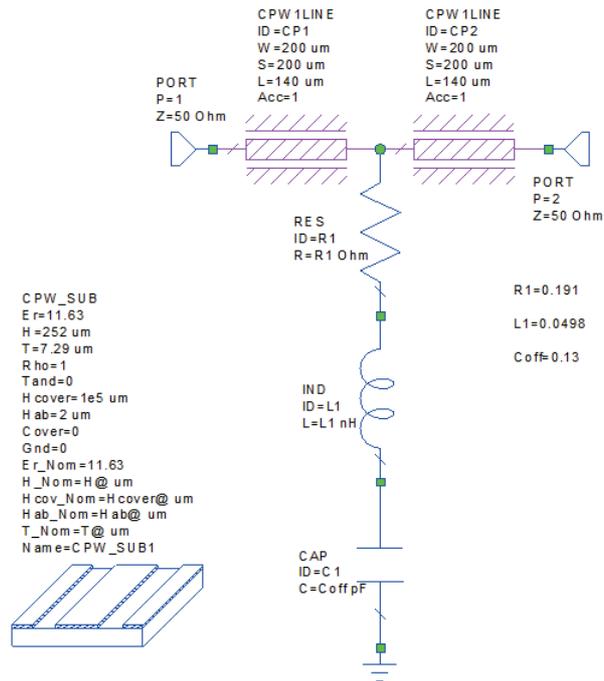


Figura 3.40: Diagrama eléctrico del modelo a parámetros concentrados del conmutador *RF MEMS shunt* en estado OFF que se utilizó para calcular la sensibilidad del circuito del desplazador de fase con líneas cargadas.

Para el ajuste del *RF MEMS* se consiguieron los valores:

1. La permitividad relativa del silicio de alta resistividad fue de 11,633.
2. La resistencia de la membrana modelada por un resistor R_s fue de 0,0191 Ω o 19,1 m Ω .
3. La inductancia de la membrana modelada por un inductor L_s fue de 0,0108 nH o 10,8 pH.
4. El valor de la capacidad del *RF MEMS* con la membrana en estado OFF representado por un capacitor C_{OFF} fue de 0,13 pF o 130 fF.
5. El valor de la capacidad del *RF MEMS* con la membrana en estado ON representado por un capacitor C_{ON} fue de 17,15 pF.

Con los valores listados se consiguieron las siguientes comparaciones entre los valores medidos y los simulados.

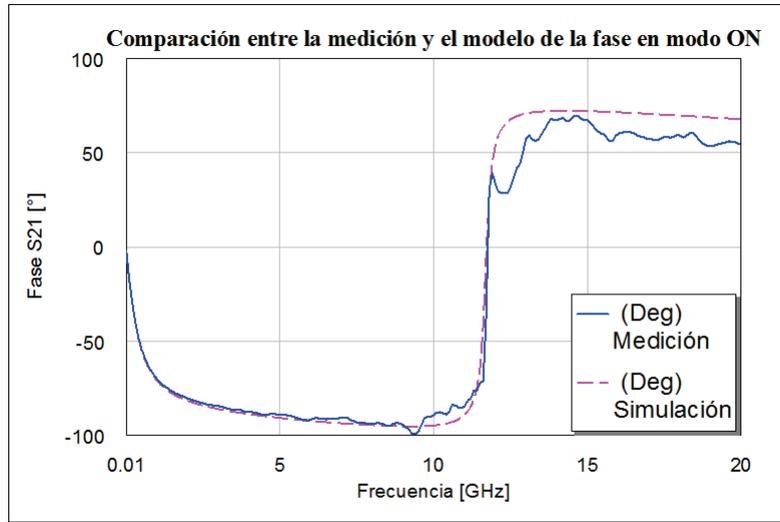


Figura 3.41: Comparación entre la fase medida y simulada con el modelo a parámetros concentrados en estado *ON*.

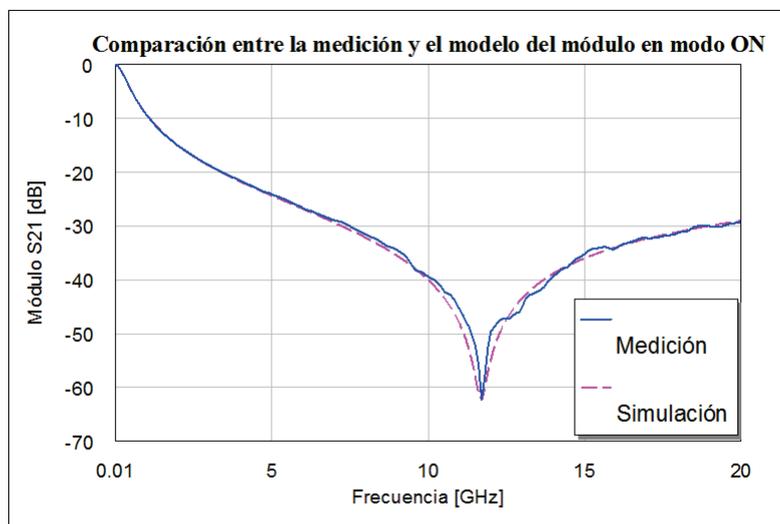


Figura 3.42: Comparación entre el módulo medido y simulado con el modelo a parámetros concentrados en estado *ON*.

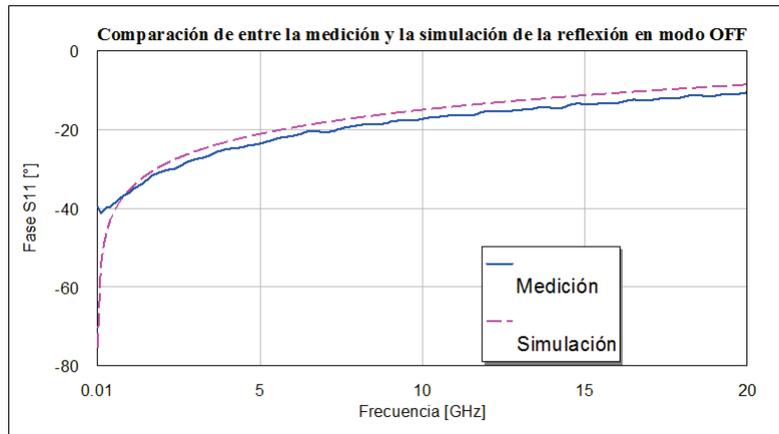


Figura 3.43: Comparación entre la reflexión, parámetro S_{11} , medida y simulada con el modelo a parámetros concentrados en estado *OFF*.

Las figuras 3.41, 3.42 y 3.43 validan los parámetros de la simulación a partir de la medición.

Como se está trabajando en el simulador de esquemáticos con el modelo a parámetros concentrados del *RF MEMS* el ajuste implicó que se haga una pequeña variación de LOUT, pasó de ser $571 \mu\text{m}$ a $588 \mu\text{m}$ para que el desplazamiento de fase sea de $22,5^\circ$. Los elementos simulados por separado se integran para hacer todo el desplazador de fase, ver figura3.44.

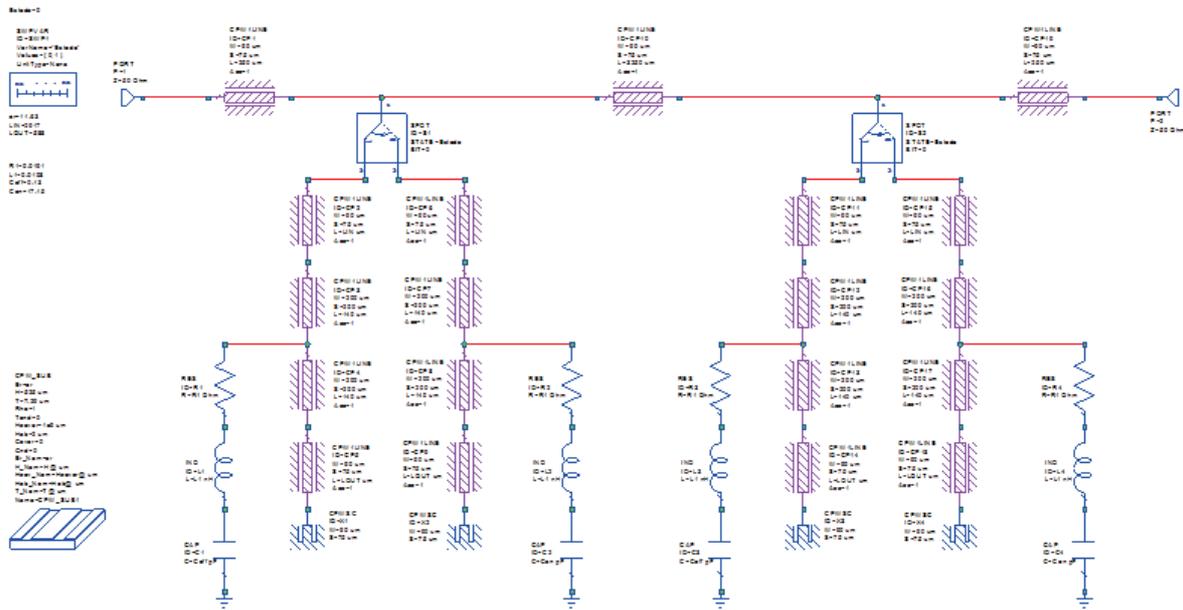


Figura 3.44: Diagrama eléctrico de todo el desplazador de fase a parámetros concentrados para el estudio de la sensibilidad.

Para comprender el diagrama de la figura 3.44 es recomendable recordar la figura 3.24.

La sensibilidad del circuito se analizará en base a los parámetros que varían en base al proceso de fabricación y provocan un error en el modelo del desplazador de fase. Los parámetros que varían son:

- La altura del sustrato H .
- La permitividad relativa de las líneas de transmisión, ϵ_r .
- La permitividad relativa del dióxido de silicio, ϵ_r del SiO_2 .
- La conductividad de los metales, σ .
- La resistencia de la membrana del switch, R_s .
- La inductancia de la membrana de $RF MEMS$, L_s .
- La capacidad del $RF MEMS$ cuando se encuentra en estado OFF , C_{OFF} .

- La capacidad del *RF MEMS* cuando se encuentra en estado *ON*, C_{ON} .

La altura H es el espesor del sustrato que en este caso en particular es de $525\mu\text{m}$. Esta altura en comparación con los espesores de los dióxidos y de los metales es muy grande. Si bien el error del espesor del sustrato existe, es despreciable en este dispositivo. Un contra ejemplo de este factor se da en los componentes MMIC donde los sustratos son mucho más delgados, del orden de los $100\mu\text{m}$, donde un error $10\mu\text{m}$ es significativo.

Los efectos de las variaciones de las ε_r y el espesor del sustrato se superponen y es complicado separarlos, por suerte en este caso, tratándose de un sustrato grueso el efecto dominante será el de la permitividad relativa y por este motivo se optó por este parámetro para realizar el análisis de la sensibilidad.

La conductividad σ no afecta el $\Delta\phi$, por lo tanto no se analizará la sensibilidad de este parámetro.

Las variaciones físicas con respecto a la fabricación, *LIN* y *LOUT*, son despreciables en el proceso de fabricación, por eso estas variables no se considerarán en el análisis de sensibilidad. En las figuras 3.33 se puede ver que las máscaras para hacer la fotolitografía son muy similares al dispositivo fabricado.

Los parámetros R_s y L_s son la resistividad y la inductancia de la membrana del *RF MEMS*. Se estima que son pequeñas pero como se tiene incertidumbre sobre estos parámetros se tomarán como parámetros para analizar su sensibilidad.

La ε_r del SiO_2 entra en juego cuando el conmutador *RF MEMS* está en estado *ON*, como C_{ON} es proporcional a ε_r del SiO_2 , ambas variables son intercambiables. Se elige la primera, pues es más sencillo analizar las variaciones de C_{ON} para, indirectamente hallar la sensibilidad de la permitividad de dióxido.

C_{OFF} está correlacionado con ε_r , pero es interesante ver la sensibilidad de la capacidad del *RF MEMS* en estado *OFF*, pudiéndose luego asociar esta variación a la variación de

la ε_r del sustrato.

Por lo antedicho se listan los parámetros a considerar para el análisis de sensibilidad:

- ε_r .
- R_s .
- L_s .
- C_{OFF} .
- C_{ON} .

Luego se puede ver la suma de todas estas variables en la última barra de siguiente diagrama de barras.

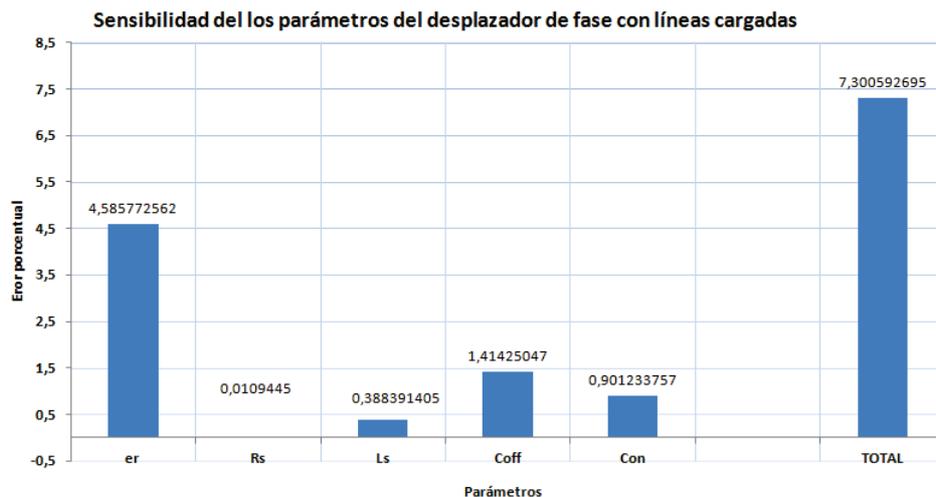


Figura 3.45: Sensibilidad del desplazador de fase MEMS con líneas cargadas. Esquema de barras de la variación de cada parámetro del desplazador de fase con líneas cargadas en parámetros concentrados.

La variación de cada parámetro se hizo del 12%, que es la desviación que se encontró entre la permitividad relativa nominal reportada en la hoja de datos del proceso, 13,3, y el valor ajustado en función de las medidas realizadas sobre las líneas CPW, 11,633. Los pasos de un valor a otro se tomaron de 12% y tomando como valor central los encontrados entre la simulación a parámetros concentrados en el simulador de esquemáticos y la medición del *RF MEMS*.

3.3.4.3. Resultado del análisis de la sensibilidad

La figura 3.45 muestra que el parámetro que más impacta sobre la fase es la permitividad relativa. Los valores de R_s y de L_s son muy pequeños, por eso el 12% de los mismos hace una variación despreciable. La dispersión de R_s es casi imperceptible. Si bien C_{OFF} se colocó en una barra diferente a la de la permitividad relativa, la capacidad en estado *OFF* depende en alguna medida de la permitividad. Están correlacionadas, al igual que la permitividad de dióxido de silicio con la capacidad en estado *ON* del *RF MEMS*.

3.3.5. Análisis empírico del efecto de las variables de proceso sobre el desplazador de fase MEMS con líneas cargadas

En esta sección se mostrará cómo se pueden discriminar tres errores a partir de la medición del desplazamiento de fase con respecto a la simulación.

Como se ha inferido, se tienen tres errores porcentuales significativos debidos a la permitividad relativa del sustrato, a la permitividad relativa del dióxido de silicio y al modelado del switch. La comparación de la medición con la simulación con $\varepsilon_r = 13,3$ y con ε_r del dióxido igual a 4 es el error de los tres errores. El error entre la medición y la simulación con $\varepsilon_r = 11,633$, es el error debido a la permitividad del dióxido, que vale 4, y a los errores de las aproximaciones del *RF MEMS*. Por último, el error entre la medición y la simulación con $\varepsilon_r = 11,633$ y ε_r del $SiO_2 = 4,4$ es el error del modelado del *RF MEMS*. No debe perderse de vista que el error del modelado del *RF MEMS* se debe a los agujeros de la membrana y a la flexión de la misma que no fue posible modelar.

En el diagrama de barras de la figura 3.46 se pueden ver todos los desplazamientos de fase descritos y en el diagrama de barras de la figura 3.47 se pueden observar los errores entre las medición y cada simulación.

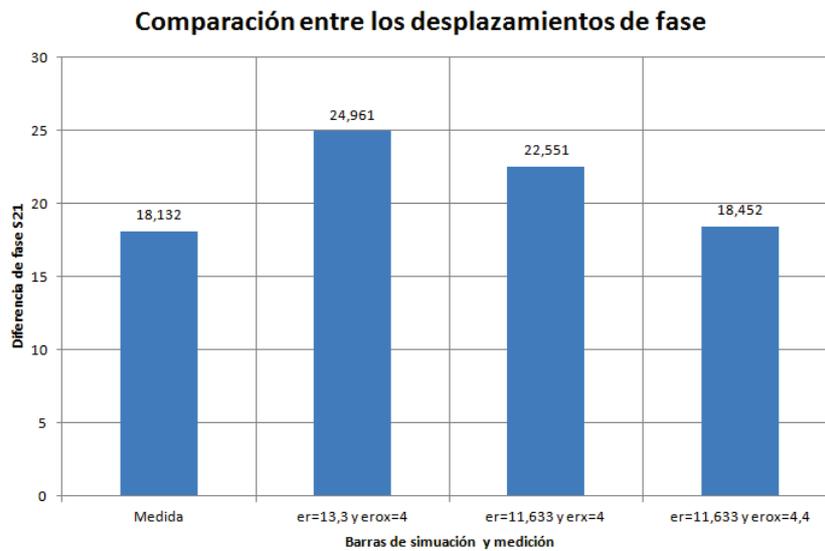


Figura 3.46: Desplazamiento de fase de la medición y de las simulaciones electromagnéticas del desplazador de fase MEMS con líneas cargadas completo con diferentes permitividades relativas.

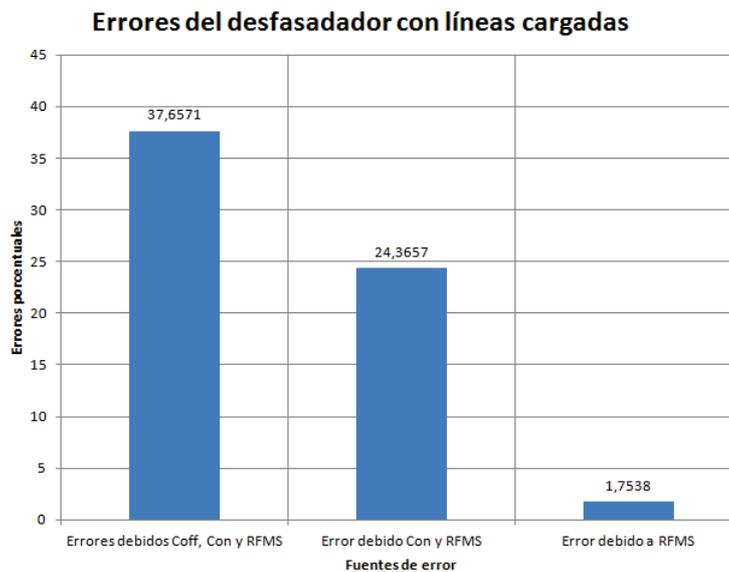


Figura 3.47: Errores porcentuales entre la medición y las diferentes fuentes de error con respecto a las simulaciones.

En la figura 3.47 los errores porcentuales son negativos, se graficaron con signo opuesto para poder dar claridad a la imagen de los ejes.

Para terminar este análisis se calcularon los errores de cada fuente de error:

- Error con las tres fuentes de error: -37,6571 %.
- Error debido al *RF MEMS* y a la permitividad relativa del SiO_2 : -14,1187 %.
- Error debido al *RF MEMS*: -13,3314 %.

3.3.6. Conclusiones del desplazador de fase MEMS con líneas cargadas

Se ha diseñado un desplazador de fase MEMS con líneas cargadas. El proceso de diseño transitó desde las ideas básicas hasta la medición de los resultados, pasando por las ecuaciones teóricas, simulando con aproximaciones cada vez más exactas. Se realizó la sensibilidad de cada parámetro encontrando tres fuentes de error porcentuales principales. Dichos errores fueron discriminados, primero ajustando una línea de transmisión CPW medida y simulada y luego un conmutador de RF (*RF MEMS*) medido y simulado. Los errores fueron calculados. Se extrae que las permitividades relativas en cuestión son las responsables de las discrepancias entre la simulación electromagnética y la medición. En diseños de futuros circuitos con esta tecnología se tendrá especial cuidado en caracterizar las permitividades. En el capítulo 4 se desarrolla un método para caracterizar permitividades relativas a partir de la fabricación de algunas líneas de transmisión y de simulaciones electromagnéticas.

3.4. Desplazador de fase MEMS reflectivo

Un segundo tipo de desplazador de fase es el reflectivo, que utiliza un interruptor *SPST* (Single-Pole Single-Thru) para controlar la longitud del camino de una señal reflejada. Por lo general se utiliza un híbrido de cuadratura para garantizar la adaptación de impedancia de los puertos de entrada y salida. La figura 3.48 muestra un desfaseador de fase reflectivo utilizando un híbrido de cuadratura y dos cargas reflectivas. Este tipo de desplazador de fase también se utiliza para sistemas Phased Array [48].

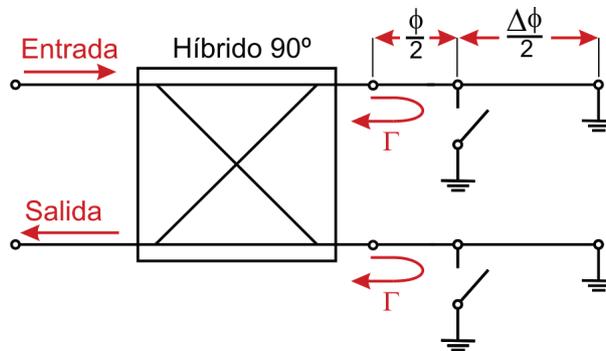


Figura 3.48: Diagrama básico de un desplazador de fase reflectivo utilizando un acoplador direccional y dos cargas reflectivas.

Una señal de entrada se divide en partes iguales entre los dos puertos a la derecha del híbrido. Los conmutadores están en el mismo estado, por lo que las ondas de las terminaciones reflejadas agregarán fase en el puerto de salida indicado. Pasando los conmutadores de encendido a apagado cambia la longitud total de la ruta para las ondas reflejadas por ϕ , produciendo una fase de diferente ϕ en la salida. Idealmente, los conmutadores se verían como cortocircuitos en estado *ON*, y abierto en su estado *OFF*, de modo que los coeficientes de reflexión del lado de la derecha del híbrido se puede escribir como $\Gamma = e^{-j(\phi+\pi)}$ para las llaves en estado *ON*, $\Gamma = e^{-j(\phi+\Delta\phi)}$ de los conmutadores en su estado *OFF*. Hay un número infinito de opciones de longitudes con línea que dan el $\Delta\phi$ deseado (es decir el valor de $\phi/2$ es un grado de libertad), pero puede demostrarse que el ancho de banda se optimiza.

Las pérdidas de inserción están limitadas por las pérdidas del híbrido, así como por pérdidas de los conmutadores.

3.4.1. Conceptos preliminares, híbrido de cuadratura y acoplador direccional

Los Phase Shifters reflectivos poseen dos partes fundamentales: el acoplador direccional y la carga reflectiva.

Un acoplador direccional con características específicas es un híbrido de cuadratura. Un acoplador direccional es una estructura acoplada de cuatro puertos. Si los cuatro puertos están adaptados y sin pérdidas, la matriz de parámetros S del acoplador ideal es la que se muestra en la matriz 3.60.

El acoplador direccional es un elemento pasivo con todos los puertos adaptados, la señal que entra en el puerto 1 se divide en partes iguales entre los puertos 2 y 3, con un cambio de fase de 90° entre estas salidas. Ninguna señal se acopla al puerto 4 (el puerto aislado).

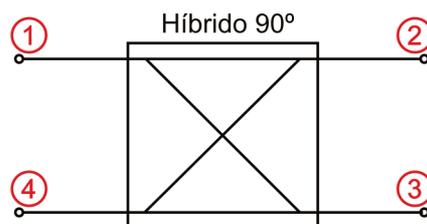


Figura 3.49: Imagen esquemática de un acoplador direccional de 3 dB y 90° .

$$S = \frac{1}{\sqrt{2}} \begin{bmatrix} 0 & j & 1 & 0 \\ j & 0 & 0 & 1 \\ 1 & 0 & 0 & j \\ 0 & 1 & j & 0 \end{bmatrix} \quad (3.60)$$

En un acoplador direccional con la numeración de puertos de la figura 3.49 si la fuente se conecta al puerto 1, la puerta 2 se denomina puerta directa, la puerta 3 recibe la potencia que se acopla, y se denomina puerta acoplada, y la puerta 4 no recibe nada de potencia, por lo que se denomina puerta aislada.[49] [50]

El híbrido sólo cumple la función de distribuir la señal, por lo tanto si la puerta 1 es la entrada y la 4 es la salida, en la puerta directa y la acoplada se colocan las cargas variables. El desplazamiento se verá sobre el puerto aislado y el desfase será directamente el desplazamiento de las cargas.[51][52]

Las aplicaciones de este tipo de desplazadores de fase pueden verse en [53].

3.4.2. Ecuaciones de diseño

El principio de funcionamiento del phase shifter se basa en el empleo de un acoplador direccional, terminado con dos cargas reactivas idénticas.

Las especificaciones de este desplazador de fase son las mismas que las especificaciones del desplazador de fase MEMS con líneas cargadas, ver 3.3. El desplazamiento que se requiere son 22, 5°.

Ahora escribiendo las ecuaciones como una combinación de la matriz 3.60 y, dejando

⁹Debe notarse que para trabajar con este tipo de ecuaciones los valores de módulos en dB y de fases en grados (°) se pasan a la forma binómica de números complejos.

de lado los -3 dB^{10} para simplificar las ecuaciones

$$\begin{cases} b_1 = S_{11}a_1 + S_{12}a_2 + S_{13}a_3 + S_{14}a_4 \\ b_2 = S_{21}a_1 + S_{22}a_2 + S_{23}a_3 + S_{24}a_4 \\ b_3 = S_{31}a_1 + S_{32}a_2 + S_{33}a_3 + S_{34}a_4 \\ b_4 = S_{41}a_1 + S_{42}a_2 + S_{43}a_3 + S_{44}a_4 \end{cases} \quad (3.61)$$

Como se supone que las puertas están perfectamente adaptadas $S_{11} = S_{14} = S_{22} = S_{23} = S_{32} = S_{33} = S_{41} = S_{44} = 0$

$$\begin{cases} a_2 = b_2\Gamma_L \\ a_3 = b_3\Gamma_L \end{cases} \quad (3.62)$$

Como se considera que la carga vista por el puerto de salida esta perfectamente adaptada $\Gamma_4 = a_4$

entonces

$$b_2 = ja_1 + a_4 = \frac{a_2}{\Gamma_L} \Rightarrow a_2 = \Gamma_L ja_1 + \Gamma_L a_4 \quad (3.63)$$

$$b_3 = a_1 + ja_4 = \frac{a_3}{\Gamma_L} \Rightarrow a_3 = \Gamma_L a_1 + \Gamma_L ja_4 \quad (3.64)$$

$$b_1 = j(\Gamma_L ja_1 + \Gamma_L a_4) + \Gamma_L a_1 + \Gamma_L ja_4 \quad (3.65)$$

$$b_1 = \frac{2j\Gamma_L a_4}{\sqrt{2}} \quad (3.66)$$

b_1 es cero porque a_4 es cero.

¹⁰-3 dB = $20 \cdot \log\left(\frac{1}{\sqrt{2}}\right)$

$$b_4 = j(\Gamma_L j a_1 + \Gamma_L j a_4) + \Gamma_L j a_1 + \Gamma_L a_4 \quad (3.67)$$

$$b_4 = \frac{2j\Gamma_L a_1}{\sqrt{2}} \quad (3.68)$$

$$\Gamma = \frac{b_4}{a_1} = \frac{2j\Gamma_L}{\sqrt{2}} = \sqrt{2}j\Gamma_L \quad (3.69)$$

$$\frac{b_4}{a_1} = |\sqrt{2}j| e^{j\frac{\pi}{2}} \cdot |\Gamma_L| e^{j\phi_L} \quad (3.70)$$

De la ecuación 3.70 se deduce que la diferencia de fase introducida por el cambio de fase es igual a la fase de las cargas (Γ_L) conectadas en los puertos 2 y 3. Entonces si se definen dos estados en los cuales se conectan dos cargas distintas a los puertos 2 y 3, es decir la carga Γ_1 en el estado 1 y la carga Γ_2 en el estado 2, entonces la diferencia de fase que se obtiene entre dichos estados será $\phi\Gamma_1 - \phi\Gamma_2$. Los diferentes estados, actuado y sin actuar, de estos dos conmutadores darían la diferencia de fase deseada[54].

Como se dijo, el desplazamiento de las cargas es el desplazamiento que proporciona toda la estructura, entonces, por lo tanto, se tomarán como cargas los dos *switch RF MEMS* en los puertos directo y acoplado, la salida se tomará por el puerto aislado y por el puerto de entrada ingresará la señal de RF.

Para validar esta idea se simularon las cargas de los dos *RF MEMS* y se evaluó la diferencia de fase entre las mismas en ambos estados. Las cargas se tomaron como dos subcircuitos del simulador de esquemáticos, los *RF MEMS* son los parámetros S del *RF MEMS* simulado en HFSS.

Una primera idea sería tomar como cargas variables un *RF MEMS shunt* que produzca, a través de sus dos estados, el cambio de fase necesario.

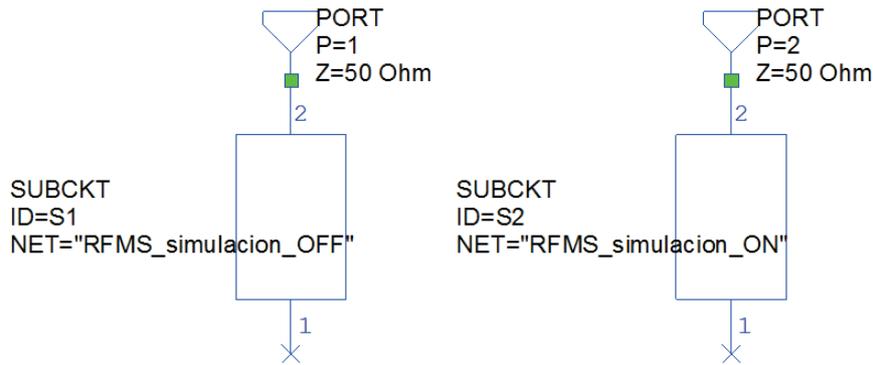


Figura 3.50: Circuito esquemático de cargas, *RF MEMS* solos, para evaluación del desplazamiento de fase.

La figura 3.50 muestra dos subcircuitos en AWR. Cada subcircuito es la matriz S de un conmutador *RF MEMS*, el primero está sin actuar y el subcircuito que está conectado en el puerto 2 está actuado. Estos parámetros se importaron como archivos s2p de HFSS. Un detalle importante es que las cargas están a circuito abierto, pues se desea que la salida de la estructura se dé sobre el puerto aislado.

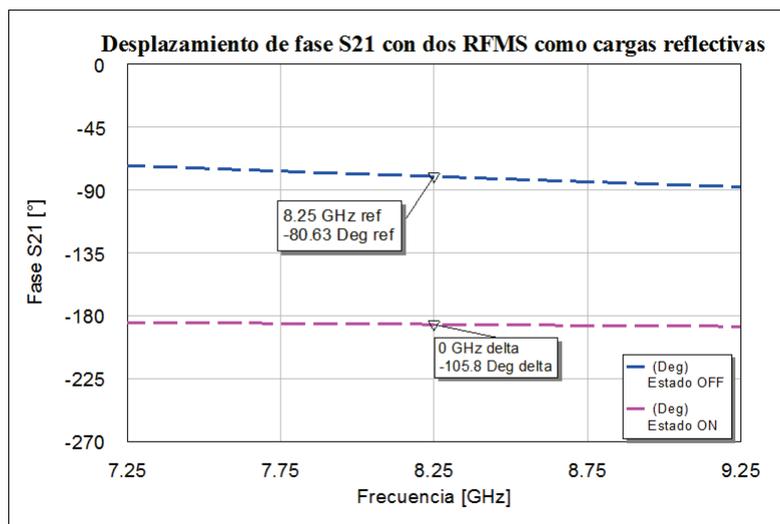


Figura 3.51: Resultado del circuito esquemático de cargas, *RF MEMS* solos, para evaluación del desplazamiento de fase.

En la figura 3.51 se observa el desplazamiento de fase entre las dos cargas reflectivas. En trazo azul discontinuo se ve la fase del conmutador *RF MEMS* sin actuar y con trazo discontinuo de color magenta se ve la fase del conmutador *RF MEMS* actuado. La diferencia de fase en la frecuencia de operación es de $-105,8^\circ$, por esta razón habrá que colocar algún elemento adicional para lograr los $22,5^\circ$ deseados.

Se desea usar un *RF MEMS shunt* como una parte de la carga, el mismo en estado *OFF* posee una muy baja capacidad, por el hecho de que la membrana está sin actuar. Cuando la membrana se pone en el estado actuado, la capacidad aumenta casi 100 veces con respecto a la capacidad en estado *OFF*. Se puede ajustar el desplazamiento de fase al valor deseado disminuyendo la diferencia entre los valores de capacidad percibidos en estado *OFF* y *ON*. La solución que surge naturalmente a este problema es colocar una capacidad en serie al *RF MEMS shunt*.

Antes de pasar a buscar la capacidad necesaria para resolver el problema a través de simulaciones electromagnéticas, se deben realizar algunos cálculos para encontrar este valor analíticamente.

Todos los componentes buscados deben estar en función de las reflexiones de las cargas ya que, en las ecuaciones de diseño anteriormente resueltas, los parámetros de entrada y salida del acoplador están en función de Γ_1 y de Γ_2 .

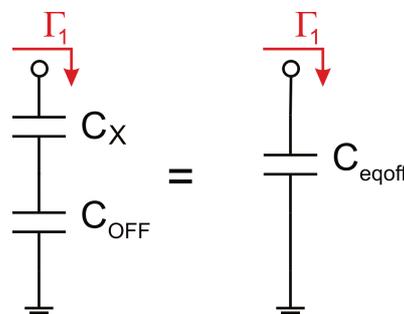


Figura 3.52: Circuito esquemático equivalente del capacitor incógnita C_X en serie con la capacidad del *RF MEMS* en estado *OFF*.

En el circuito 3.52 se puede ver un capacitor concentrado en serie con la capacidad del *RF MEMS shunt* sin actuar y su circuito equivalente con una único capacitor. Lo que se deberá evaluar es el valor de Γ_1 .

$$C_{eqoff} = \frac{1}{\frac{1}{C_X} + \frac{1}{C_{OFF}}} \quad (3.71)$$

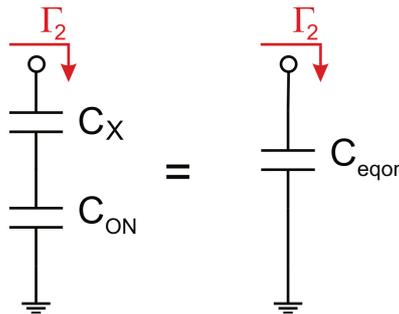


Figura 3.53: Circuito esquemático equivalente del capacitor incógnita C_X en serie con la capacidad del *RF MEMS* en estado ON.

En el circuito 3.53 se puede ver un capacitor concentrado en serie con la capacidad del *RF MEMS shunt* actuado y su circuito equivalente con un único capacitor. Lo que se debe evaluar en este circuito es el valor de Γ_2 .

$$C_{eqon} = \frac{1}{\frac{1}{C_X} + \frac{1}{C_{ON}}} \quad (3.72)$$

Un esquema circuital a parámetros concentrados del capacitor incógnita y del *RF MEMS* se puede ver en la figura 3.54. Se puede observar que el *RF MEMS* es diferente al *RF MEMS shunt* que se utilizó para el desplazador anterior, esta diferencia se debe tanto a que el *RF MEMS* como la carga reflectiva está a circuito abierto.

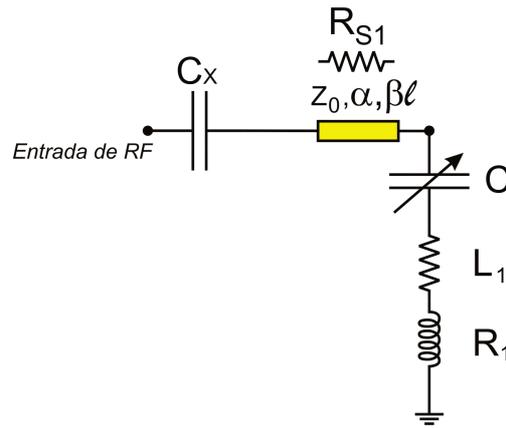


Figura 3.54: Circuito esquemático equivalente del capacitor incógnita C_X en serie con el $RF MEMS$ en vacío.

Como la diferencia de fase entre los estados se puede escribir

$$\Delta\phi = \angle\Gamma_2 - \angle\Gamma_1 \quad (3.73)$$

la reflexión se puede calcular como:

$$S_{11} = \Gamma_1 = \frac{Z - Z_0}{Z + Z_0} \quad (3.74)$$

$$Z = j \cdot X_{eqoff} = \frac{-j}{\omega C_{eqoff}} \quad (3.75)$$

$$\Gamma_1 = \frac{\frac{-j}{\omega C_{eqoff}} - Z_0}{\frac{-j}{\omega C_{eqoff}} + Z_0} \quad (3.76)$$

$$\Gamma_1 = \frac{-j - Z_0 \cdot \omega \cdot C_{eqoff}}{-j + Z_0 \cdot \omega \cdot C_{eqoff}} \quad (3.77)$$

$$\Gamma_1 = \frac{1 - jZ_0\omega C_{eqoff}}{1 + jZ_0\omega C_{eqoff}} \quad (3.78)$$

Reemplazando el numerador de la expresión 3.78 por $P_{(\Gamma)}$ y el denominador por $Q_{(\Gamma)}$ se llega a

$$P_{(\Gamma)} = \arctg(Z_0 \cdot \omega \cdot C_{eqoff}) \quad (3.79)$$

$$Q_{(\Gamma)} = -\arctg(Z_0 \cdot \omega \cdot C_{eqoff}) \quad (3.80)$$

Por lo tanto

$$\boxed{\angle\Gamma_1 = 2\arctg(\omega \cdot Z_0 \cdot C_{eqoff})} \quad (3.81)$$

Análogamente para C_{eqon}

$$\boxed{\angle\Gamma_2 = 2\arctg(\omega \cdot Z_0 \cdot C_{eqon})} \quad (3.82)$$

Por lo tanto el desplazamiento de fase será:

$$\boxed{\Delta\phi = 2\arctg \left[\omega \cdot Z_0 \left(\frac{C_X C_{OFF}}{C_x + C_{OFF}} \right) \right] - 2\arctg \left[\omega \cdot Z_0 \left(\frac{C_X C_{ON}}{C_x + C_{ON}} \right) \right]} \quad (3.83)$$

De la ecuación del desplazamiento de fase se tiene la incógnita C_X que no se puede despejar algebraicamente ya que la misma está como argumento de un arco tangente, consecuentemente este valor debe obtenerse con métodos numéricos o a través de simulaciones.

3.4.3. Simulación

Para encontrar el valor de capacidad y lograr el desplazamiento de fase deseado se simularán las capacidades y los *RF MEMS*. Ambos componentes serán las cargas del desplazador de fase reflectivo. Para ir refinando las simulaciones se plantearán tres instancias de simulación. Las instancias se hacen en dos softwares de cálculos diferentes: AWR[®] y Ansoft HFSS[®]. Como ya se mencionó el programa electromagnético es más exacto que el simulador de esquemáticos, básicamente porque el electromagnético resuelve problemas de acoplamientos inexistentes en modelos a parámetros concentrados. En contraposición a la exactitud, el simulador de esquemáticos es más veloz, razón por la cual es mejor utilizar este tipo de simulador en la fase inicial de diseño, y una vez que se obtiene un diseño preliminar, se lo refina mediante simulaciones electromagnéticas.

3.4.3.1. Primera instancia de simulación

En esta primera instancia se busca el valor de C_X para un desplazamiento de fase de $22,5^\circ$. La simulación en esta sección del trabajo se realizará en AWR y como modelo del *RF MEMS* se utilizará un modelo a parámetros concentrados con su comparación electro-magnética. De dicha comparación se obtuvieron los valores de $R_1=0,0191 \Omega$, $L_1=0,0108$ nH, $C_{OFF}=0,13$ pF y $C_{ON} = 17,15$ pF. Con estos valores y con la permitividad relativa ajustada¹¹ se realizan las simulaciones. Para el primer diseño, la permitividad del Si de alta resistividad, se usó el valor suministrado por la Foundry, 13,3, al ver las inconsistencias entre la simulación y la medición se volvió a realizar el diseño con los valores de ϵ_r del silicio y la ϵ_r del dióxido encontrados para el desplazador anterior, 11,633 y 4,4 respectivamente.

Recapitulando, se puso un capacitor concentrado que se ajustó hasta hallar el desplazamiento buscado.

¹¹El proceso de fabricación es el mismo que el desplazador de fase MEMS con líneas cargadas, por lo cual el ajuste de la permitividad relativa para la línea de transmisión de la sección anterior vale para este tipo de análisis.

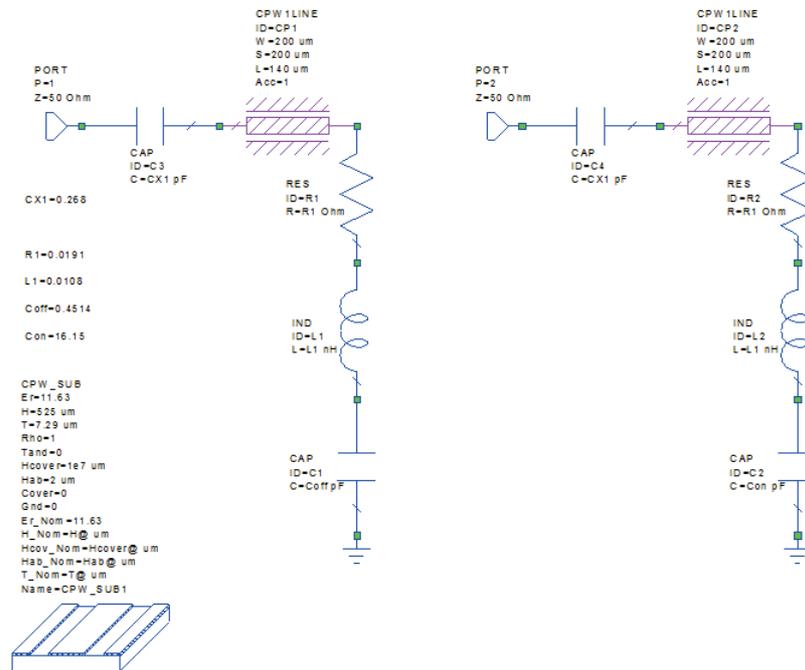


Figura 3.55: Circuito esquemático equivalente del capacitor incógnita C_X en serie con el $RF MEMS$ en vacío en ambos estados, sin actuar y actuado.

El valor de C_X que cumple con el requerimiento es de 0,268 pF. Se puede ver que cuando hay dos capacitores en serie el valor equivalente es más bajo que el menor valor de estos capacitores, entonces el capacitor C_X disminuye la capacidad del estado ON en el $RF MEMS$ y su correlación con la fase es directamente proporcional al descenso que se buscaba en la diferencia de fase.

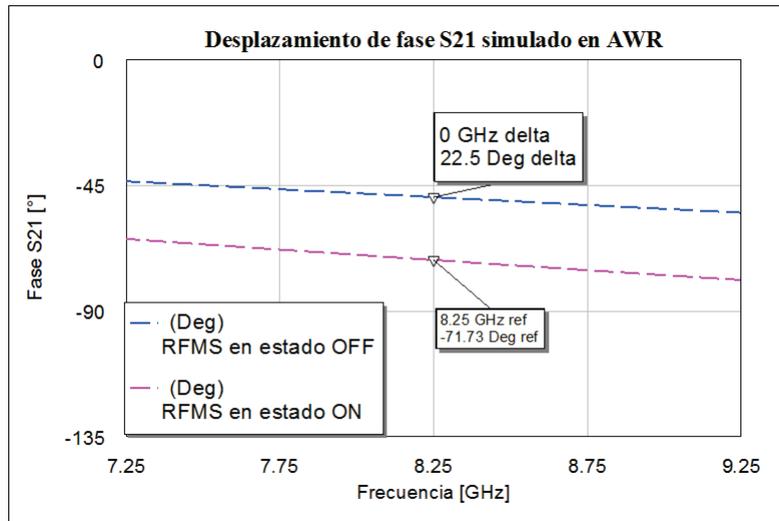


Figura 3.56: Desplazamiento de fase del circuito esquemático equivalente del capacitor en serie con el *RF MEMS* en vacío en ambos estados, sin actuar y actuado.

En la figura 3.56 se ve la diferencia de fase de $22,5^\circ$ con un capacitor C_X de $0,268$ pF. La línea discontinua azul representa el estado OFF de los *RF MEMS* y la línea discontinua de color magenta representa la fase con los *RF MEMS shunt* en estado ON.

Hasta este punto hemos considerado la diferencia de la fase de las cargas como la diferencia de fase de todo el desplazador, sin tener en cuenta el acoplador direccional porque se lo considera ideal. En el siguiente circuito esquemático 3.57 se puede ver todo el desplazador de fase en parámetros concentrados con un acoplador direccional de AWR, ideal.

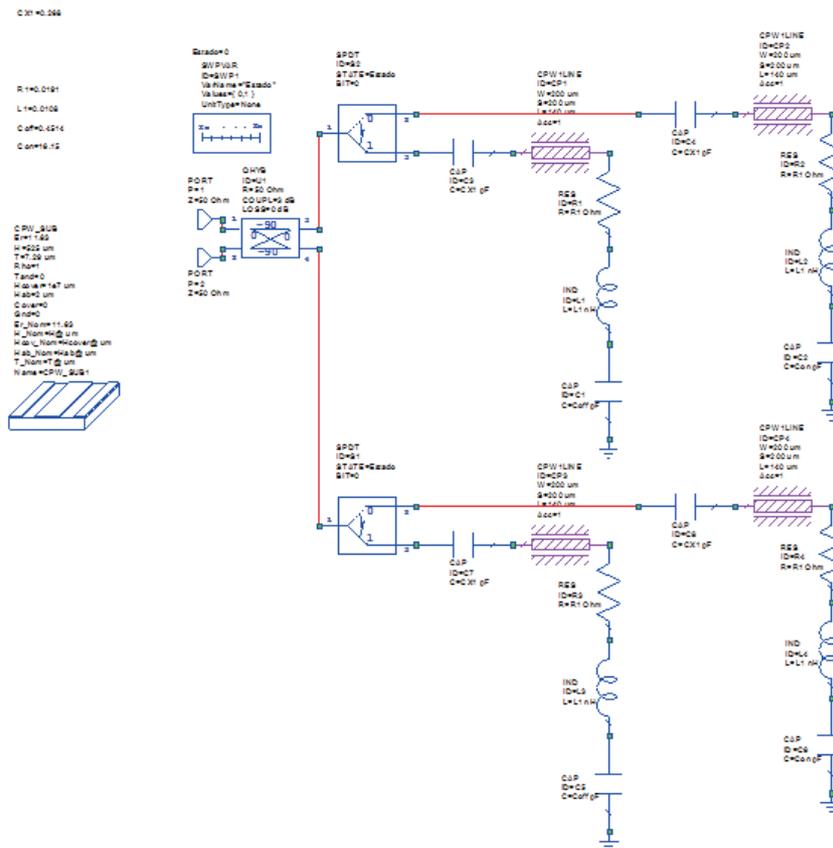


Figura 3.57: Circuito esquemático equivalente del capacitor en serie con el RF MEMS en vacío en ambos estados, sin actuar y actuado y con el acoplador direccional.

En la figura 3.57 se puede ver todo el desplazador de fase MEMS reflectivo a parámetros concentrados compuesto por un acoplador direccional ideal, una llave $SPDT$ controlada por la variable $Estado$, los RF MEMS en ambos estados y el capacitor C_X de valor $0,268 \text{ pF}$. El desplazador direccional es un elemento pasivo y la matriz y el número de los cuatro puertos pueden escribirse de diferentes maneras pero el funcionamiento es siempre el mismo. En la figura 3.58 se verifica la idea de que la diferencia de las cargas es la diferencia de fase de todo el desplazador de fase MEMS reflectivo.

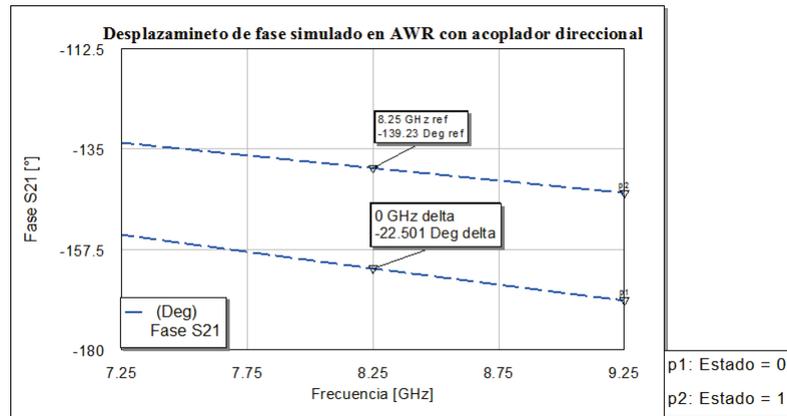


Figura 3.58: Desplazamiento de fase del circuito esquemático equivalente del capacitor en serie con el *RF MEMS* en vacío en ambos estados, sin actuar y actuado y con el acoplador direccional.

El acoplador direccional es de -3 dB y de 90° de acoplamiento. Si bien la numeración de los puertos es diferente a la numeración de donde se extrajo la matriz de parámetros S el funcionamiento es el mismo, como cambiaron los nombres de los puertos también cambió la matriz en la misma forma.

3.4.3.2. Segunda instancia de simulación

En esta instancia de simulación se pretende ajustar el valor de C_X . Para ajustar el modelo se utilizarán primero toda la estructura con subcircuitos de partes resueltas en HFSS y se integrarán en AWR. Las partes que se exportan en archivos Touchstone de HFSS y se importan en AWR son: El acoplador direccional y los *RF MEMS shunt* pero los capacitores incógnitas se simularán con modelos cerrados de capacitores concentrados y luego ese mismo capacitor se diseñará a parámetros distribuidos, simulándolo en HFSS. Para el acoplador direccional nos basamos en la idea de un grupo de investigación nacional donde el acoplamiento se realiza en forma aérea entre las dos líneas[55].

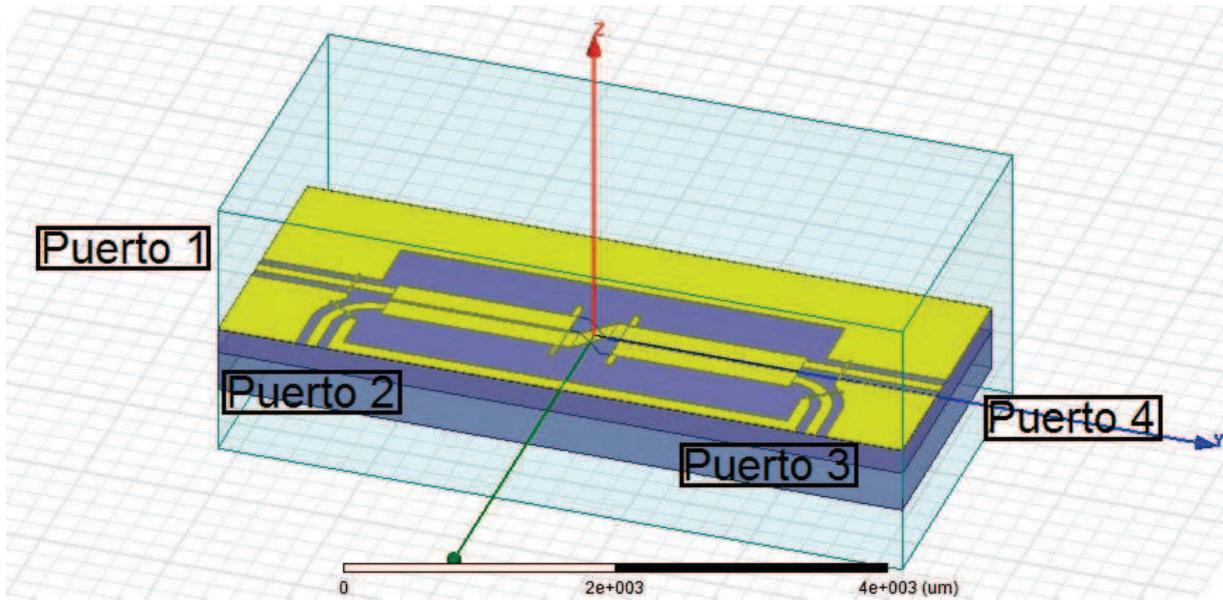


Figura 3.59: Modelo 3D del acoplador direccional de cuatro puertos a simular en HFSS.

El resultado del acoplador direccional dibujado en HFSS se integrará como un archivo Touchstone de cuatro puertos, s4p, como un subcircuito de AWR.

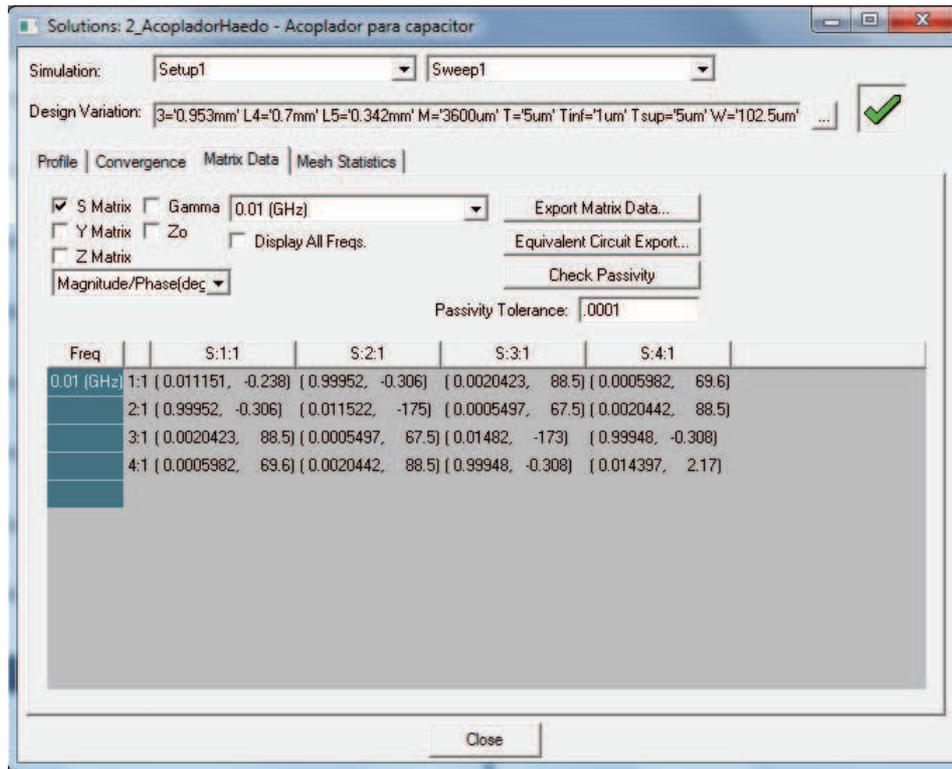


Figura 3.60: Resultados en parámetros S del acoplador direccional diseñado en HFSS.

En la figura 3.60 se muestran los resultados del acoplador direccional para una la frecuencia central de 8,25GHz. Los valores están colocados en módulo y en fase. Para ver la correlación entre la matriz de parámetros S hay que transformar los números complejos de la forma polar a la forma binómica.

$$| S_{11} | \angle S_{11} \Rightarrow S_{11} \text{ Este parámetro tiene una parte real y una parte imaginaria. (3.84)}$$

En este diseño en particular se tomó el puerto 1 como el puerto de entrada y el puerto 4 como el puerto aislado, de salida. Los puertos 2 y 3 son el directo y el acoplado, en los puertos 2 y 3 es donde se colocan las cargas reflectivas.

Como se dijo, se simulará todo el desplazador de fase MEMS reflectivo con los subcircuitos del acoplador y del *RF MEMS* simulado en vacío.

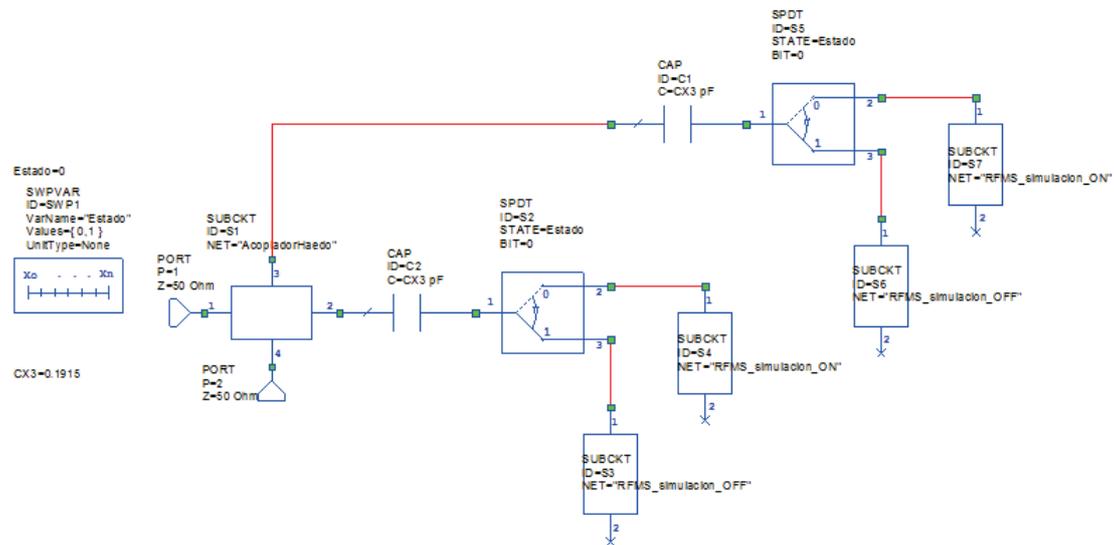


Figura 3.61: Circuito esquemático del desplazador de fase con subcircuitos del acoplador y del *RF MEMS* y C_X concentrado y simulado en software electromagnético.

En la figura 3.61 se muestra el circuito esquemático del desplazador de fase con el acoplador direccional y los *RF MEMS*, sendos componentes fueron simulados electromagnéticamente. Se buscó el valor del capacitor C_X necesario para que la diferencia de fase sea de $22,5^\circ$. El acoplador diseñado en HFSS posee una parte inductiva y el conmutador *RF MEMS* simulado electromagnéticamente difiere del modelo a parámetros concentrados por eso es evidente que el valor de la caacidad fue diferente al hallado anteriormente. En esta simulación al capacitor se le llamó C_{X3} . El valor del capacitor incógnita, con las condiciones predichas, fue de $0,1915 \text{ pF}$.

El resultado de la simulación del esquemático 3.61 se muestra en la figura 3.62, donde la fase es muy próxima a los $22,5^\circ$ buscados. Si bien el desplazamiento no es exacto, esto se debe al hecho de tomar modelos electromagnéticos, los valores más exactos difieren de los modelos ideales como el capacitor, además HFSS simula los acoplamientos que AWR no tiene en cuenta. A partir de aquí se seguirá con el desarrollo de todo el desplazador para ver si en la banda de la frecuencia de operación el desfase posee un error aceptable para este trabajo.

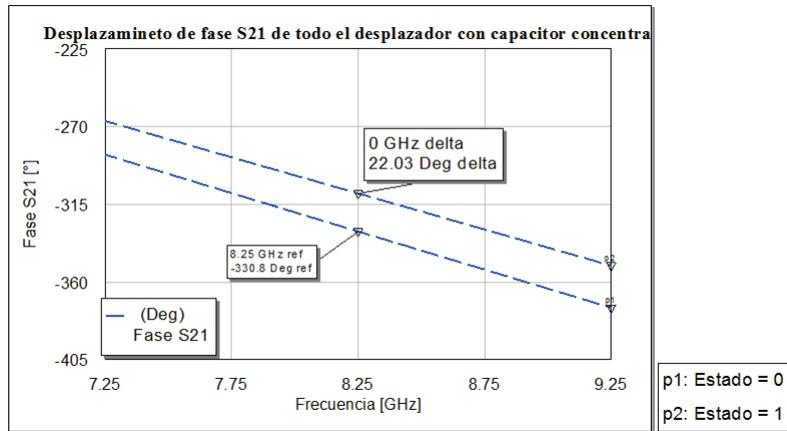


Figura 3.62: Desplazamiento de fase del circuito esquemático del desplazador de fase con subcircuitos del acoplador y del *RF MEMS* simulados en software electromagnético.

La próxima tarea es pasar del capacitor ideal (a parámetros concentrados) a un capacitor más realista (a parámetros distribuidos) que se pueda simular en el software electromagnético y que sea compatible para ser fabricado con el proceso de fabricación en cuestión. El capacitor se realizó con estructura de un capacitor interdigitado por su forma planar y su bajo valor de capacidad. Esta implementación es de sencilla fabricación con el proceso de la Foundry de FBK .

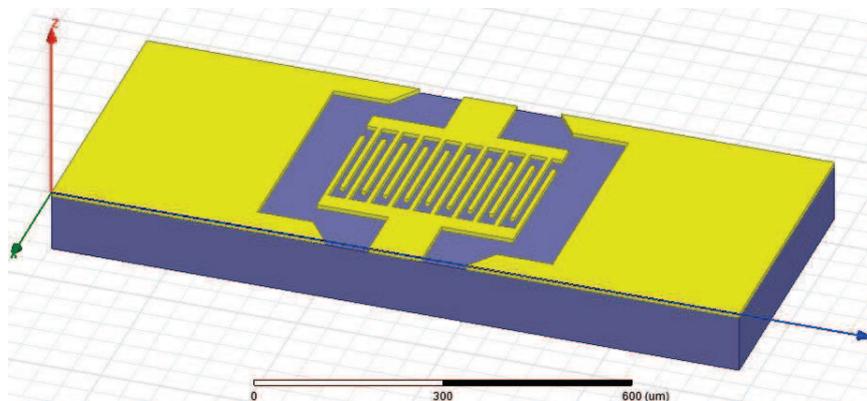


Figura 3.63: Capacitor interdigitado de valor C_X . Parte de la carga en serie con el *RF MEMS*.

El capacitor interdigitado se muestra en la figura 3.63. Su ajuste se llevó a cabo variando la longitud de los dedos y se comparó la capacidad con el capacitor ideal obtenido de la simulación anterior.

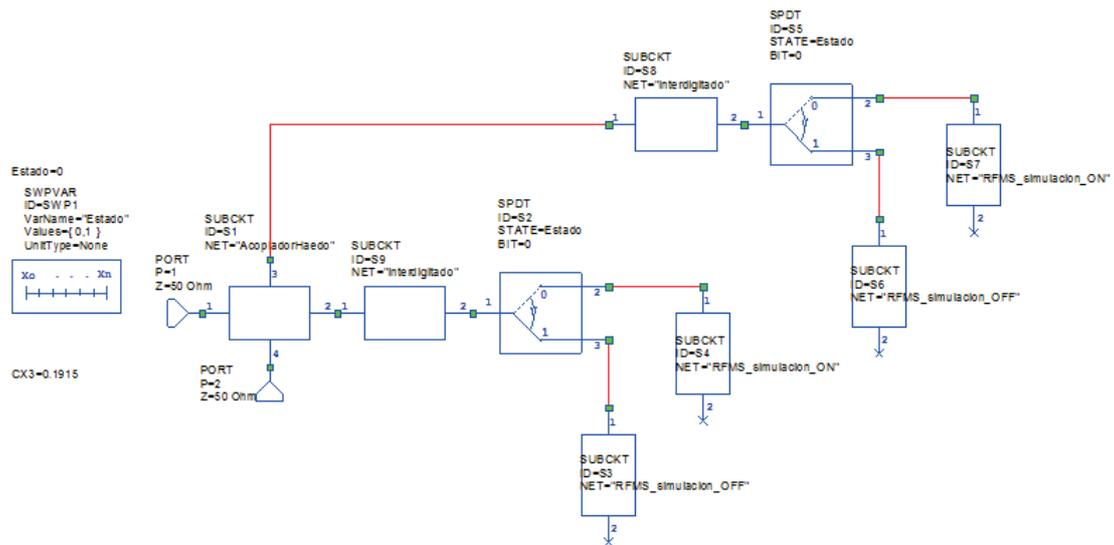


Figura 3.64: Circuito esquemático de todo el desplazador de fase MEMS reflectivo con el acoplador direccional, los *RF MEMS* shunt y el capacitor interdigitado simulados electromagnéticamente e insertados como subcircuitos en AWR.

Para terminar con esta segunda instancia de simulación se puede ver en la figura 3.65 el desplazamiento de fase del circuito de la figura 3.64.

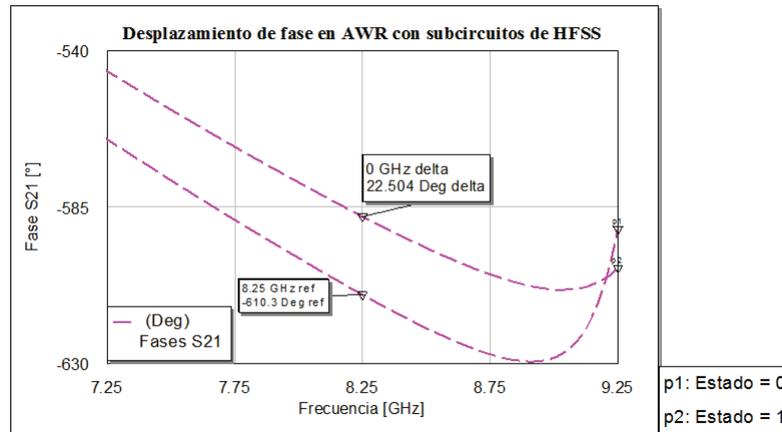


Figura 3.65: Resultado del circuito esquemático de todo el desplazador de fase MEMS reflectivo con el acoplador direccional, los *RF MEMS shunt* y el capacitor interdigitado simulados electromagnéticamente e insertados como subcircuitos en AWR.

Se puede ver hasta aquí que el desplazamiento de fase fue de $22,504^\circ$, lo cual nos dice que el capacitor interdigitado de $0,1915 \text{ pF}$ es el valor que estábamos buscando y hacerlo interdigitado es la manera de realizarlo de forma planar compatible con el proceso de fabricación de la Foundry FBK.

3.4.3.3. Tercera instancia de simulación

En esta tercera instancia de simulación sólo nos resta simular el desplazador de fase MEMS reflectivo electromagnéticamente.

Las características de este tipo de simulación son las mismas que las ya descritas para el desplazador de fase MEMS con líneas cargadas, por eso no se colocarán aquí para no ser redundantes. Se le recomienda al lector volver a releer estas características si lo considera necesario. (Ver sección 3.3.2.3)

Primero se simularán las cargas reflectivas (3.66) solas, las responsables del desplazamiento de fase. Luego se simulará toda la estructura, agregándole a las cargas los errores

del acoplador direccional.

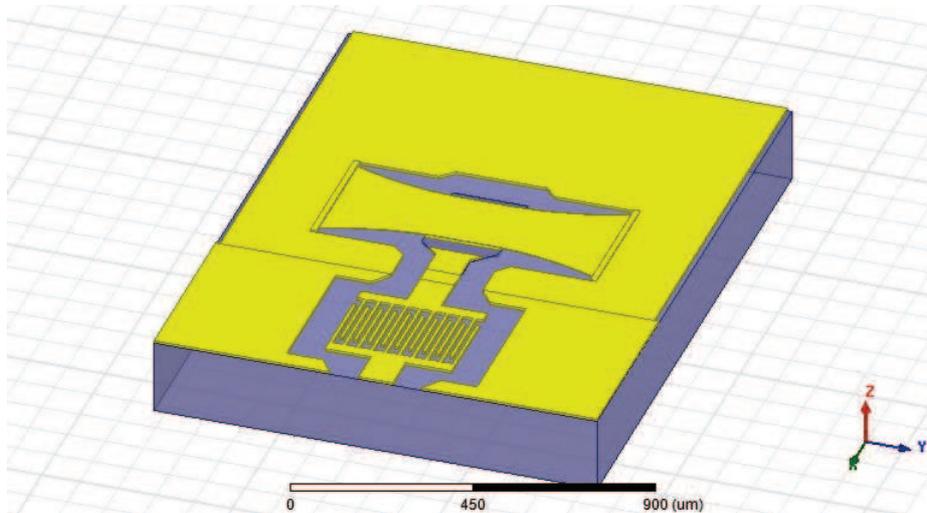


Figura 3.66: Dibujo en HFSS de las cargas del desplazador de fase MEMS reflectivo.

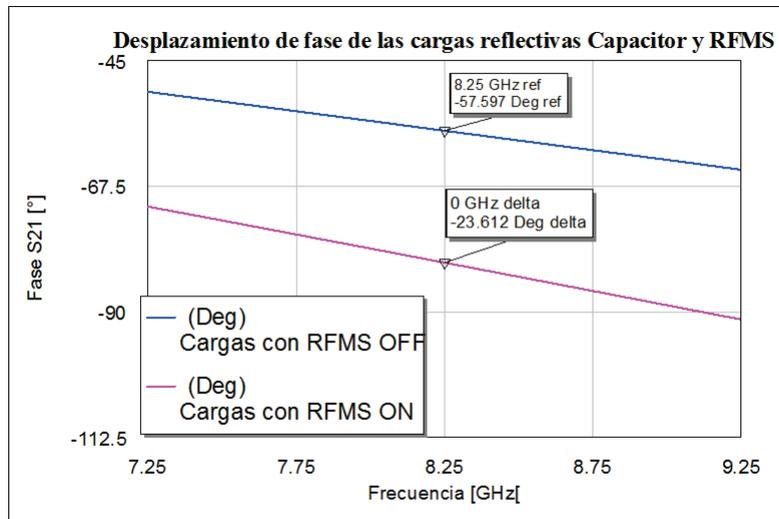


Figura 3.67: Desplazamiento de fase de las cargas reflectivas. Capacitor y *RF MEMS shunt* en vacío.

En la figura 3.67 se puede ver el desplazamiento de fase de las cargas reflectivas. En trazo azul se graficó la fase con el *RF MEMS* en estado OFF y con trazo magenta se ve la fase con el *RF MEMS* en estado ON. Con el valor de C_X conseguido se llegó a un

desplazamiento de fase de $23,612^\circ$, lo cual está dentro de los errores aceptables.

El próximo paso será graficar todo el desplazador de fase completo para simularlo electromagnéticamente, incluyendo el acoplador direccional MEMS, los capacitores interdigitados y los *RF MEMS*.(figura 3.68)

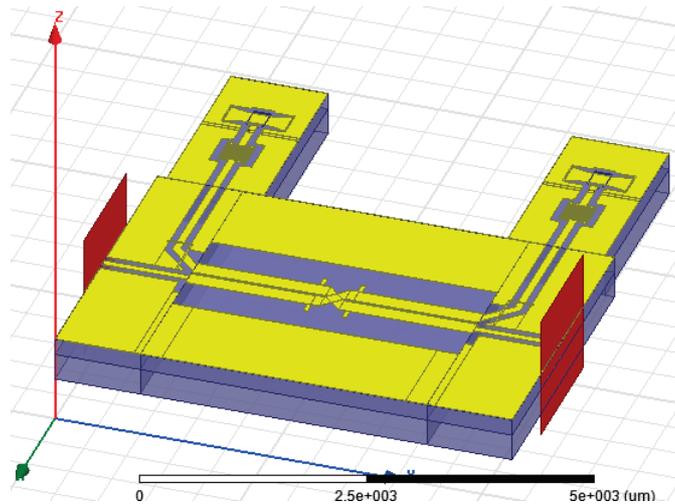


Figura 3.68: Dibujo en 3D de todo el desplazador de fase MEMS reflectivo completo realizado con HFSS para ser simulado en el software electromagnético.

En la figura 3.69 se muestra el desplazamiento de fase del desplazador de fase MEMS reflectivo completo simulado electromagnéticamente.

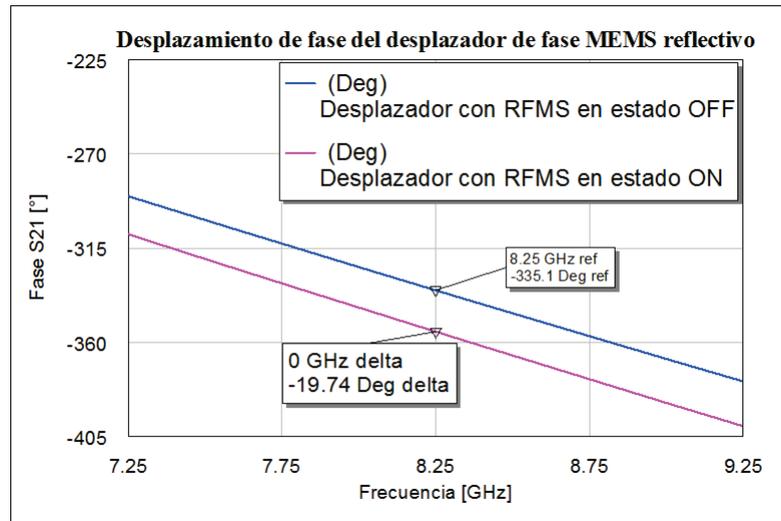


Figura 3.69: Simulación electromagnética del desplazamiento de fase del desplazador de fase MEMS reflectivo.

En la figura 3.69 se ve en línea azul la fase de la estructura con los *RF MEMS* en estado OFF y en trazo de color magenta se ve la fase del desplazador con los *RF MEMS* en estado ON. El desplazamiento es inferior al desplazamiento de las cargas solas por las pérdidas del acoplador direccional y por fenómenos de acoplamiento que en las cargas solas son inexistentes.

3.4.4. Sensibilidad

En esta sección se realizará un análisis de sensibilidad del desplazador de fase MEMS reflectivo. Al igual que en el desplazador analizado anteriormente (desplazador de fase MEMS con líneas cargadas 3.3.4.2) se utilizarán las ideas del método de Taguchi 3.3.4, se variarán los parámetros del circuito y se calculará la sensibilidad correspondiente a cada parámetro. Se implementarán los modelos equivalentes a parámetros concentrados de los componentes del circuito para ser simulados empleando AWR. Como se mostró en la sección 3.3.4.1.2, los resultados experimentales indican que la permitividad relativa del Si de alta resistividad es de 11,633. Por eso la constante dieléctrica es un parámetro de proceso a caracterizar en la sensibilidad de este desplazador de fase.

3.4.4.1. Análisis de la sensibilidad

Para el análisis de la sensibilidad se tienen más parámetros a analizar que en el otro desplazador de fase ya que el desplazador reflectivo tiene más componentes caracterizados por diferentes valores. Para empezar, se tomará el *RF MEMS* que, a diferencia del de a figura 3.40, está a circuito abierto, por lo cual el diagrama del *RF MEMS* será como el de la figura 3.70.

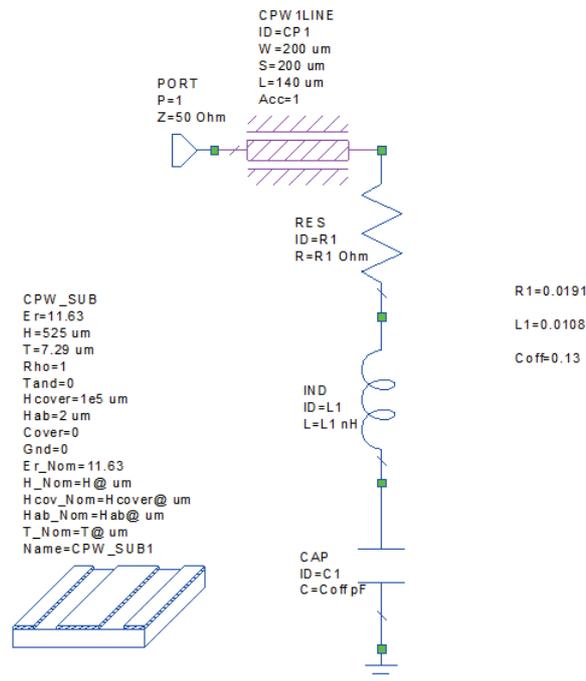


Figura 3.70: Diagrama eléctrico del modelo a parámetros concentrados del conmutador *RF MEMS shunt* en estado OFF que se utilizó para calcular la sensibilidad del circuito del conmutador reflectivo.

El *RF MEMS* no posee dos puertos como el de la figura 3.40 por lo cual no tiene sentido evaluar ningún valor de S_{21} ni S_{12} ni S_{22} pues el dispositivo sólo posee un puerto. Los valores de este componente fueron:

1. La permitividad relativa del silicio de alta resistividad fue de 11,633.
2. La resistencia de la membrana modelada por un resistor R_s fue de 0,0191 Ω .
3. La inductancia de la membrana modelada por un inductor discreto L_s fue de 0,108

nH.

4. El valor de la capacidad del *RF MEMS* con la membrana en estado *OFF* representado por un capacitor C_{OFF} fue de 0,13 pF o 130 fF.
5. El valor de la capacidad del *RF MEMS* con la membrana en estado *ON* representado por un capacitor C_{ON} fue de 17,15 pF.

Con estos valores se realizaron las comparaciones entre las mediciones y las simulaciones.

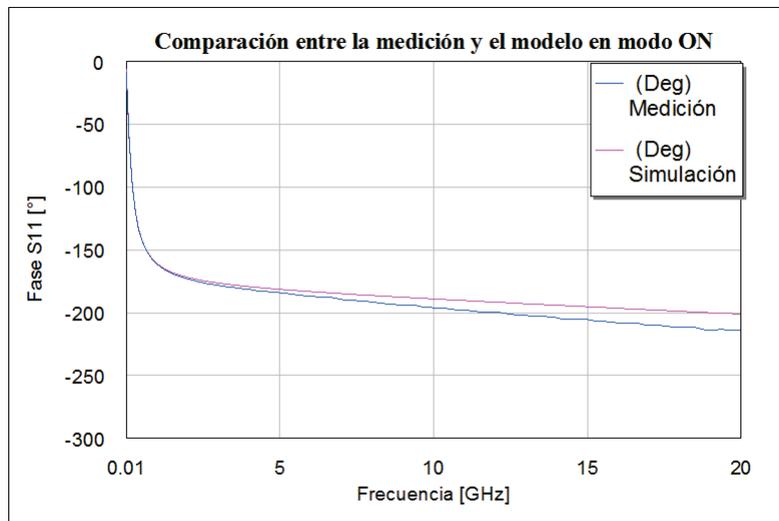


Figura 3.71: Comparación entre la fase medida y simulada con el modelo a parámetros concentrados del *RF MEMS* en vacío en estado ON.

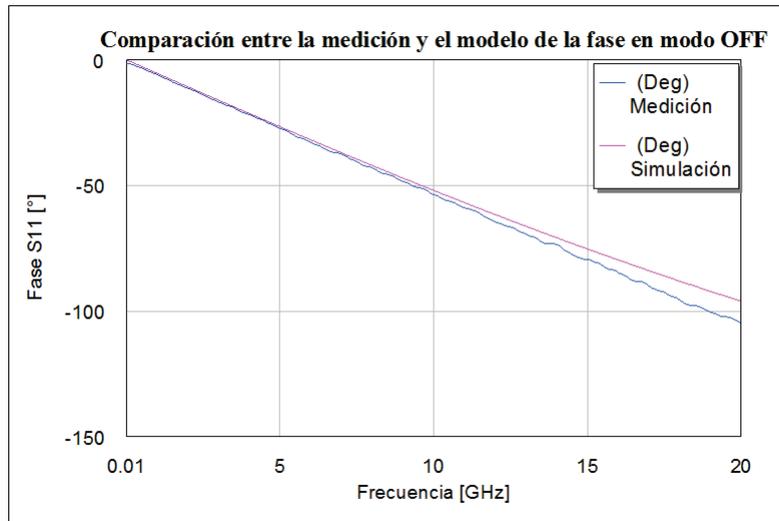


Figura 3.72: Comparación entre la fase medida y simulada con el modelo a parámetros concentrados del *RF MEMS* en vacío en estado OFF.

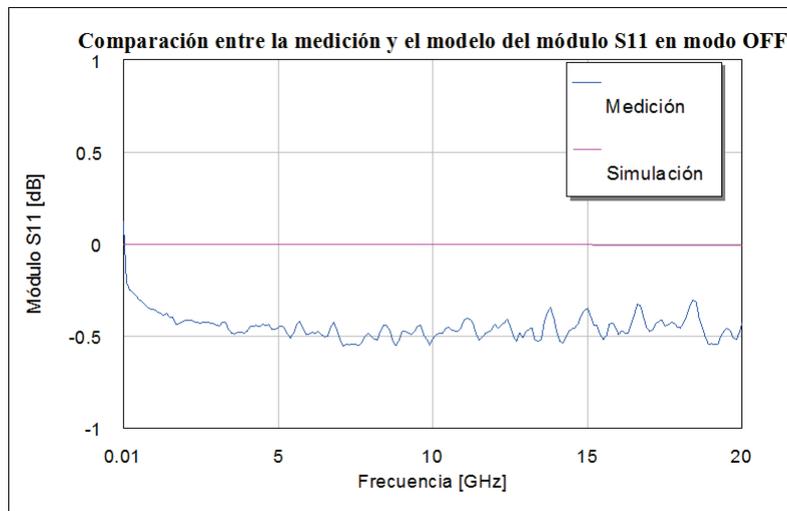


Figura 3.73: Comparación entre el módulo medido y simulado con el modelo a parámetros concentrados del *RF MEMS* en vacío en estado OFF.

Observar que en el gráfico de la figura 3.73 la escala de las ordenadas es muy pequeña por lo cual las pérdidas del módulo medido son inferiores a 1 dB.

Las tres comparaciones anteriores validan el modelo del *RF MEMS* simulado en vacío.

El siguiente diagrama eléctrico (figura 3.74) es el circuito esquemático a parámetros concentrados de un desplazador de fase reflectivo utilizado para hacer el análisis de sensibilidad de este tipo de desplazador de fase MEMS.

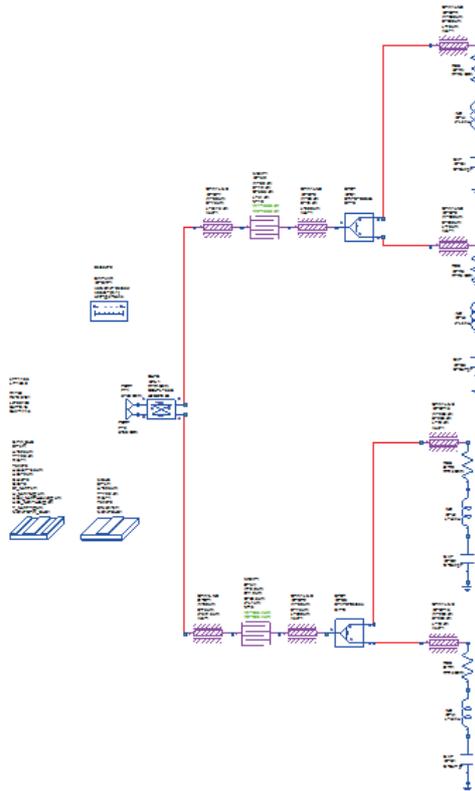


Figura 3.74: Diagrama esquemático de todo el desplazador de fase MEMS reflectivo. Sobre él se analizará la sensibilidad.

Las variables a considerar para evaluar la sensibilidad del desplazador de fase reflectivo, como en el caso del desplazador de líneas cargadas son:

- Las ε_r de Si.
- La resistencia de la membrana representada por R_s .
- La inductancia de la membrana, L_s .
- C_{OFF} .

- C_{ON} .

El desplazador de fase MEMS reflectivo posee un acoplador direccional caracterizado por los siguientes parámetros:

- La impedancia característica de los puertos del acoplador, llamada R_1 , usualmente su valor es de 50Ω .
- El acoplamiento, por definición se usaron -3 dB.
- Las pérdidas, LOSS, se consideraron nulas por ser el acoplador ideal.

El único parámetro que afecta el desplazamiento de fase del circuito es R_1 . Pues las simulaciones muestran que el circuito es insensible a las variaciones de los otros dos parámetros.

El otro componente que se tiene que modelar es el capacitor interdigitado. El capacitor interdigitado posee los parámetros:

- El ancho de cada dedo, W .
- El espacio entre dos dedos adyacentes, S .
- La longitud de los dedos, L .
- El número de dedos, N .
- La definición del sustrato.

Como el proceso garantiza valores invariables con cierta precisión, como el W , el S y el L , en el capacitor están fijos el número de dedos, que fue 19, el espacio entre dedos adyacentes que fue de $7,2 \mu\text{m}$ y el ancho de los dedos que fue de $9,9 \mu\text{m}$. La principal variable del proceso que afecta al capacitor es la constante dieléctrica del sustrato, por este motivo será la única variable que modela las variaciones del capacitor incluida en el análisis de sensibilidad.

Con todo lo dicho los parámetros para el análisis de sensibilidad serán:

- ϵ_r .

- R_s .
- L_s .
- C_{OFF} .
- C_{ON} .
- R_1 .

El valor nominal de L fue de $130,1 \mu\text{m}$ de largo para un desfase de $22,5^\circ$.

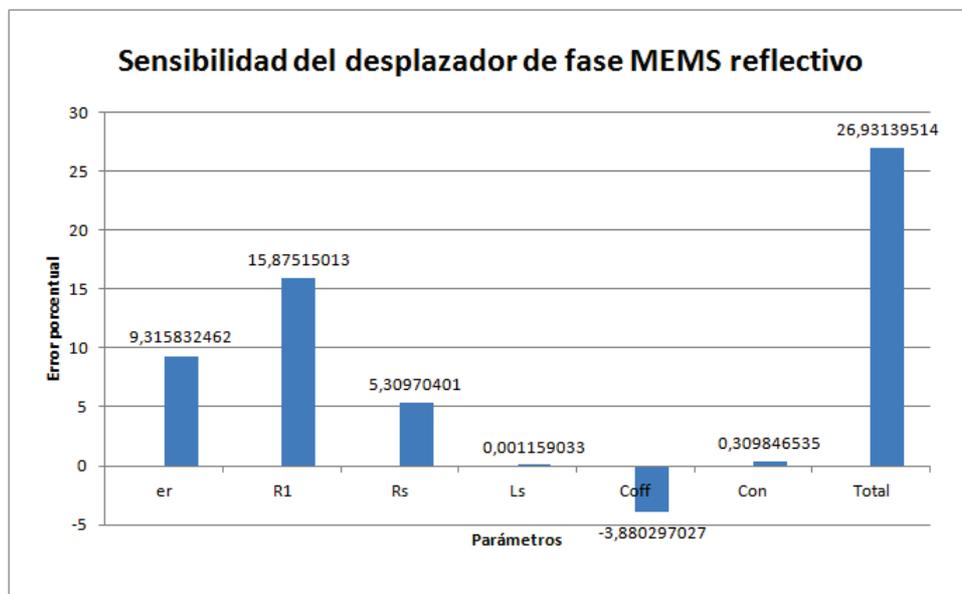


Figura 3.75: Sensibilidad del desplazador de fase MEMS reflectivo. Esquema de barras de la variación de cada parámetro del desplazador de fase reflectivo en parámetros concentrados.

Al igual que en la sensibilidad de líneas cargadas, en la sensibilidad de cada parámetro del desplazador de fase reflectivo se tomó una variación del 12%. Este valor surge de tomar como valor nominal de la permitividad la ajustada a través de la medición, (11,633) y la diferencia proporcional de ésta con la suministrada por el fabricante, (13,3).

3.4.4.2. Resultados del análisis de la sensibilidad

En el diagrama de barras de la figura 3.75 se pueden ver las variaciones y que tan sensibles es cada parámetro en relación a la diferencia de fase. Se puede observar que el impacto de la permitividad relativa es importante pero no es tan elevado como en el otro desplazador, (líneas cargadas). Que la constante dieléctrica no tenga una variación tan grande se debe a que las líneas de transmisión puras no son predominantes en este circuito, como lo eran los stub en el otro desfasador. El valor que afecta en mayor medida la diferencia de fase es R_1 (el valor de la impedancia característica que posee el acoplador direccional). Los parámetros del *RF MEMS* no poseen una alta sensibilidad, de lo que se desprende que este desplazador depende principalmente del capacitor que se encuentra en la carga reflectiva y del acoplador que integra toda la estructura.

3.4.5. Análisis del efecto de las variables de proceso sobre el desplazador de fase MEMS reflectivo

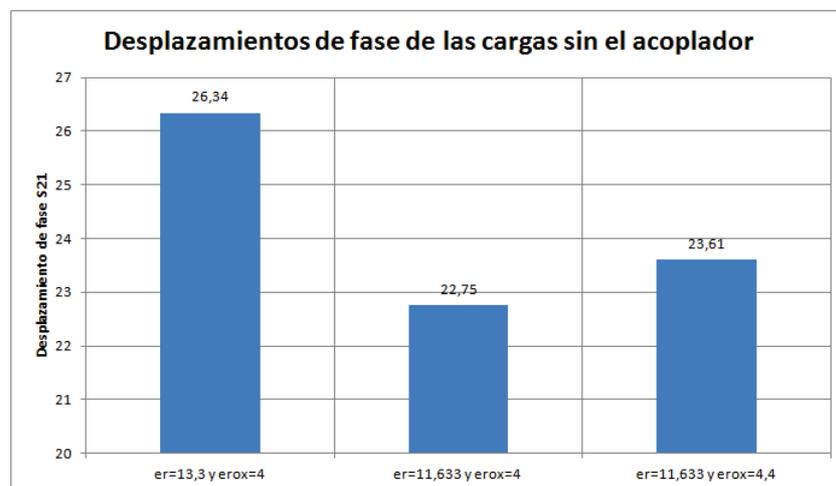


Figura 3.76: Diagrama de barras de la comparación de la diferencia de fases del desplazador de fase reflectivo entre la medición y las simulaciones con diferentes permitividades relativas sin el acoplador direccional.

Para ver los errores de todo el desplazador de fase MEMS reflectivo debe tenerse en cuenta que los errores de las cargas junto con los errores del acoplador direccional, que aunque sean pequeños, influyen en los errores de toda la estructura. Para ver cual es el

efecto del acoplador direccional se graficó un diagrama de barras del desplazamiento de fase de las cargas solas 3.76 y el desplazamiento de fase de toda la estructura 3.77.

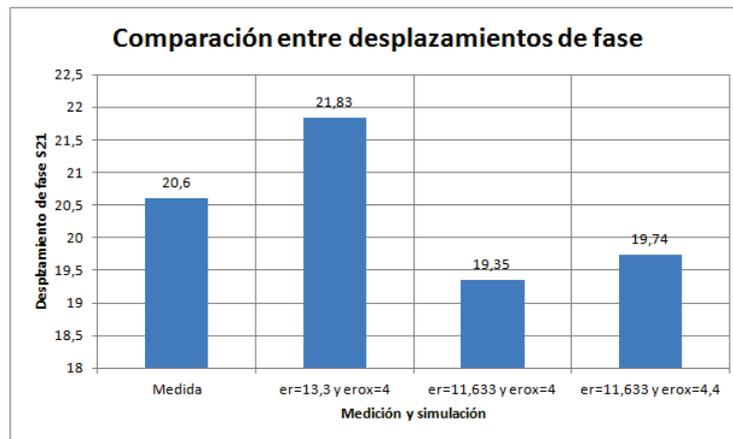


Figura 3.77: Diagrama de barras de la comparación de la diferencia de fases del desplazador de fase reflectivo MEMS reflectivo completo entre la medición y las simulaciones con diferentes permitividades relativas.

El gráfico de la figura 3.77 muestra un diagrama de barras de los desplazamientos de fase de la medición con las simulaciones. La altura de la primera barra representa la medición del desplazador de fase realizada con el VNA. La segunda barra corresponde al desplazamiento de fase con las permitividad relativa del silicio de alta resistividad con un valor de 13,3 y con la constante dieléctrica de 4 (valores de proceso suministrados por el fabricante). En la tercera columna se colocó la permitividad del silicio de 11,633 (obtenida por ajuste de las líneas en modo OFF del *RF MEMS*) pero se mantuvo el valor de 4 para la permitividad del óxido de silicio. La última columna posee el ajuste del silicio y del dióxido del mismo, 11,633 y 4,4 respectivamente.

Para terminar con la sensibilidad del desplazador de fase MEMS reflectivo se grafican los errores porcentuales de las permitividades pertenecientes a cada desplazador de fase (diferentes permitividades relativas con respecto a la medición.)

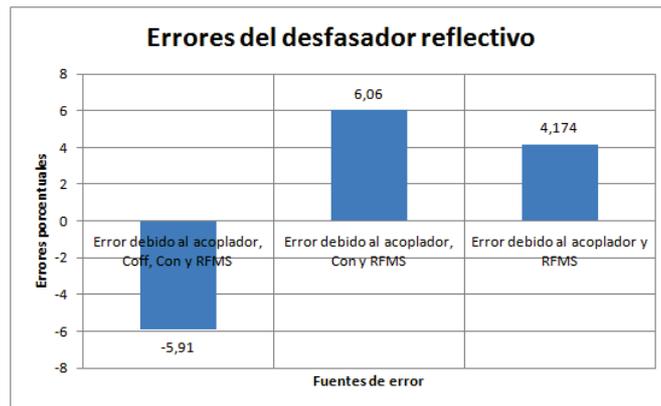


Figura 3.78: Diagrama de barras de los errores de C_{OFF} , C_{ON} , el acoplador direccional y del $RF MEMS$ caracterizado por sus permitividades relativas.

Los errores de la figura 3.78 están referidos a las permitividades relativas. La primera barra tiene en cuenta todos los errores, C_{OFF} , C_{ON} , el error del acoplador direccional y del $RF MEMS$. Cuando se corrige la ϵ_r del silicio el error de C_{OFF} ya fue minimizado, por lo cual sólo quedan los errores restantes. En la siguiente columna se utilizó el ajuste de la constante dieléctrica de dióxido de silicio con lo cual se minimiza el error de Con, los errores del acoplador direccional y del $RF MEMS$ no pueden separarse. El capacitor interdigitado no introdujo ningún tipo de error debido a la simplicidad de su geometría y a la fidelidad del proceso de fabricación en relación a las máscaras enviadas.

3.4.6. Conclusiones del desplazador de fase MEMS reflectivo

En esta parte del capítulo se ha realizado el desarrollo de las ecuaciones del desplazador de fase MEMS reflectivo. Se introdujo la idea de colocar un capacitor interdigitado en las cargas junto con el $RF MEMS$ en vacío. Se simuló en HFSS un modelo de un acoplador direccional diseñado con tecnología MEMS. Se realizó el análisis de la sensibilidad de toda la estructura y los errores porcentuales de cada uno de los parámetros resultó ser mucho menor al desplazador de líneas cargadas. En el desplazador de líneas cargadas se tiene tramos de líneas de transmisión muy importantes, ya que los stub y sus dos longitudes (LIN y LOUT) son partes fundamentales del diseño. En este desplazador fue de vital importancia encontrar el valor del capacitor de la carga C_X , ya que el desplazamiento de fase depende de los estados de las cargas.

3.5. Desplazador de fase MEMS con conmutación de caminos

El desplazador de fase con líneas conmutadas, mostrado en la figuras 3.79 y 3.80, es la topología más sencilla de las expuestas en este trabajo. Las dos variantes que se muestran tienen como diferencia el dispositivo de conmutación que se utiliza. En la estructura de la figura 3.79 el cambio del camino se hace con dos llaves *SPDT*¹², mientras que en la estructura de la figura 3.80 las llaves son *SPST*¹³. En ambas se dirige la señal entre una de las dos líneas de transmisión de diferente longitud. El desplazamiento de fase diferencial entre los dos caminos está dado por la expresión 3.85.[56][57][58]

$$\Delta\phi = \beta(L_2 - L_1) \quad (3.85)$$

Donde β es la constante de rotación de fase de la línea.

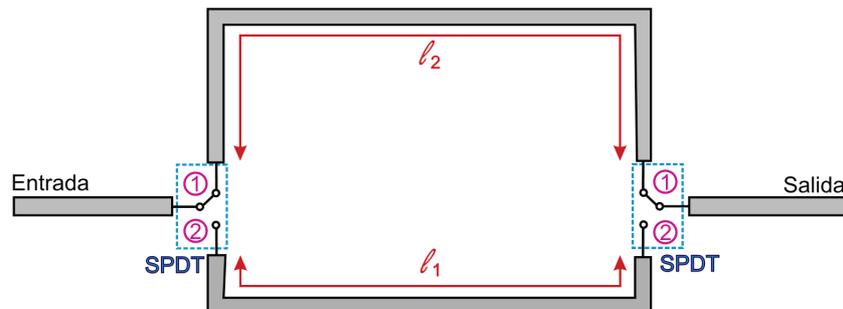


Figura 3.79: Desplazador de fase MEMS con conmutación de líneas implementada con *SPDT*.

¹²SPDT significa Single-Pole Double-Thru, es una llave selectora de una entrada y dos salidas.

¹³SPST significa Single-Pole Single-Thru, es una llave selectora de una entrada y una salida

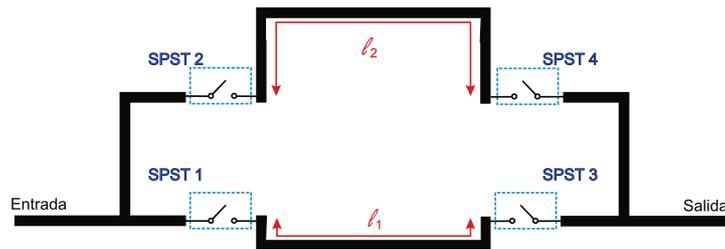


Figura 3.80: Desplazador de fase MEMS con conmutación de líneas implementada con *SPST*.

Si las líneas de transmisión son TEM (o casi-TEM, como las microstrip), este desplazador de fase es una función lineal de la frecuencia, lo que implica un cierto retardo de tiempo entre los puertos de entrada y de salida. Las pérdidas de inserción del desfasador con líneas conmutadas son iguales a las pérdidas de los conmutadores (*SPDT* o *SPST*) más las pérdidas de la línea. La fase de líneas conmutadas está diseñada normalmente para cambios discretos de fase binarios de $\Delta\phi = 180^\circ, 90^\circ, 45^\circ$, etc. En este caso, como en las otras topologías se elegirá un desplazamiento de fase de $22,5^\circ$. Un problema potencial con este tipo de desplazador de fase son las resonancias que pueden ocurrir en la línea de referencia si su longitud es cercana a un múltiplo de $\lambda/2$.

Las llaves para la conmutación de las líneas son diseñadas con tecnología MEMS. La llave *SPDT* es una T por donde entra la señal y posee una bifurcación a ambos lados de esta entrada. Para dirigir la onda, en uno u otro sentido, se colocan dos *RF MEMS shunt* en paralelo a estos nuevos caminos, como se hacía en los *stub* de los desplazadores de líneas cargadas. La otra opción más simple, se trata de colocar un *RF MEMS serie* que puede cerrar un camino o abrirlo, dependiendo si los *RF MEMS serie* están actuados o sin actuar respectivamente. Para este desplazador ya sea que utilice *SPDT*, *RF MEMS shunt*, o *SPST*, *RF MEMS serie*, se necesitan cuatro conmutadores. En los *SPDT* no se pueden actuar las dos salidas simultáneamente, de lo contrario no se estaría guiando la onda en una única línea.

3.5.1. Ecuaciones de diseño

La única ecuación de diseño que se dispone es la 3.85. Pero hay que calcular el valor de la constante de fase y la diferencia de longitudes de las líneas que producirán un desplazamiento determinado de fase. Para calcular el valor de β se utilizó la herramienta TX-LINE. Los parámetros físicos en este caso serán:

- Sustrato Rogers 3010
- $\varepsilon_r = 10,2$
- Conductor = cobre
- $L=1$ mm
- $W=190$ μm
- $G=110$ μm
- $H=635$ μm
- $T=17$ μm

El valor de L puede ser cualquiera ya que β no depende del largo de la línea.

Los datos eléctricos ingresados fueron:

- $Z_0 = 50\Omega$
- Frecuencia= $8,25\text{GHz}$

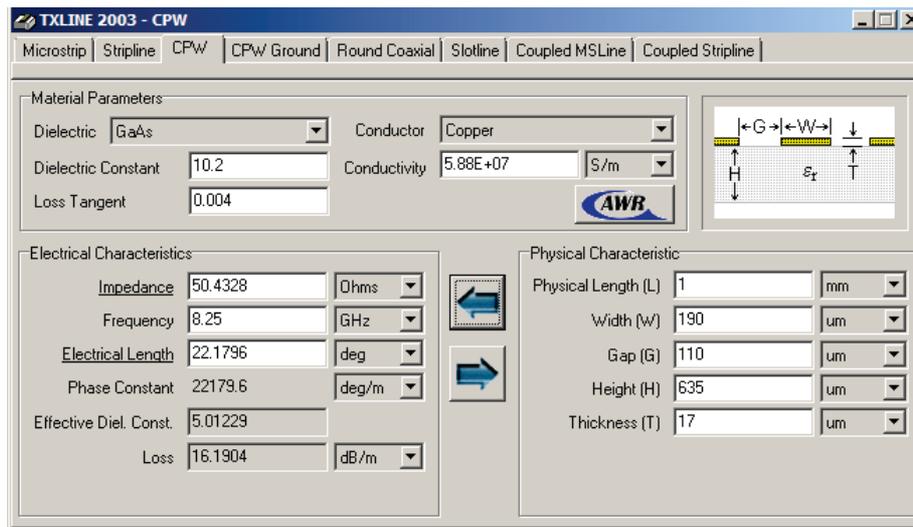


Figura 3.81: Pantalla del TX-LINE que calcula el β en base a los parámetros de entrada físicos de la placa.

El valor de β calculado fue de $22179,6^\circ/m$. Para una diferencia de fase de $22,5^\circ$ y reemplazando el valor de β en la expresión 3.85, $L_2 - L_1$ será 1,0144 mm

3.5.2. Simulaciones

Para la simulación de este tipo de desplazador de fase nuevamente dispondremos de diferentes instancias de simulación. La primera instancia debe probar en un circuito de esquemáticos que el desplazamiento que se logra con la diferencia de longitudes de las líneas de transmisión calculadas son las que cumplen con nuestro requerimiento. En una segunda instancia de simulación se simulará en AWR con subcircuitos de HFSS, el subcircuito será una línea de transmisión de diferente largo. En una tercera instancia de simulación se simulará todo el dispositivo con *SPDT (RF MEMS shunt)* con el simulador electromagnético. En una cuarta instancia se simulará con líneas de circuitos esquemáticos y con la medición de SPST¹⁴ todo el desplazador y finalmente en la última simulación, quinta instancia, se reemplazarán las líneas ideales de AWR por líneas simuladas con el simulador electromagnético.

¹⁴El SPST se construyó con dos subcircuitos de las mediciones de *RF MEMS* serie en cada estado. Se unen ambos bloques con un conector SPDT ideal. De estos dos bloques se eligen dejando pasar la señal a una única salida.

3.5.2.1. Primera instancia de simulación

La primera instancia de simulación es una validación de los datos obtenidos.

La figura 3.82 es un circuito esquemático de la conmutación de líneas con AWR®, conmutadores y líneas ideales.

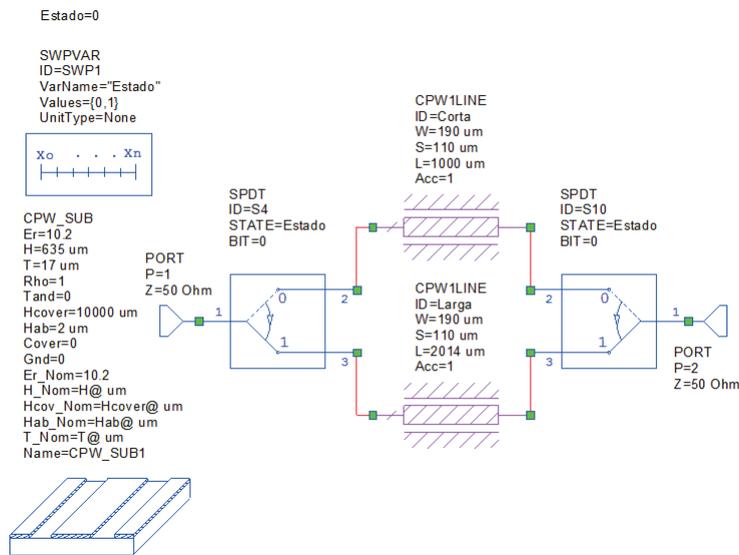


Figura 3.82: Diagrama eléctrico del desplazador de fase con conmutación de caminos con AWR® con conmutadores *SPDT* y líneas CPW ideales.

En el circuito de la figura 3.82 pueden verse dos líneas de transmisión CPW una de un milímetro y catorce micrómetros más larga que la otra. La llave *SPDT* es discreta y la variable “Estado”, 0 o 1, es la que gobierna la línea a conectar.

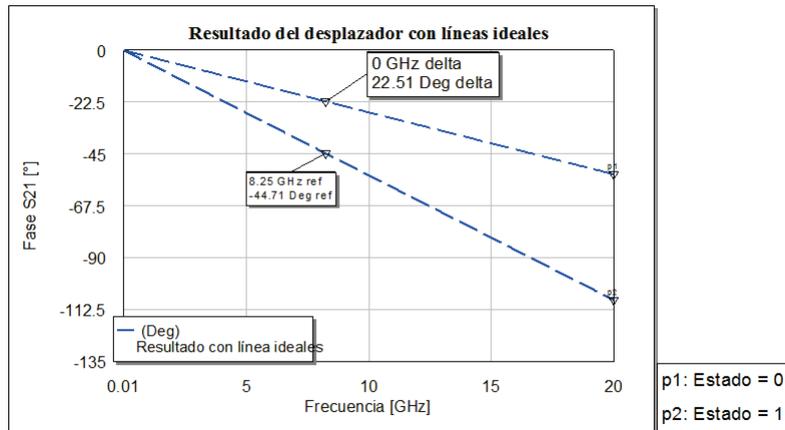


Figura 3.83: Desplazamiento de fase en banda X del diagrama eléctrico del desplazador de fase con conmutación de caminos con AWR[®], con conmutadores *SPDT* y líneas CPW ideales.

En la figura 3.83 se puede ver el desplazamiento de fase S_{21} en banda X del desplazador de fase con conmutación de líneas. La diferencia de fase es la esperada y es de $22,51^\circ$, este resultado indica que el valor de la constante de fase para estas líneas coincide con la simulación del diagrama eléctrico ideal.

3.5.2.2. Segunda instancia de simulación

A continuación se realizó una simulación con AWR[®] con subcircuitos del simulador electromagnético. El programa AWR[®] tiene la posibilidad de importar archivos Touchstone de mediciones con un VNA o de una simulación con un programa de mayor exactitud.

Los archivos s2p de las líneas, se extrajeron de simulaciones electromagnéticas y se incorporaron como un dispositivo en forma de subcircuito en AWR[®]. Si bien AWR[®] no sabe de qué sistema se trata el programa, sólo toma los valores de los archivos de la simulación en Ansoft HFSS[®].

Se colocaron subcircuitos de líneas CPW simuladas en Ansoft HFSS[®]. La línea larga con $1,0144 \text{ mm}$ más de longitud que la misma línea más corta es la mostrada en la figura

3.84.

Las líneas simuladas en Ansoft HFSS[®] tienen los mismos parámetros eléctricos y físicos que los que usaron en TX-LINE y en la simulación de AWR[®] con las líneas y los *SPDT* ideales.

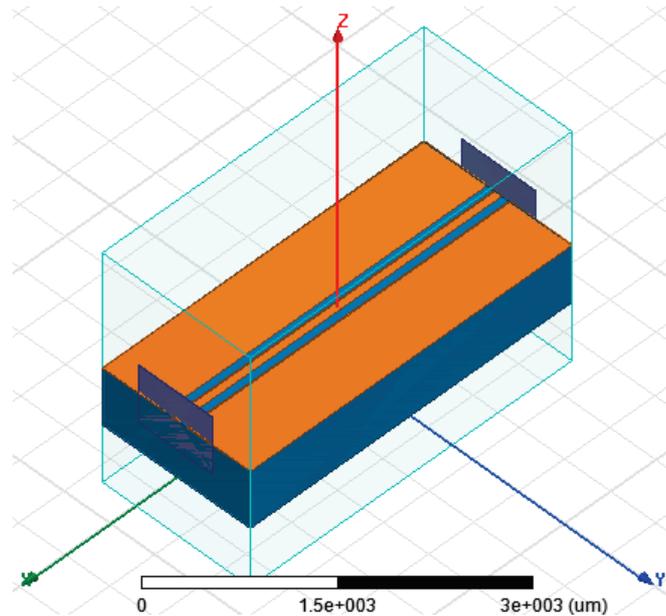


Figura 3.84: Línea de transmisión CPW en 3D larga para ser simulada en Ansoft HFSS[®].

La figura 3.84 muestra el dibujo en 3D de la línea de transmisión larga para simular en Ansoft HFSS[®].

Los parámetros *S* extraídos de la simulación del sólido anterior será el subcircuito de la línea larga, 2,014 mm, se hará lo mismo con la línea corta de 1 mm. Ambos subcircuitos son los que se pueden ver en la figura 3.85

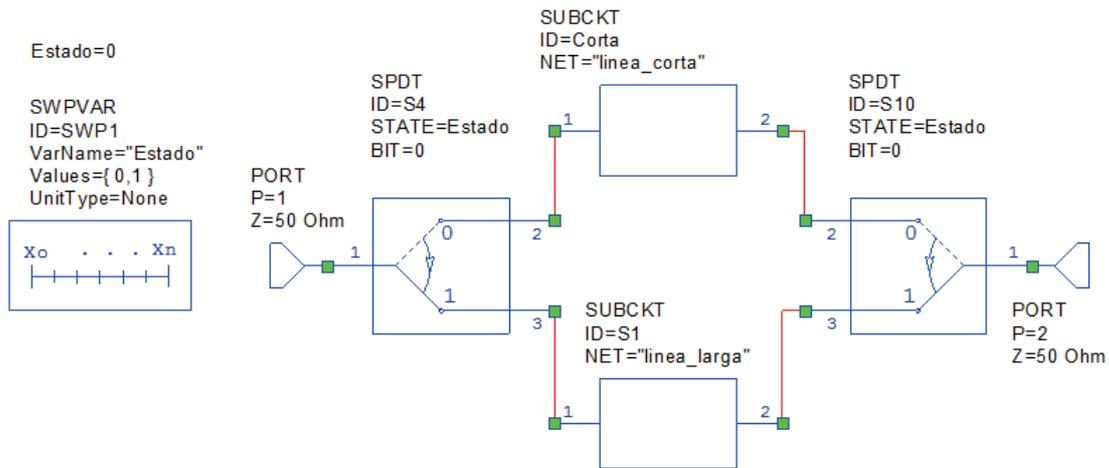


Figura 3.85: Diagrama eléctrico del circuito esquemático con AWR[®] con subcircuitos de líneas en Ansoft HFSS[®].

La figura 3.85 es el esquemático del desplazador de fase por conmutación de caminos en AWR[®] con subcircuitos de las líneas de transmisión simuladas en Ansoft HFSS[®].

Este resultado dista en aproximadamente 1° del desplazamiento buscado. Este error se comete porque en el estudio analítico los tramos de líneas de transmisión CPW son ideales, aunque en esta segunda etapa se deben colocar parámetros del sustrato como la permitividad relativa, los espesores, del sustrato y del conductor, y en Ansoft HFSS los fenómenos son similares a la realidad.

3.5.2.3. Tercera instancia de simulación

En esta sección se presentan los resultados de la simulación de toda la estructura hecha con los dies de los *RF MEMS* pegados sobre un sustrato PCB Ro3010 comercial.

Para hacer la simulación se tomaron *RF MEMS shunt* como dies individuales. Debieron usarse cuatro *RF MEMS* para rutear la entrada y la salida de la señal. Las variables que se usaron con tal fin fueron *J4*, en cero: estado *ON* e idem con *J5*. Los *RF MEMS* con *J4* en *OFF* hacen pasar la señal por el camino corto o referencia, y los *RF MEMS* con

$J5$ en *OFF* rutean la señal por el camino largo. Los interruptores $J4$ y $J5$ nunca pueden estar actuados, ni en estado *OFF* al mismo tiempo. Una forma de evitar esto es utilizar un inversor lógico que garantice que las señales de control $J4$ y $J5$ sean una la negada de la otra. Un inversor con este tipo de tecnología fue desarrollado y aprobado en el marco de esta tesis y actualmente un paper presentado esta actividad esta aprobado para su publicación [59]. El trabajo trata del diseño, realización, y medición de un inversor digital compatible e integrable con tecnología MEMS. Como la tecnología utiliza altas tensiones de actuación es óptimo contar con un inversor para reducir el número de líneas de control que deben llegar al chip, convierte un estado de un uno lógico en un estado de cero lógico, implementado con *RF MEMS* serie.

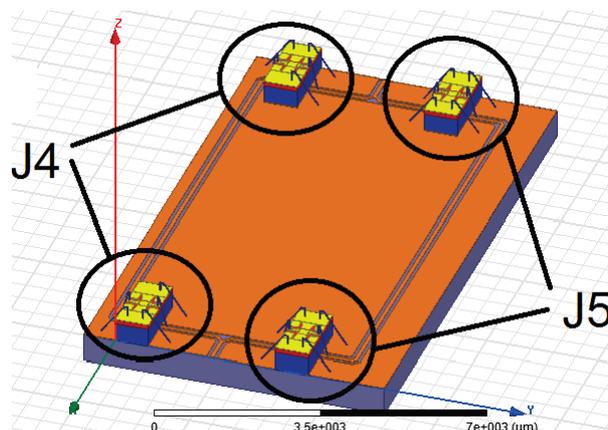


Figura 3.86: Sólido en 3D para simular la fase del desplazador de fase con conmutación de caminos simulado con Ansoft HFSS®

En la figura 3.87 se ve el desplazamiento de la fase S_{21} en ambos estados de los *RF MEMS*. Como se infiere cada par de *RF MEMS* funcionan con un mismo estado.

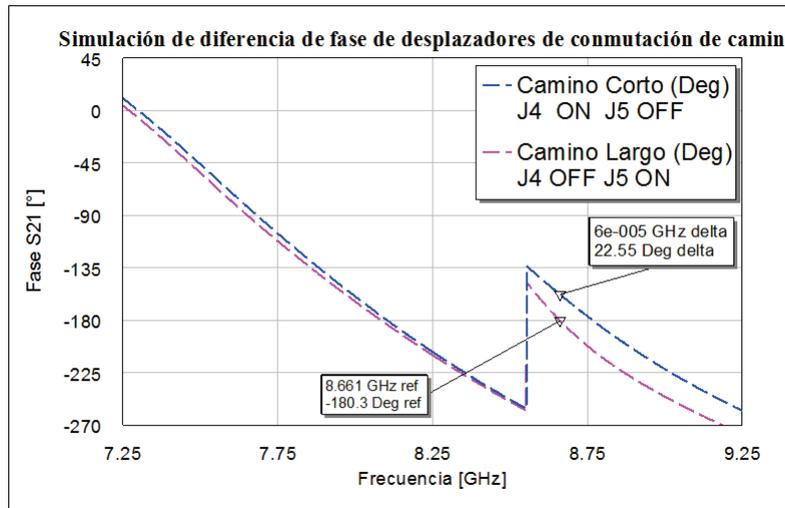


Figura 3.87: Resultado de la simulación con Ansoft HFSS® del desplazador de fase con conmutación de caminos.

A una frecuencia de aproximadamente 8,5GHz se puede apreciar un salto en la fase, esto se debe a una resonancia en esta frecuencia. En la próxima subsección se expondrá el origen y la naturaleza de esta resonancia.

3.5.2.4. Análisis del SPDT con conmutadores *RF MEMS shunt*

Un circuito *SPDT* es una llave selectora con una entrada y dos salidas, y tiene por objeto “rutear” una señal de radio frecuencia hacia alguno de los dos puertos de salida de la llave mencionada, manteniendo la condición de adaptación para cada uno de los caminos que se elijan [60].

La selección de cual de las dos salidas se elige para “rutear” la señal se implementa mediante dos *RF MEMS* dispuestos en las inmediaciones de cada una de las salidas tal y como se lo presenta en la figura 3.88.

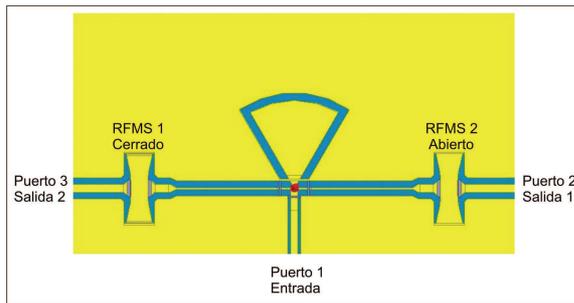


Figura 3.88: Vista en el plano superficial del *SPDT* MEMS simulado.

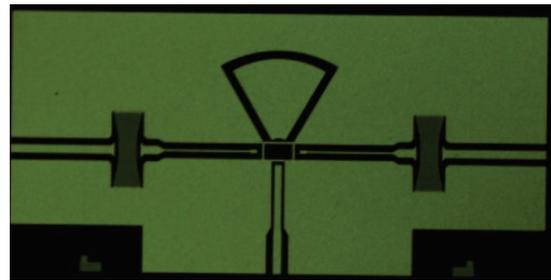


Figura 3.89: Foto de la vista superficial del *SPDT* MEMS fabricado.

Para elegir la salida que se va a activar, el *RF MEMS* asociado a la salida elegida, debe estar en estado OFF (para dejar pasar las señales de RF) y el otro *RF MEMS*, asociado a la salida bloqueada debe estar en estado ON (bloqueando la señal de RF).

Debe recordarse que los *RF MEMS shunt* en estado ON bloquean las señales de RF y los *RF MEMS shunt* en estado OFF permiten el paso de la señales de RF.

Los SPDT con tecnología MEMS presentan un problema, existe una resonancia provocada por el efecto capacitivo del *RF MEMS* que se encuentra actuado.

Por otra parte el efecto de carga reactiva capacitiva del *RF MEMS* actuado que bloquea las señales de RF en uno de los puertos, causa una efecto desadaptador sobre la ruta de la señal en su camino hacia el puerto opuesto.

En la figura 3.90 se ve la simulación de la onda eléctrica saliendo por el *RF MEMS* que está en estado OFF y evitando la salida donde el *RF MEMS* está en estado ON.

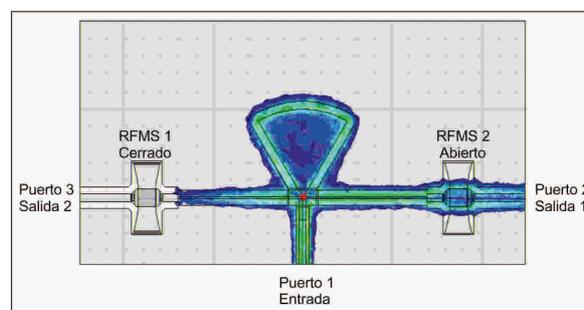


Figura 3.90: Vista del \vec{E} en el plano superficial del conmutador *SPDT* MEMS simulado.

De este análisis se desprende que los SPDT formado con *RF MEMS* shunt deben tener un stub radial para solucionar problemas de desadaptación.

3.5.2.5. Cuarta instancia de simulación

Por la particularidad que poseen lo *RF MEMS* serie no es posible hacer una simulación electromagnética de la estructura. Los *RF MEMS* serie tienen una curvatura¹⁵ en su membrana que mantiene su extremo suspendido en el aire, dejando una estructura a circuito abierto. Cuando se aplica la tensión de Pull-in la membrana baja y hace contacto óhmico con el resto de la línea cerrando el circuito. Por lo expresado se necesita un programa que maneje una malla móvil, que realice una gran deformación de la membrana, que produzca una tensión de Pull-in, lo cual complica la estructura del dispositivo y que maneje la señal de RF en todo momento. Esta simulación multifísica no puede realizarse con los programas que disponemos.

La solución que se encontró fue: medir los *RF MEMS* serie sin actuar y actuados y, como subcircuitos, simularlos con líneas en AWR[®], tarea que se realiza en esta cuarta instancia de simulación.

Los *RF MEMS* serie de los que se dispone poseen diferentes largos: de 200 μm , de 300 μm , de 400 μm y de 500 μm .

El sustrato elegido para hacer las líneas de transmisión CPW fue Ro3010[®] con 635 μm , 30 mil, de espesor. Este sustrato posee una ϵ_r de 10,2 según su hoja de datos. Se optó por un G de 110 μm , una L de 1 mm, un W de 190 μm . El T es fijo de 17 μm , con impedancia Z_0 de 50 Ω y a la frecuencia de operación: 8,25 GHz.

Se recuerda que el valor de β ya fue calculado con TX-LINE y verificado con la primera simulación de AWR de la sección el valor fue de 22179,6°/m.

La diferencia $L_2 - L_1$ dio un valor de 1,0144 mm, o sea si L_1 tiene un milímetro de

¹⁵Esta curvatura se forma debido al proceso de fabricación.

longitud, L_2 va a tener 2,014 mm de largo para tener 22,5° de diferencia de fase.

Con estos valores se simuló la diferencia de fase con líneas CPW y con llaves *SPDT* ideales en AWR®. Los resultados fueron idénticos a los primeros resultados en el principio de esta sección.

Para simular los *SPST*, llaves de una entrada y una salida, se utilizó un conmutador ideal *SPDT* de AWR y se utilizaron las medidas de cada switch en ambos estados. Con la suma de los *RF MEMS* serie en estado *ON* y estado *OFF* y dos conmutadores *SPDT* ideales se representó cada conmutador. El circuito esquemático siguiente muestra estos desplazadores, con las líneas ideales.

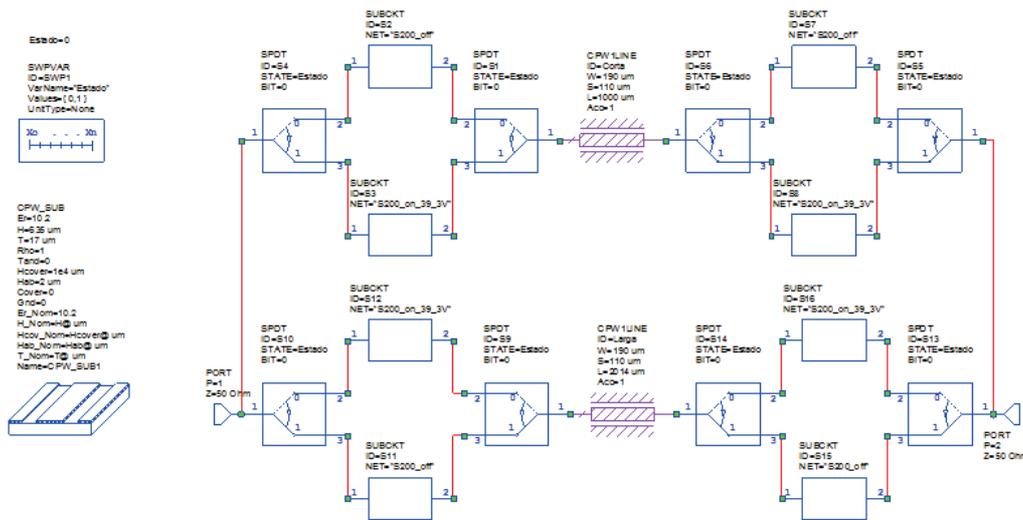


Figura 3.91: Circuito esquemático con líneas CPW ideales con diferencia de longitud de 1,014 mm con conmutadores de *RF MEMS* serie de 200 μm .

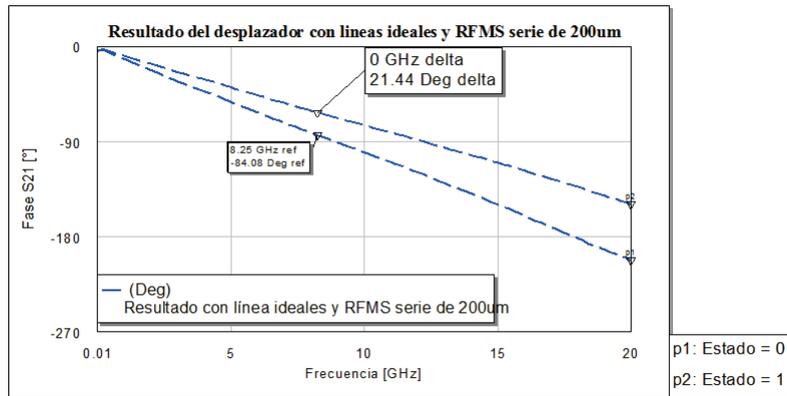


Figura 3.92: Resultado del circuito esquemático con líneas CPW ideales con diferencia de longitud de 1,014 mm con conmutadores de *RF MEMS* serie de 200 μm .

Se graficarán los resultados de los diferentes desplazadores *RF MEMS* serie, de 300 μm , de 400 μm y de 500 μm . El orden será la simulación con líneas ideales.

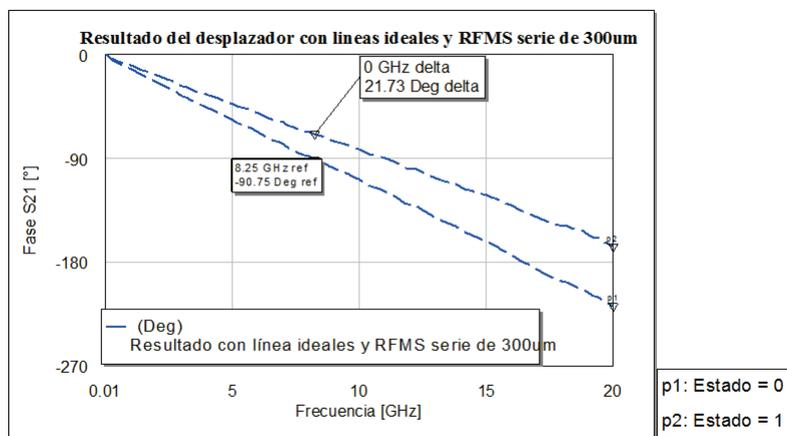


Figura 3.93: Resultado del circuito esquemático con líneas CPW ideales con diferencia de longitud de 1,014 mm con conmutadores de *RF MEMS* serie de 300 μm .

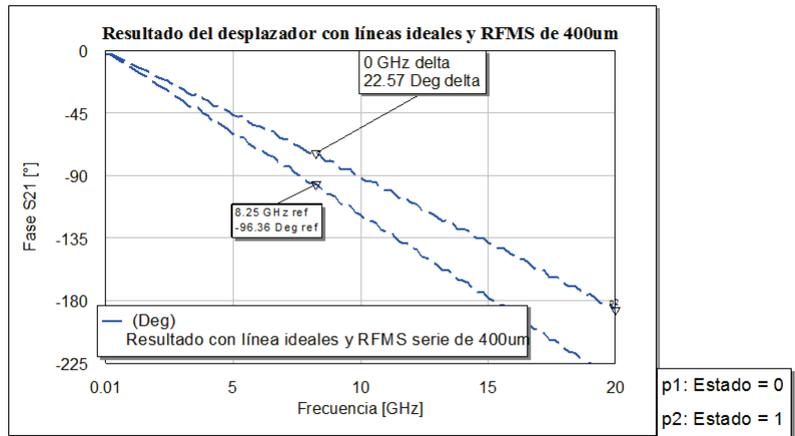


Figura 3.94: Resultado del circuito esquemático con líneas CPW ideales con diferencia de longitud de 1,014 mm con conmutadores de *RF MEMS* serie de 400 μm .

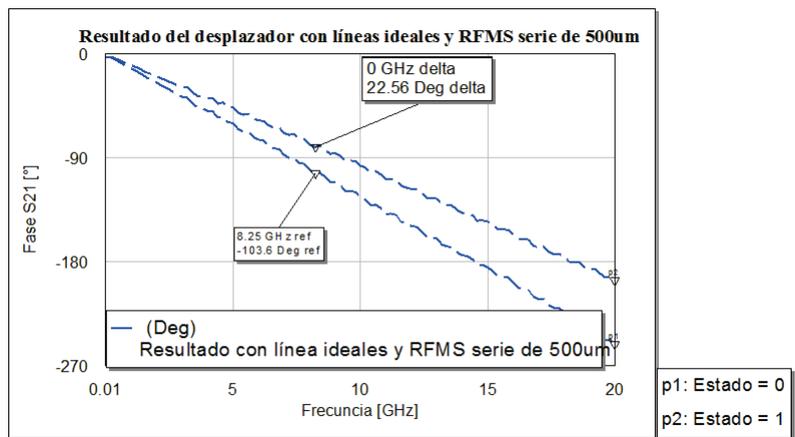


Figura 3.95: Resultado del circuito esquemático con líneas CPW ideales con diferencia de longitud de 1,014 mm con conmutadores de *RF MEMS* serie de 500 μm .

3.5.2.6. Quinta instancia de simulación

En esta última instancia de simulación se utilizan las mediciones del *RF MEMS* serie de diferentes largos en ambos estados. Las líneas de transmisión ideales fueron reemplazadas por su simulación electromagnética realizada con HFSS. Estos subcircuitos, mediciones y simulaciones electromagnéticas se integraron en AWR.

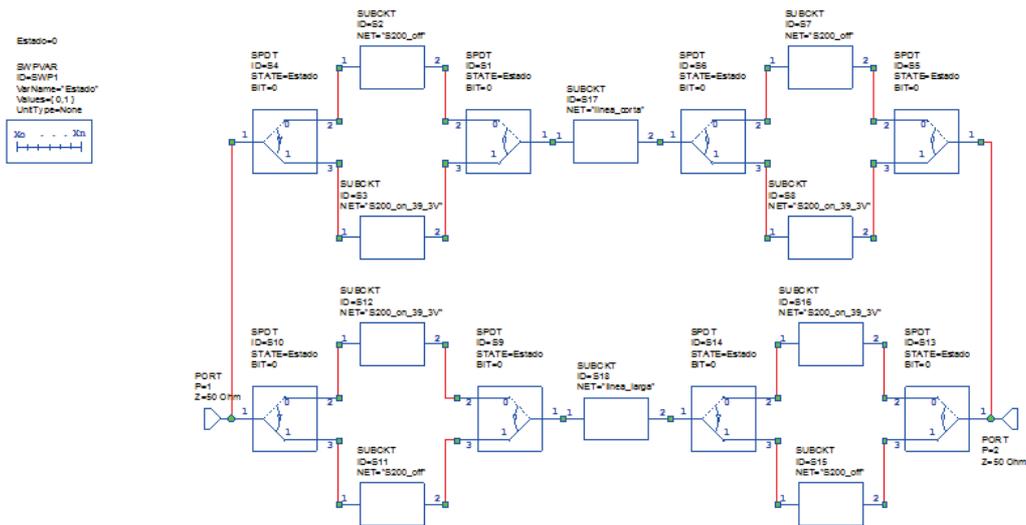


Figura 3.96: Circuito esquemático con líneas CPW simuladas en HFSS con diferencia de longitud de 1,014 mm con conmutadores de *RF MEMS* serie de 200 μm .

El circuito esquemático de la figura 3.96 tiene los *SPST* en base a las mediciones de los *RF MEMS* de 200 μm pero con un subcircuito de las líneas simuladas en HFSS. Es por eso que los parámetros del sustrato ya no están en el diagrama eléctrico como en la figura 3.91.

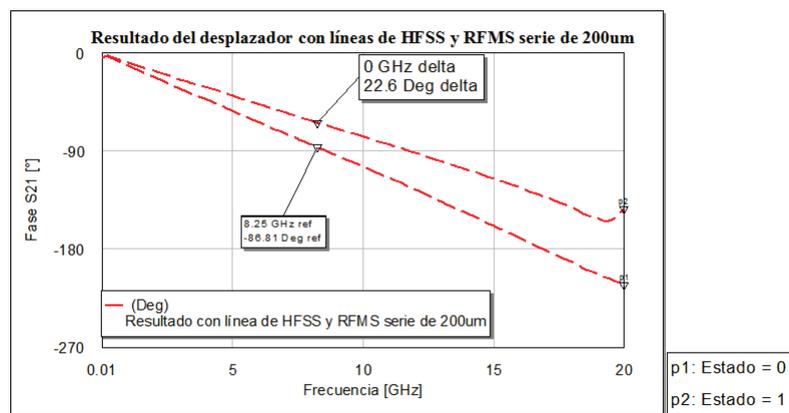


Figura 3.97: Resultado del circuito esquemático con líneas CPW simuladas en HFSS con diferencia de longitud de 1,014 mm con conmutadores de *RF MEMS* serie de 200 μm .

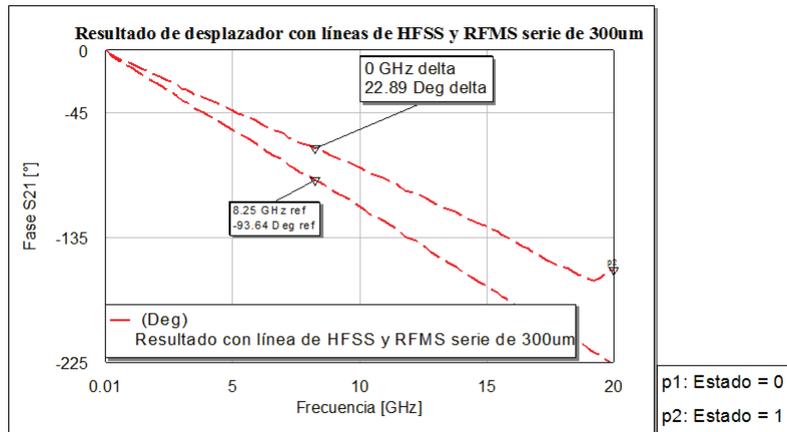


Figura 3.98: Resultado del circuito esquemático con líneas CPW simuladas en HFSS con diferencia de longitud de 1,014 mm con conmutadores de *RF MEMS* serie de 300 μm .

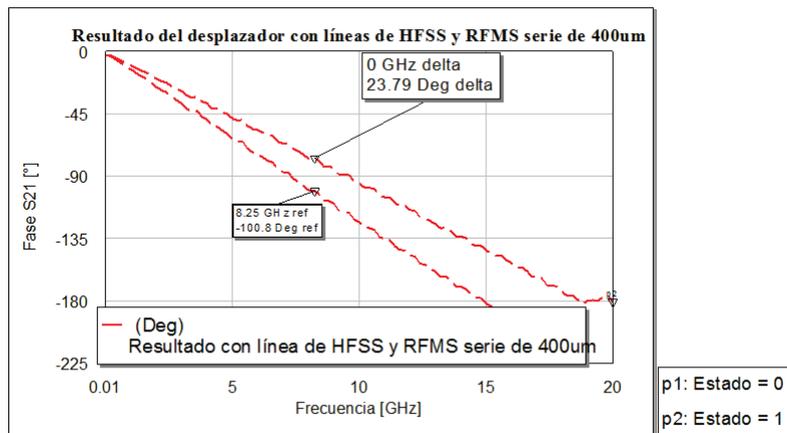


Figura 3.99: Resultado del circuito esquemático con líneas CPW simuladas en HFSS con diferencia de longitud de 1,014 mm con conmutadores de *RF MEMS* serie de 400 μm .

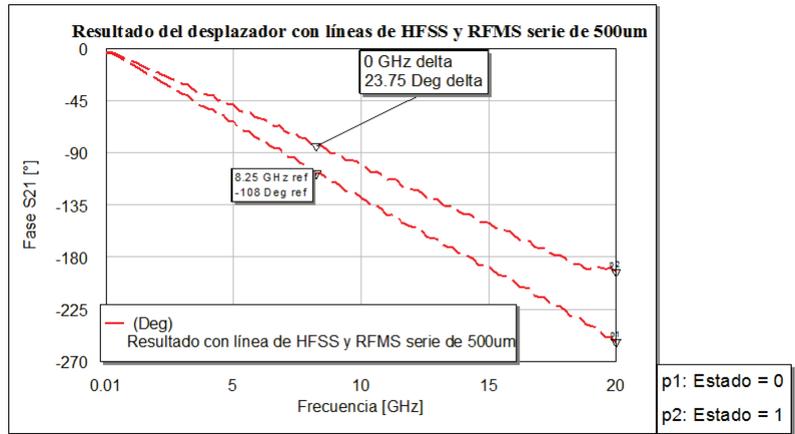


Figura 3.100: Resultado del circuito esquemático con líneas CPW simuladas en HFSS con diferencia de longitud de 1,014 mm con conmutadores de *RF MEMS* serie de 500 µm.

A continuación se puede ver una tabla con el resumen de los resultados obtenidos: []

Tipo de <i>RF MEMS</i> serie	Diferencia de $\angle S_{21}$ con líneas ideales	Diferencia de $\angle S_{21}$ con líneas de HFSS	Tensión de Pull-in
200 µm	21, 44°	22, 6°	39,3 V
300 µm	21, 73°	22, 89°	16,2 V
400 µm	22, 57°	23, 79°	9,7 V
500 µm	22, 56°	23, 75°	7,1 V

Tabla 3.6: Tabla comparativa entre las diferencias de fase y las tensiones de Pull-in para los *RF MEMS* serie de diferentes largos.

La óptima simulación fue la última que se realizó por dos razones. La primera es que los subcircuitos no pertenecen a programas sino que son mediciones de los dispositivos reales. Además el *RF MEMS* serie más largo posee una tensión de actuación baja (una de las limitaciones más importante de este tipo de dispositivo son sus elevadas tensiones de Pull-in). La otra razón es que los programas electromagnéticos simulan con mucha exactitud líneas de transmisión, como lo que se coloca como línea es una simulación de este tipo estamos en condiciones de decir que de la medición y de la simulación electromagnética el dispositivo está bien caracterizado con *RF MEMS* serie.

3.5.3. Sensibilidad

Para hacer el estudio de la sensibilidad de los parámetros del desplazador de fase MEMS de conmutación de caminos se volverán a utilizar los conceptos del método de Taguchi que se utilizan para el proceso de la fabricación de transistores *MMIC* de *GaAs* (arseniuro de galio). En esta sección debe caracterizarse un modelo de un conmutador *RF MEMS* serie.

3.5.3.1. Análisis de la sensibilidad

Para realizar el análisis de sensibilidad como primer paso se ajustó el modelo del *RF MEMS* serie con las mediciones del dispositivo. Este trabajo se realizó con AWR, pues la geometría irregular de la curva que toma la membrana del *RF MEMS* serie, debido a las tensiones superficiales que se generan durante el proceso de fabricación, es muy difícil de estimar para poderla simular correctamente con el simulador electromagnético. El modelo se realizó con dos bloques, uno correspondiente al estado en OFF y otro bloque correspondiente al estado ON del *RF MEMS*, unidos por un SPDT en la entrada y otro espejado a la salida de los dos subcircuitos. Los SPDT permiten así seleccionar entre las respuestas del *RF MEMS* en estado ON y OFF. El SPDT de AWR es ideal y lo controla la variable *Estado*. Cuando estado está en estado 1 el *RF MEMS* está abierto y cuando estado está en 0 el *RF MEMS* está actuado.

A continuación se muestra el modelo del conmutador MEMS serie en ambos estados

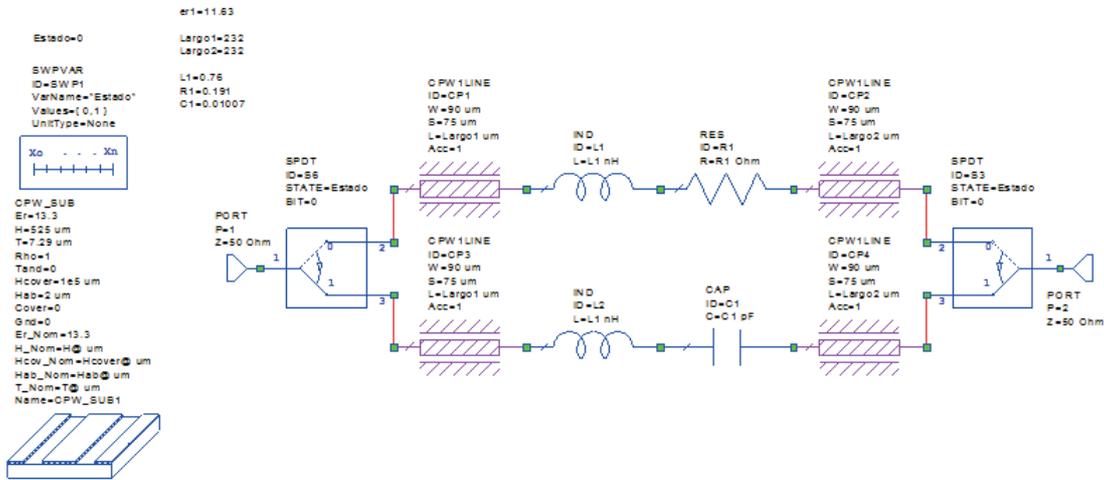


Figura 3.101: Modelo a parámetros concentrados del *RF MEMS* serie actuado y sin actuar.

El resultado de este ajuste fue:

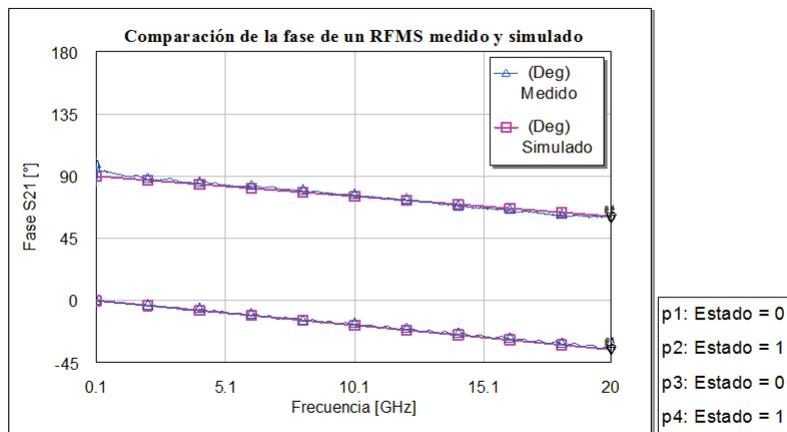


Figura 3.102: Comparación entre las fases del conmutador RFMS serie actuado y sin actuar.

Los valores extraídos de este ajuste fueron, $\epsilon_r = 13,3$, $L_1 = 0,76$ nH, $R_1 = 0,214\Omega$ y $C_1 = 0,01007$ nF.

El circuito de todo al desplazador a parámetros concentrados sobre el que se evaluaron

todos los parámetros del desplazador de fase MEMS con conmutación de caminos fue el mostrado en la figura 3.103.

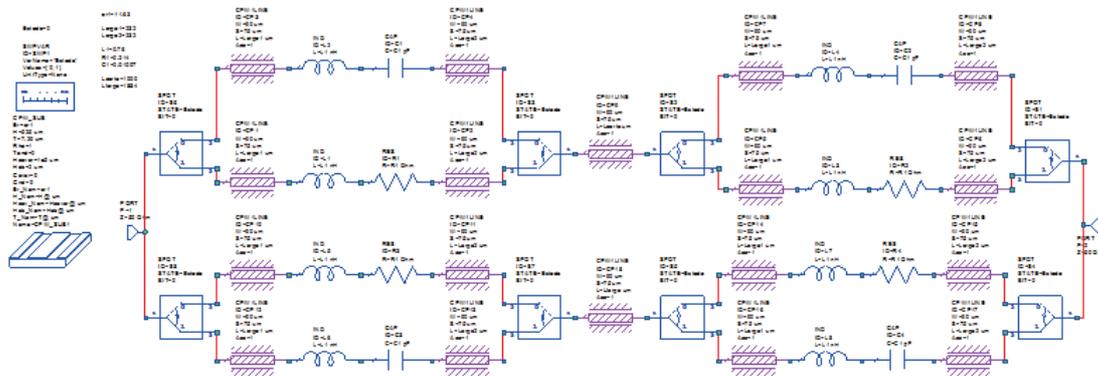


Figura 3.103: Circuito a parámetros concentrados de todo el desplazador de fase MEMS con conmutación de caminos basados en *RF MEMS* serie.

Con este tipo de esquemático se consiguió el desplazamiento buscado

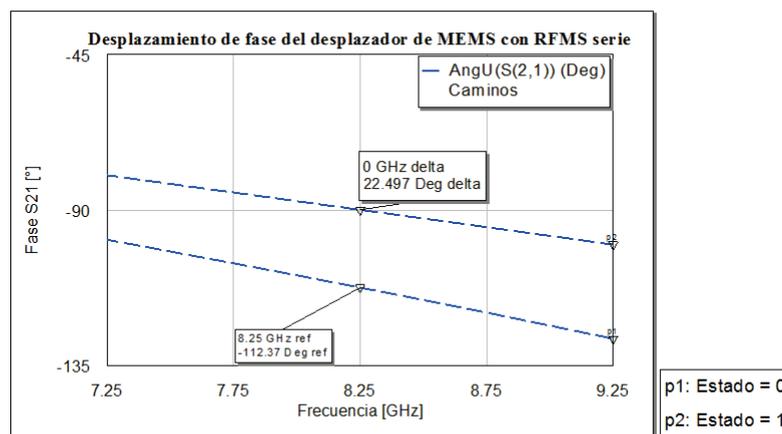


Figura 3.104: Desplazamiento de fase simulado del circuito a parámetros concentrados de todo el desplazador de fase MEMS con conmutación de caminos basados en *RF MEMS* serie.

El análisis de la sensibilidad de cada parámetro se puede ver en la figura 3.105.

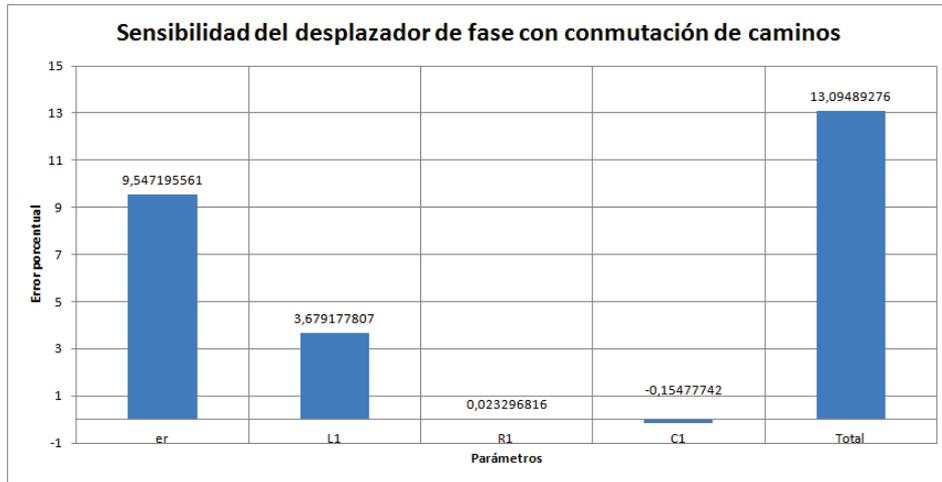


Figura 3.105: Sensibilidad de los parámetros a parámetros concentrados de un desplazador de fase MEMS con conmutación de caminos.

En este tipo de desplazador de fase las líneas que producen el desplazamiento de la fase son fijas por ser tramos de líneas de transmisión CPW fabricados en el proceso y diseñados en el layout de las máscaras.

3.5.3.2. Resultados del análisis de la sensibilidad

Los resultados de los parámetros de sensibilidad son contundentes. En el diagrama de barras se puede ver qué valor de la resistencia del *RF MEMS* serie tiene muy poca variación para los valores de 12% de los pasos que se tomaron para todas las sensibilidades de este capítulo. El valor que tiene mayor sensibilidad es la permitividad relativa de la estructura.

Si bien este desfasador no fue fabricado, nos basamos en la realización de desplazadores de fase fijos con tecnología planar en un artículo publicado el año pasado en el Congreso de MicroElectrónica Aplicada. Dicha publicación transita desde la idea conceptual hasta la caracterización de tramos de líneas de transmisión que poseen diferentes desfasajes. Esta publicación fue evaluada por pares y publicada como un paper del congreso[61].

3.5.4. Conclusión del desplazador de fase MEMS con conmutación de caminos

En esta sección se analizaron las ecuaciones básicas de diseño para los desplazadores de fase de líneas conmutadas así como sus dos variantes topológicas principales (utilizando *switches RF MEMS* serie, o *shunt*). Del análisis se desprende que en lo que respecta a la inmunidad a variaciones de proceso y robustez del diseño, la variante topológica que utiliza *switches RF MEMS* serie es superior ya que no depende del fino ajuste de una resonancia como en el caso de los *switches shunt*. Por otro lado el análisis de sensibilidad a los parámetros de proceso revela que esta topología es bastante insensible a variaciones en el modelo del switch serie, ya que estos se distribuyen de manera simétrica, y por lo tanto las variaciones del modelo se compensan entre ambos estados del desplazador de fase reduciendo el impacto de las mismas sobre el desplazamiento de fase total. La variable de proceso dominante para este tipo de topología es la ε_r del sustrato.

Capítulo 4

Permitividad relativa o constante dieléctrica

Contenidos

4.1. Introducción y planteo del problema	142
4.2. Solución propuesta	144
4.3. Desarrollo del método	146
4.3.1. Método de diferencias de fase	146
4.3.2. Expresiones preliminares	147
4.3.3. Análisis con TX-LINE	149
4.4. Resultados	151
4.4.1. Mediciones de la permitividad efectiva	151
4.5. Relación teórica entre valores <i>microstrip</i> , <i>CPW</i> y <i>GCPW</i> .	154
4.6. Conclusión del capítulo	155

4.1. Introducción y planteo del problema

Ciertos diseños, antenas y filtros muy selectivos requieren un conocimiento muy preciso de la permitividad relativa (ϵ_r) del sustrato para que el diseño CAD coincida con el prototipo experimental[62]. Las discrepancias entre el valor de la ϵ_r del “datasheet”, hoja

de datos, y la ε_r que se debe utilizar para el diseño exitoso se deben a distintos factores, entre ellos encontramos[63]:

- Las variaciones del proceso en la fabricación del sustrato y los errores introducidos por defectos de fabricación como el “over-etching”.
- El hecho de que el sustrato es anisotrópico y por lo tanto, según como se haya medido (en que dirección), el valor de ε_r reportado en el datasheet puede no coincidir con el valor equivalente que se aplica a la estructura que se está diseñando.
- Finalmente, el hecho de que la mayoría de los software CAD de diseño para RF y microondas no manejan sustratos anisotrópicos.

Por todos estos motivos es necesario definir una ε_r isotrópica equivalente para poder representar sustratos anisotrópicos en estos CAD.

La naturaleza anisotrópica de los sustratos deriva del proceso de fabricación de los mismos. Se apilan láminas del mismo material y del mismo espesor, una sobre otra y se prensan a temperatura controlada. Esto introduce diferencias que pueden ser apreciables entre las componentes de la permitividad relativa en la dirección del prensado[64] y en las direcciones tangentes a la superficie de las láminas. El espesor (H) depende de la cantidad de capas de material que se apilen. Este parámetro H se encuentra en la hoja de datos del fabricante de placas. Al finalizar con las capas de material dieléctrico, se coloca una fina capa de material conductor, comúnmente cobre, sobre la parte superior e inferior del sustrato y así queda una típica placa comercial doble faz.

La mayoría de los software CAD utilizados para resolver problemas electromagnéticos en RF y microondas manejan sólo permitividades isotrópicas (se las puede definir sólo cómo un escalar). Debido a que en los sustratos anisotrópicos la constante dieléctrica es un tensor complejo, a la hora de simular estructuras basadas en estos sustratos, se presenta el problema de como definir apropiadamente la permitividad relativa que debe cargarse en el software para obtener un buen resultado. Por este motivo se debe encontrar una permitividad equivalente isotrópica (escalar) que represente la mejor aproximación posible de la anisotrópica (tensor complejo) para cada simulación. Para calcular el valor

de la permitividad isotrópica equivalente será necesario conocer todas las componentes de la permitividad anisotrópica. Normalmente los datos disponibles sobre los valores de permitividad reportados en la hoja de datos se limitan a una sola de las componentes (generalmente la correspondiente al eje Z , ver figura 4.1). Por estos motivos no es solo necesario desarrollar un algoritmo para el cálculo de la permitividad isotrópica equivalente sino que también se requiere un método de medición que permita la determinación independiente de todas las componentes de la permitividad relativa anisotrópica.

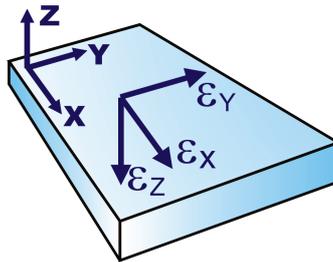


Figura 4.1: Imagen tridimensional de un sustrato dieléctrico con su permitividad relativa en sus tres componentes en coordenadas rectangulares.

La anisotropía en la mayoría de los sustratos para microondas y RF se origina debido al proceso de fabricación, por laminado y prensado, donde los materiales se depositan en forma de capas (formando un plano que llamaremos plano XY) para luego ser prensados en la dirección perpendicular a las capas (eje Z), ver figura 4.1.

4.2. Solución propuesta

Se desarrolló un método que permite determinar fácilmente en forma experimental las componentes principales de las ϵ_r en los sustratos para RF y microondas anisotrópicos. Como las medidas se realizaron sobre estructuras de test simples, fabricadas con el mismo proceso con los cuales se realizaron eventuales prototipos, la determinación experimental del valor de la ϵ_r incluye las correcciones relativas a la dispersión de proceso y a los defectos de fabricación.

El método consiste en utilizar dos tipos de líneas de transmisión diferentes. Cada uno de los cuales concentra el campo en una de las dos direcciones correspondientes a las

componentes principales de la ε_r . Estas direcciones, debido a las técnicas de fabricación de los sustratos para RF y microondas, corresponden a la dirección del eje perpendicular a la superficie del sustrato (eje Z) y a las direcciones tangentes (plano XY).

Se propone utilizar líneas de tipo *microstrip*, que concentran el campo en la dirección del eje Z , para determinar la componente de la ε_r en la dirección perpendicular a la superficie del sustrato; y se propone en cambio utilizar líneas de tipo *CPW*, que concentran el campo en el plano XY , para determinar la componente de la ε_r en la dirección de los planos paralelos a la superficie del sustrato. Utilizando este método se pueden determinar las componentes principales de la ε_r en sustratos anisotrópicos para RF y microondas.

La determinación de la ε_r equivalente con el método propuesto es trivial si se trata de estructuras *microstrip* o *CPW*, pues consiste en utilizar la correspondiente componente medida para cada uno de los casos (eje Z con las líneas *microstrip* y plano XY con las líneas *CPW*). Desafortunadamente existen otros tipos de estructuras “híbridas”, donde el campo se concentra en forma mixta entre las direcciones del eje Z y el plano XY , para las cuales no se puede simplemente utilizar una de las componentes como la ε_r equivalente para las simulaciones. En estos casos se demostrará que la ε_r equivalente para la simulación esta dada por una combinación lineal de las componentes Z y XY medidas con el método propuesto. Los coeficientes que permiten realizar la combinación lineal dependerán de la geometría de la línea “híbrida”.

$$\varepsilon_{equivalente} = a \cdot \varepsilon_{xy} + b \cdot \varepsilon_z \quad (4.1)$$

Utilizando la teoría de líneas de transmisión se dedujo un método para determinar de forma sencilla los coeficientes que permiten calcular la ε_r equivalente para la simulación en software CAD. El método fue aplicado a líneas híbridas de tipo *GCPW* para las que posteriormente se determinó la ε_r equivalente mediante medición directa en el laboratorio; los resultados experimentales concuerdan muy bien con las predicciones del método.

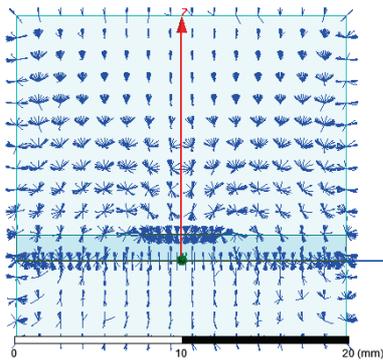


Figura 4.2: Imagen de frente de la simulación del campo eléctrico en una línea *microstrip*.

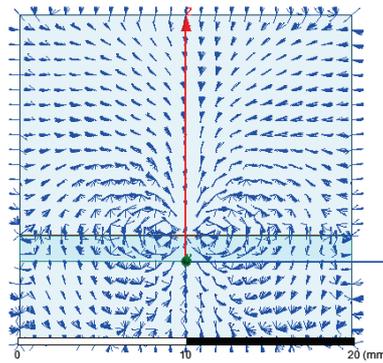


Figura 4.3: Imagen de frente de la simulación del campo eléctrico en una línea *CPW*.

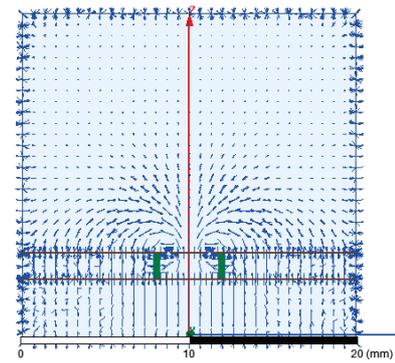


Figura 4.4: Imagen de frente de la simulación del campo eléctrico en una línea *GCPW*.

La simulación de las tres líneas diferentes de las figuras muestran la concentración de campo eléctrico en el dieléctrico. En la figura 4.2 el campo se concentra en la zona central, donde se encuentra la pista superior W . En la imagen se ve cómo el campo es transversal al sustrato. En su correspondiente figura 4.3 se ve cómo el campo eléctrico es paralelo al plano XY , como se predijo. Y la figura 4.4 exhibe un híbrido de líneas de campo eléctrico entre las anteriores.

Para verificar experimentalmente la hipótesis se construyeron estructuras *microstrip*, *CPW* y *GCPW* sobre un sustrato comercial de DUROID Ro5880[®], de la empresa Rogers[®]. La hoja de datos informa que la constante dieléctrica es de 2,2 en el eje Z a una frecuencia de 10 GHz, pero la constante dieléctrica también varía con la frecuencia.

4.3. Desarrollo del método

El desarrollo se basa en la determinación de medir la ϵ_{eff} de las líneas *microstrip* y *CPW* y deducir la determinación de ϵ_r a partir de esos valores.

4.3.1. Método de diferencias de fase

En el sustrato a ensayar se fabrican dos líneas *microstrip* con 50Ω de impedancia característica, una es mucho más larga que la otra. Para obtener el resultado más preciso

la diferencia entre sus longitudes debe ser tan grande como sea posible[65]. La diferencia entre las longitudes eléctricas se mide usando un VNA.

Suponiendo que los cuatro conectores son idénticos, la longitud eléctrica ΔI_c , entre las dos líneas puede expresarse como $\Delta I_e = \sqrt{\varepsilon_{eff}} \cdot \Delta l_p$, donde ε_{eff} es la constante dieléctrica efectiva de la línea microstrip, y $\Delta l_p = l_{p1} - l_{p2}$ es la diferencia física entre la longitud física de las líneas. Se puede determinar la constante dieléctrica de un sustrato de una línea *microstrip* de varios valores de ε_r con la obtención de la medida de ε_{eff} .

Midiendo, ε_{eff} , ε_r , se puede determinar, la transferencia de la diferencia de fase $\Delta\phi$ a través de dos líneas en la banda de frecuencia de interés. Como $\Delta\phi = 2\pi f(\Delta I_p) \cdot \sqrt{\varepsilon_{eff}}/c$, ε_{eff} se puede determinar de la medición de ΔI_p y $\Delta\phi$ para diferentes frecuencias.

4.3.2. Expresiones preliminares

La propuesta que se planteó se desarrolló basándose en la ε_{eff} .

En el caso de las líneas *microstrip* se sabe que, como el dieléctrico del sustrato no envuelve totalmente el conductor central de la línea *microstrip*, se generará un modo de propagación cuasi-TEM. En los bordes del conductor central puede verse la trayectoria curva del campo.

La velocidad de fase es

$$v_f = \frac{c_0}{\sqrt{\varepsilon_r}} \text{ cuando } z < H \text{ ; dentro del dieléctrico} \quad (4.2)$$

Y $v_f = c_0$ cuando $z > H$, en el aire

Si $H \ll \lambda$ entonces el modo es cuasi-TEM. En este modo cuasi-TEM la nueva velocidad de fase será

$$v_f = \frac{c_0}{\sqrt{\varepsilon_{eff}}} \quad (4.3)$$

$$\epsilon_{\text{reff}} = \begin{cases} \frac{\epsilon_r+1}{2} \left[\left(1 + 12\frac{H}{W}\right)^{-\frac{1}{2}} + 0,04 \left(1 - \frac{W}{H}\right)^2 \right] ; \text{ Cuando } \frac{W}{H} \leq 1 \\ \frac{\epsilon_r+1}{2} + \frac{\epsilon_r-1}{2} \left(1 + 12\frac{H}{W}\right)^{-\frac{1}{2}} ; \text{ Cuando } \frac{W}{H} \geq 1 \end{cases} \quad (4.4)$$

[66]

Donde W es el ancho del conductor central de la línea y H es el espesor del sustrato dieléctrico.

Una línea *CPW* puede analizarse de manera cuasi estática mediante el uso de mapeo conforme. Consiste en transformar la geometría del PCB en un formato diferente cuyas propiedades hagan más sencillas las ecuaciones.

La línea *CPW* de espesor despreciable que se encuentra ubicada en la parte superior de un sustrato infinito tal como se ve a la izquierda de la figura 4.5, se puede mapear en un capacitor de placas paralelas con un dieléctrico ABCD usando la siguiente transformación:

$$w = \int_z^{\infty} \frac{dz}{\sqrt{(z - W/2)(z - W/2 - s)}} \quad (4.5)$$

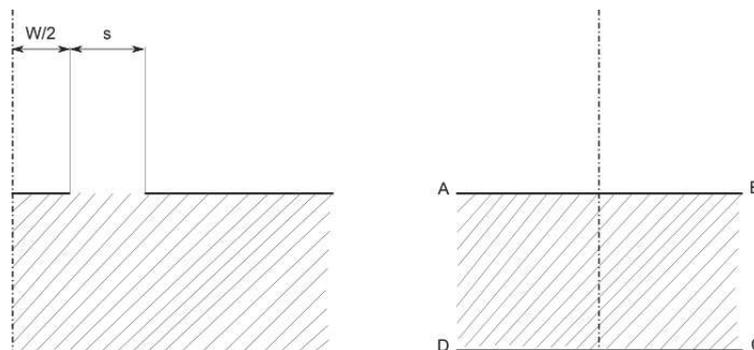


Figura 4.5: Pared magnética del borde del dieléctrico. Véase expresión 4.5.

Para simplificar aún más el análisis, se supone que el borde del dieléctrico forma una pared magnética de manera tal que los segmentos BC y AD constituyen paredes magnéticas resultando un capacitor sin efecto de bordes (no hay campo disperso). La capacitancia por unidad de longitud es simplemente la suma de las capacitancias parciales superior (rellena de aire) e inferior (llena de dieléctrico). La capacidad se puede calcular con la

expresiones 4.6 y 4.7

$$C_d = 2 \cdot \varepsilon_0 \cdot \varepsilon_r \frac{K(k_1)}{K'(k_1)} \quad (4.6)$$

$$C_a = 2 \cdot \varepsilon_0 \frac{K(k_1)}{K'(k_1)} \quad (4.7)$$

donde $K(k)$ y $K'(k)$ representan la integral elíptica completa de primer tipo y su complemento y $k_1 = \frac{W}{W+2s}$. Mientras la el cálculo por separado de K y K' puede resultar engorroso, el cociente K/K' puede calcularse en forma eficiente con la expresión

$$\frac{K(k)}{K'(k)} = \frac{\pi}{\ln \left(2 \frac{1+\sqrt{k'}}{1+\sqrt{k}} \right)} \text{ para } 0 \leq k \leq \frac{1}{\sqrt{2}} \quad (4.8)$$

$$\frac{K(k)}{K'(k)} = \frac{\ln \left(2 \frac{1+\sqrt{k}}{1-\sqrt{k}} \right)}{\pi} \quad (4.9)$$

con k' siendo el módulo complementario: $k' = \sqrt{1 - k^2}$. 3×10^{-6} puede considerarse exacta con fines prácticos.

La capacidad total de la línea, por lo tanto, es la suma de C_d y C_a . En consecuencia, la permitividad efectiva es:

$$\varepsilon_{re} = \frac{\varepsilon_r + 1}{2} \quad (4.10)$$

y la impedancia

$$Z = \frac{30\pi}{\sqrt{\varepsilon_{re}}} \cdot \frac{K'(k_1)}{K(k_1)} \quad (4.11)$$

4.3.3. Análisis con TX-LINE

Una alternativa a la inversión “manual” de las clásicas ecuaciones de líneas de transmisión, calculadas es utilizar algún software que las resuelva. El software TX-LINE[®] es una aplicación gratuita desarrollada por AWR[®] que permite determinar las características eléctricas de una amplia variedad de líneas de transmisión, a partir de sus dimensiones físicas y las características del sustrato y viceversa. La interfaz de usuario puede verse en la figura 2.7 del marco teórico.

Los tipos de líneas de transmisión disponibles se pueden seleccionar entre las lengüetas en la parte superior de la ventana.

En la sección dedicada a los parámetros, del material se pueden seleccionar algunos sustratos predefinidos o, si el sustrato deseado no está disponible, es posible introducir los parámetros físicos (ε_r y tangente δ). Para este trabajo se utilizó el Rogers[®]5880, que presenta una permitividad relativa de 2,2 y una tangente δ de 0,004, con cobre como conductor. Se seleccionó una impedancia característica de 50Ω , con un espesor de cobre de $17 \mu\text{m}$ (T), una altura de sustrato de $762 \mu\text{m}$ (H) y se fijó un gap (G) y un ancho de la línea (W).

Con estos parámetros el programa calcula y muestra la permitividad efectiva, ε_{eff} . Resumiendo, TX-LINE[®] toma como entrada la constante dieléctrica ε_r y como resultado se obtiene la permitividad efectiva, ε_{eff} . Con algunas iteraciones se obtuvo la ε_{eff} con la ε_r buscada.

Utilizando las topologías *microstrip* y *CPW*, se puede aprovechar el hecho de que el campo se concentra en una de las direcciones principales de ε_r para cada una de ellas y por esto es posible medir las componentes principales $\varepsilon_r Z$ y $\varepsilon_r XY$. Las líneas híbridas, como las *GCPW*, donde el campo tiene componentes importantes en las direcciones, eje Z y plano XY simultáneamente, se pueden calcular como una combinación lineal de las *microstrip* y las *CPW*.

4.3.3.1. Fabricación de las líneas

Para la medición se construyeron líneas *microstrip*, *CPW* y *GCPW*, con sustratos Ro5880[®], con la permitividad que muestra su hoja de datos es de 2,2 según el eje Z , y con conectores de RF de 2,4 mm modelo 1492 – 02A – 5 de la empresa Southwest[®] desmontables, y se fabricaron líneas cortas y largas para hacer el de-embedding (remoción de perturbaciones introducidos por cables entre el dispositivo a medir, *DUT*, y el *VNA* y conectores del *DUT*).

Las líneas que se fabricaron para medir fueron: para ε_{XY} la *CPW*, y para medir la ε_Z

se usó una línea *microstrip* por la propagación cuasi-TEM.

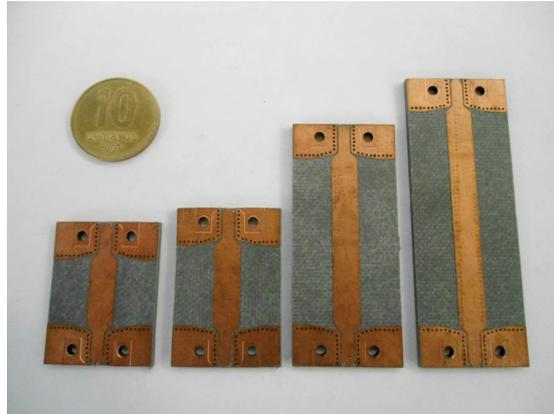


Figura 4.6: Foto de líneas planares *microstrip* fabricadas y medidas.

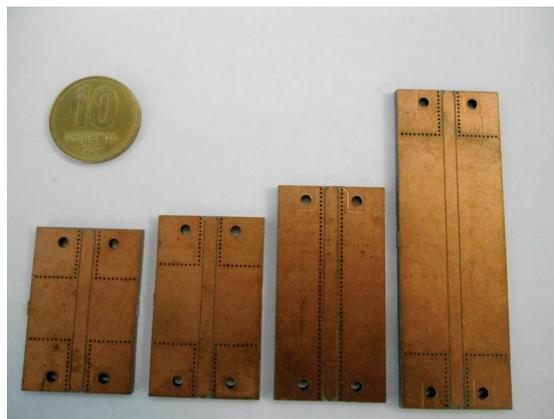


Figura 4.7: Foto de líneas coplanares *CPW* fabricadas y medidas.

4.4. Resultados

4.4.1. Mediciones de la permitividad efectiva

A los fines de identificar las componentes de las permitividades relativas se hicieron mediciones de parámetros S con el VNA, 2.5.1. Con este instrumento se consiguieron los valores de las permitividades efectivas, ϵ_{eff} , de cada una de las tres estructuras de líneas de transmisión, *microstrip*, *CPW* y *GCPW*.

Cada vez que se hace una medición con el analizador vectorial de redes hay que calibrarlo para que el equipo sepa qué parte de la cadena son los cables de conexión y los conectores, y qué parte es el DUT, el dispositivo de interés a medir. Con la calibración TRL se pueden cambiar los planos de medición y así aislar los cables de medición y los conectores del DUT a medir. Existe una técnica que se debe hacer con una computadora que es restarle a la medición las sondas de medición y los conectores. Esta técnica se conoce como “de-embedding”.

Otra forma de hacer el de-embedding consistió en fabricar dos líneas con parámetros físicos iguales, W , G , H , etc. pero de largos diferentes. Entonces se miden los parámetros S, la línea más larga y se le restan los parámetros eléctricos de la línea más corta. El resultado de la resta es lo que se deseaba medir sin los cables, sin los conectores y sin un tramo de línea. Los efectos de los cables y de los conectores son incógnitas pero se restaron y el tramo de línea es conocido. De esta manera de hicieron los de-embedding de las mediciones de los DUT sin perturbaciones.

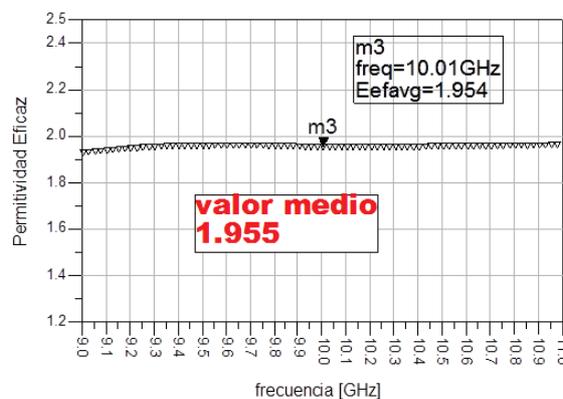


Figura 4.8: Valores de las ϵ_{eff} en función de la frecuencia en la línea *microstrip*.

Los gráficos 4.8, 4.9 y 4.10 presentan el valor de la permitividad efectiva en función de la frecuencia en el rango de 9 GHz a 11 GHz. La curva se obtuvo como promedio de 3 a 5 medidas según el tipo de estructura. El cálculo del valor medio en el rango de frecuencias reportado, se realizó excluyendo los valores que distan más de una desviación estándar del valor medio calculado en forma convencional. Es lícito utilizar el valor medio

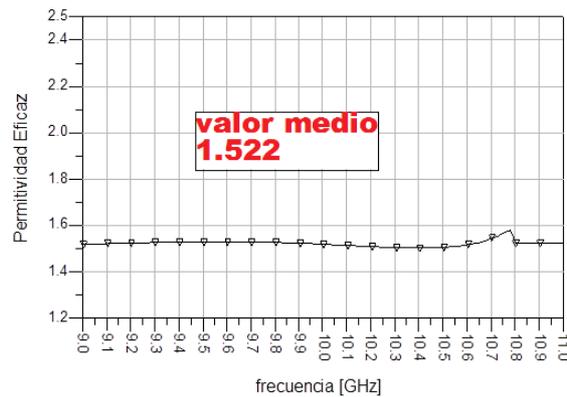


Figura 4.9: Valores de las ϵ_{eff} en función de la frecuencia en la línea *CPW*.

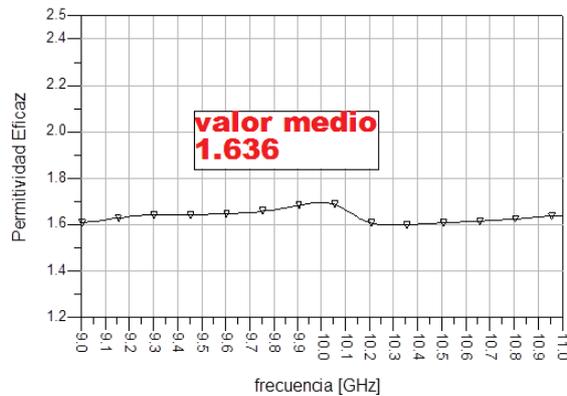


Figura 4.10: Valores de las ϵ_{eff} en función de la frecuencia en la línea *GCPW*.

sobre este rango de frecuencias, pues el valor de la permitividad efectiva no debería variar apreciablemente en dicho rango (esto es así sobre todo para las líneas *CPW* y *GCPW* que no presentan una dispersión apreciable, en el caso de las líneas *microstrip* lo mejor es transformar la permitividad efectiva en permitividad relativa y luego promediar). La tabla 4.1 muestra los resultados finales en términos de permitividad relativa.

Línea microstrip	Línea CPW	Línea GCPW
2,203	2,258	2,232

Tabla 4.1: Comparación entre las permitividades relativas de las líneas *microstrip*, *CPW* y las *GCPW*

4.5. Relación teórica entre valores *microstrip*, *CPW* y *GCPW*

Las líneas de transmisión se pueden describir en función de dos características fundamentales: la inductancia por unidad de longitud L y la capacitancia por unidad de longitud C . En el caso de un material anisotrópico, como es el caso de la mayoría de los sustratos usados en RF donde el valor de la permitividad relativa varía con la orientación del campo según sea esta paralela al eje Z o al plano XY , es conveniente descomponer la capacitancia C antes mencionada en dos; una capacitancia en el plano XY , C_{XY} y otra en el plano Z , C_Z .

$$C = C_Z + C_{XY} \quad (4.12)$$

Los valores de las componentes de C serán proporcionales a los valores de permitividad en la correspondiente dirección.

$$C_Z = \varepsilon_{rZ} \cdot K_Z \quad (4.13)$$

$$C_{XY} = \varepsilon_{rXY} \cdot K_{XY} \quad (4.14)$$

Se puede definir una permitividad equivalente de modo que:

$$C = \varepsilon_{r\text{equivalente}} \cdot K \quad (4.15)$$

donde K_Z , K_{XY} y K son constantes principalmente determinadas por la geometría de la estructura.

Se puede escribir entonces:

$$\varepsilon_{r\text{equivalente}} = \varepsilon_{rZ} \cdot \frac{K_Z}{K} + \varepsilon_{rXY} \cdot \frac{K_{XY}}{K} \quad (4.16)$$

Los valores de $\frac{K_Z}{K}$ y $\frac{K_{XY}}{K}$ pueden calcularse para la geometría de la línea asumiendo un valor de permitividad promedio igual para ambas direcciones sin cometer un error apreciable, obteniéndose:

$$\frac{K_Z}{K} = \frac{C_Z}{C} \quad (4.17)$$

$$\frac{K_{XY}}{K} = \frac{C_{XY}}{C} \quad (4.18)$$

Para el caso de la geometría utilizada en las medidas y asumiendo una permitividad relativa de 2,2, hoja de datos del sustrato Ro5880[®], se obtiene:

$$\frac{K_Z}{K} = 0,234 \quad (4.19)$$

$$\frac{K_{XY}}{K} = 0,76 \quad (4.20)$$

$$\varepsilon_{rGCPW} = 0,234 \cdot \varepsilon_{r\text{microstrip}} + 0,76 \cdot \varepsilon_{rCPW} = 2,23 \quad (4.21)$$

4.6. Conclusión del capítulo

Frente a la imposibilidad de realizar simulaciones con constante dieléctrica anisotrópica en programas CAD, se diseñó un método para caracterizar la permitividad relativa anisotrópica a través de la medición de sus componentes principales y el cálculo de una permitividad isotrópica equivalente para utilizar en las simulaciones electromagnéticas. El método consiste en la determinación de los componentes principales de la constante dieléctrica. Además se propone una técnica que permite extrapolar un valor de ε_r equivalente para estructuras híbridas, como es el caso de las líneas *GCPW*. Esto permite encontrar la ε_r equivalente que se debe utilizar en las simulaciones CAD para cada aplicación específica.

Capítulo 5

Encapsulado

Contenidos

5.1. Introducción	156
5.2. Objetivos	157
5.3. Encapsulado de un <i>switch RF MEMS shunt</i>	158
5.3.1. Proceso de fabricación de película gruesa sobre <i>LTCC</i>	159
5.3.2. Estructuras de prueba	172
5.3.3. Diseño del <i>package</i> del interruptor <i>RF MEMS</i>	175
5.4. Encapsulado de un desplazador de fase con líneas cargadas	179
5.4.1. Simulación	183
5.4.2. Fabricación	189
5.4.3. Mediciones del desplazador de fase <i>MEMS</i> con líneas cargadas encapsulado	195
5.5. Conclusión del encapsulado con <i>LTCC</i> y de la fabricación flip-chip del desplazador de fase <i>MEMS</i>	197

5.1. Introducción

La necesidad de integrar componentes de RF en una red o sistema electrónico complejo no concierne sólo el desarrollo del componente en sí, sino también la manipulación y adap-

tación del mismo para su uso en distintos ambientes. De poco sirve tener un componente con excelentes prestaciones si su utilización está limitada a condiciones ambientales estrictamente controladas, o depende de complicados sistemas de manipulación y ensamblado para su montaje en circuitos. Toda una rama de la tecnología se ha dedicado a resolver estos problemas, y a llevado al desarrollo de varias técnicas de encapsulado (*packaging*) actualmente disponibles. El continuo desarrollo de nuevos componentes electrónicos y electromecánicos, y de las tecnologías de fabricación asociadas, ha hecho que el *packaging* sea un tema de constante interés para el desarrollo científico. En particular el encapsulado de circuitos de RF como los MMIC y *RF MEMS* representa un área de constante y creciente interés en la industria, lo que ha motivado una notable inversión en actividades de investigación y desarrollo.

El funcionamiento de los dispositivos *MEMS* de RF puede verse severamente afectado por la presencia de vapor de agua, oxígeno, contaminantes, y otros hidrocarburos. Por este motivo, los dispositivos *MEMS* de RF se prueban en atmósferas de nitrógeno o de argón dentro de una sala limpia, donde la temperatura, la humedad y las partículas de polvo están controladas. Si bien el desarrollo y las primeras pruebas pueden hacerse en ambientes controlados, no debe perderse de vista que las aplicaciones finales funcionan en ambientes normales (no controlados) u hostiles, y por lo tanto los dispositivos necesitarán de algún tipo de encapsulado capaz de protegerlos de las condiciones ambientales adversas. En este capítulo se abordará el encapsulado de los dispositivos de RF tales como MMIC y *RF MEMS* a través de un enfoque hacia el diseño y la fabricación, con particular atención al desarrollo de técnicas simples y prácticas que puedan realizarse con las tecnologías disponibles a nivel local.

5.2. Objetivos

Este capítulo tendrá dos grandes partes, por un lado se comenzará con una breve introducción a las técnicas de encapsulado más comunes, con particular atención a las técnicas basadas en *LTCC*. Se describirán las bases del proceso *LTCC* en general, para

luego presentar el análisis realizado sobre este proceso para diseñar el encapsulado de un *RF MEMS shunt*[67] y las consecuentes deducciones y mejoras realizadas a tal fin. Luego se expondrá el flujo de diseño seguido para el desarrollo de un encapsulado *LTCC* con dicha tecnología para un *RF MEMS*. Finalmente se presentará el diseño, construcción y medición de un encapsulado para un desplazador de fase *MEMS* con líneas cargadas, junto con los lineamientos de la técnica de encapsulado utilizada. Dicha técnica nace como una propuesta fruto del trabajo de esta tesis, y combina técnicas de PCB simple faz con impresión 3D.

El flujo del trabajo irá desde los conceptos teóricos deduciendo, determinando e implementando las mejoras necesarias del proceso, hasta el abordaje de dispositivos de prueba fabricados (líneas de transmisión), luego se diseñará el encapsulado de los *RF MEMS* mencionados. Si se deseara colocar *RF MEMS shunt* en una antena debería hacerse el empaquetado del mismo[68]. En la segunda parte del capítulo se utilizará la experiencia previa para hacer el diseño, la fabricación y la caracterización de un encapsulado rápido y de bajo costo para un desplazador de fase *MEMS*. La primera parte se realizó en los laboratorios del CNMB (Centro de Nano y Microfabricación del Bicentenario) del INTI (Instituto Nacional de Tecnología Industrial) y la segunda parte se llevó a cabo en los laboratorios de Microelectrónica de CITEDEF (Instituto de Investigaciones Científicas y Técnicas para la Defensa).

5.3. Encapsulado de un *switch RF MEMS shunt*

En la figura 5.1 puede verse un die microelectrónico, desnudo (sin encapsular). Los “alambres” que unen los contactos del chip a los correspondientes contactos en la plaqueta se denominan “*Wire-Bonding*”. En la figura 5.2 se puede observar al mismo dispositivo microelectrónico con un *package* de resina, colocada por inyección, que cubre todo el dispositivo.

En dispositivos *MEMS*, la situación es diferente a los *MMIC*, ya que los primeros no pueden encapsularse con resina. La función del *chip MEMS* es crítica para el diseño del

package, pues así como los acelerómetros funcionan a nivel de presión atmosférica, los dispositivos de resonancia, tales como los giroscopios, podrían requerir un packaging en vacío. Los *MEMS* poseen partes móviles por eso el encapsulado es mucho más complicado que una simple gota de resina como en el caso de microelectrónica de baja frecuencia y algunos tipos de MMIC.

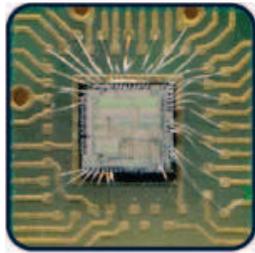


Figura 5.1: Foto de un chip electrónico desnudo, sin encapsular.



Figura 5.2: Foto de un chip electrónico encapsulado con resina.

5.3.1. Proceso de fabricación de película gruesa sobre *LTCC*

Se presentarán los conceptos de fabricación necesarios antes de abocarnos al objetivo concreto de encapsular un dispositivo de RF y microondas.

5.3.1.1. Serigrafía ó *Screen Printing*

La serigrafía es una técnica de impresión de película gruesa. La tinta una vez transferida y sinterizada se comportará como un conductor, un aislante, un dieléctrico o una resistencia. Esta tinta se coloca a través de una malla tensada en un marco. El paso de la tinta se bloquea en las áreas donde no hay imagen, utilizando una emulsión o barniz película foto-definible de la marca (“*ULANO*”), y una filmina¹. El patrón dibujado en la máscara es el negativo del circuito, ya que deja libre la zona donde pasa la tinta.

Para crear las pistas conductoras sobre el sustrato se esparce material conductor sobre la malla metálica con una espátula, dejando la tinta conductora en las partes del patrón donde no hay película foto-definible.

¹La máscara la conforman el marco, la película foto-definible y la filmina.

5.3.1.2. Tecnología híbrida de película gruesa (*“Thick Film Technology”*)

La tecnología de película gruesa (*“TPG”*) permite fabricar, por medio de un proceso de serigrafía, circuitos electrónicos híbridos sobre un sustrato aislante, que generalmente es cerámica. Un circuito de película gruesa se obtiene al depositar, a través de una máscara con un formato dado, capas de pastas o pinturas especiales sobre un sustrato que luego es sinterizado. El carácter distintivo de la tecnología es el método de deposición del material por impresión serigráfica[69].

Las ventajas de película gruesa son:

1. Automatización y alta productividad
2. Tiempos cortos para pasar de prototipos a producción
3. Nivel medio de integración
4. Dispositivos robustos y de bajo peso (miniaturización)
5. Alta confiabilidad
6. Habilidad para manejar relativamente altas tensiones y corrientes
7. Bajo costo de inversión (equipamiento)
8. Fabricación en series cortas
9. Dispositivos económicos

Estas ventajas hacen que las aplicaciones sean variadas como por ejemplo en áreas aeroespaciales, en telecomunicaciones, electrónica industrial, en sensores (como se mencionó anteriormente) y en la industria automotriz.

5.3.1.3. Tecnologías de baja temperatura de sinterizado, *LTCC*

El *LTCC* corresponde a la sigla *“Low Temperature Ceramic Co-Fired”*. Estas cerámicas se llaman de baja temperatura porque el proceso de sinterizado tiene lugar a temperaturas por debajo de los 1000°C , y el término *Co-Fired* hace referencia a la posibilidad

de sinterizar conjuntamente pastas conductoras serigrafiadas con un sustrato cerámico. Esta tecnología es compatible con la tecnología de película gruesa y con la tecnología de silicio.

La tecnología de *LTCC* se utiliza para la producción de circuitos multicapa[70], mediante capas simples, sobre las cuales se aplican pastas conductoras, dieléctricas o resistivas mediante la técnica de screen printing. Permite el apilamiento de láminas cerámicas en estado *green² tape*, llamados así antes de su sinterización, y la obtención en un único cuerpo de estructuras híbridas electrónicas con interconexiones múltiples. El proceso de fabricación de circuitos multicapa consiste en cortar las hojas verdes de *LTCC* y micromecanizar los via holes de conexión entre láminas mediante diferentes técnicas (láser, *Computer Numerically Controler* CNC), rellenarlos con pasta conductora, imprimir los caminos con pasta, pistas, apilar y alinear las capas, laminarlas y sinterizarlas. Adicionalmente se pueden imprimir resistores con pastas resistivas.

A pesar del adjetivo “verde” las cerámicas son de color celeste, que se hace más intenso después del sinterizado, debido a las sales de cobalto que incorpora (aluminato de cobalto, CoAl , en el caso de la cerámica 951 de DupontTM). Una composición habitual de estos materiales comprende un 45 % de Al_2O_3 , 40 % de vidrio y un 15 % de compuestos orgánicos. Aunque el material principal es alúmina, se pueden utilizar otros óxidos como el óxido de berilio, perovskitas ferroeléctricas o cerámicas fotovoltaicas-piezoeléctricas. Respecto a los compuestos orgánicos, existen tres tipos básicos:

1. El disolvente, que es el que ayuda a disolver los aditivos orgánicos: proporciona una viscosidad adecuada al material y ayuda a dispersar las partículas sólidas (por ejemplo xileno, etanol).
2. El plastificante que da flexibilidad de manera que la cerámica pueda ser fácilmente manipulada.
3. El aglutinante permite que las partículas cerámicas permanezcan unidas.

²El adjetivo verde corresponde lo que en español se llama a un fruto que aún no está maduro, en este caso se refiere al sustrato antes de ser sinterizado.

La figura 5.3 muestra el perfil alcanzado con tres temperaturas de estabilización. A 200°C comienzan a evaporarse los compuestos orgánicos, mientras que a 500°C se inicia el ablandamiento del vidrio que actúa como material de unión del *LTCC*. Finalmente, a 875°C se sinteriza por completo el material.

Durante el proceso de sinterizado, debido al aumento de temperatura, las partículas de vidrio pasan a estado viscoso, y las de alúmina, que permanecen en el sólido, resultan envueltas por el vidrio debido a fuerzas capilares. A medida que la temperatura decrece, tiene lugar la vitrificación y la densidad del material se ve incrementada. Asumiendo una distribución aleatoria de los granos de alúmina, supuestamente esféricos, un perfil de temperatura simple de sinterización sería como el que se muestra en la figura 5.3. El sinterizado se efectúa al pasar de este material maleable a un cerámico rígido.

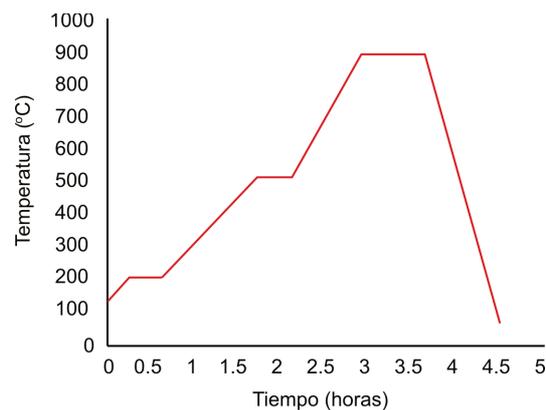


Figura 5.3: Perfil de sinterizado del *LTCC*.

Cada lámina se procesa por separado, esto permite realizar diseños únicos sin grandes costos de equipamiento. Las cavidades se realizan simplemente recortando en cada lámina la porción que se desea eliminar hasta alcanzar la profundidad deseada[71].

El *LTCC* es un sustrato cerámico apto para circuitos de microondas[72]. Las capas de *LTCC* se pueden apilar y por un proceso de prensado a temperatura queda constituido un sustrato con un espesor determinado, dando la posibilidad de construir un capacitor entre dos capas de la cerámica descrita anteriormente.

5.3.1.4. Soldadura por alambre, *Wire-Bonding*

Las interconexiones entre chip y encapsulado así como las interconexiones entre distintos chips, se realizan con finos hilos metálicos. Esto se observa en la figura 5.1. Los metales comúnmente utilizados son finos alambres de aluminio u oro, esta tecnología de conexión se denomina “*Wire-Bonding*” y tiene una implicancia muy importante en RF y microondas[73][74].

5.3.1.4.5 Soldadura por termocompresión

La soldadura por termocompresión se realiza en un ciclo de tiempo a temperatura y presión controladas. Durante el proceso, el alambre y el metalizado sufren una deformación plástica y una interdifusión atómica, la temperatura típica está entre los 300 y los 400°C, el tiempo de soldado es de aproximadamente 40 milisegundos. El calentamiento se puede hacer de dos formas: calentando la base o el capilar. Ésta es una técnica poco utilizada en la actualidad debido a la alta temperatura que requiere.

5.3.1.4.6 Soldadura por ultrasonido (“*US*”)

Es un proceso de baja temperatura. Una vibración US paralela a la superficie es la energía que se utiliza para soldar. Esta energía se aplica durante 20 milisegundos. El rango de frecuencia es de 20 a 60 kHz. Normalmente la primera soldadura se hace sobre el die, para evitar posibles cortos. El alambre se corta usando un tirón de mordaza, “*clamp tear*”, o un tirón de mesada, “*table tear*”. Con el *clamp tear*, el clamp corta el alambre mientras se mantiene aplicada la fuerza descendente. El ángulo de alineación del alambre en el capilar es de 30 a 45°. Con el *table tear*, los clamps se mantienen quietos y se levanta la herramienta de *Bonding* (el capilar) hasta cortar el alambre. El ángulo de alineación del alambre en el capilar es de 45° a 90°.

5.3.1.4.7 Soldadura termoiónica

En esta técnica denominada *Hall Bonding* se combina la energía ultrasónica con la de termocompresión. Aquí el capilar no se calienta y la platina con el sustrato se mantiene entre 100 y 150°C. Si la frecuencia es mayor a 90 kHz se dice que es soldadura a alta frecuencia. Con estas frecuencias se logran mejores resultados en las conexiones, también se reducen problemas de cráteres, y se puede disminuir la temperatura de la platina. Algunas aplicaciones, como los *pads* blandos pueden llegar a presentar problemas a alta frecuencia.

La distancia será un parámetro crítico para no romper la primera soldadura al realizar la segunda. Los parámetros, entonces, en una soldadura termosónica son:

1. Tiempo de US.
2. Potencia de US.
3. Temperatura.
4. Tiempo de soldadura.

5.3.1.5. Resumen de un proceso de microfabricación de película gruesa sobre *LTCC*

Para un proceso de microfabricación con *LTCC* los pasos son:

- Preparado de *LTCC*.
- Mecanizado.
 - Apilado y prensado.
 - Realización de vías.
 - Llenado de vías.
 - Serigrafía.
 - Alineado
- Sinterizado.

- Caracterización y testeo.

El paso de preparado implica el corte de los sustratos y la limpieza de los mismos. Debido a la fragilidad del material, se debe tener cuidado con la manipulación de estos sustratos para evitar daños y contaminaciones. En el paso de mecanizado se realizan todos los cortes del *LTCC*, luego se pasa al paso de prensado, después se hacen las cavidades, y los hoyos que luego formarán los via holes. Luego del llenado de los via holes se realiza la serigrafía, se alinean las capas y se sinteriza toda la estructura. Finalmente se caracteriza y se mide el dispositivo.

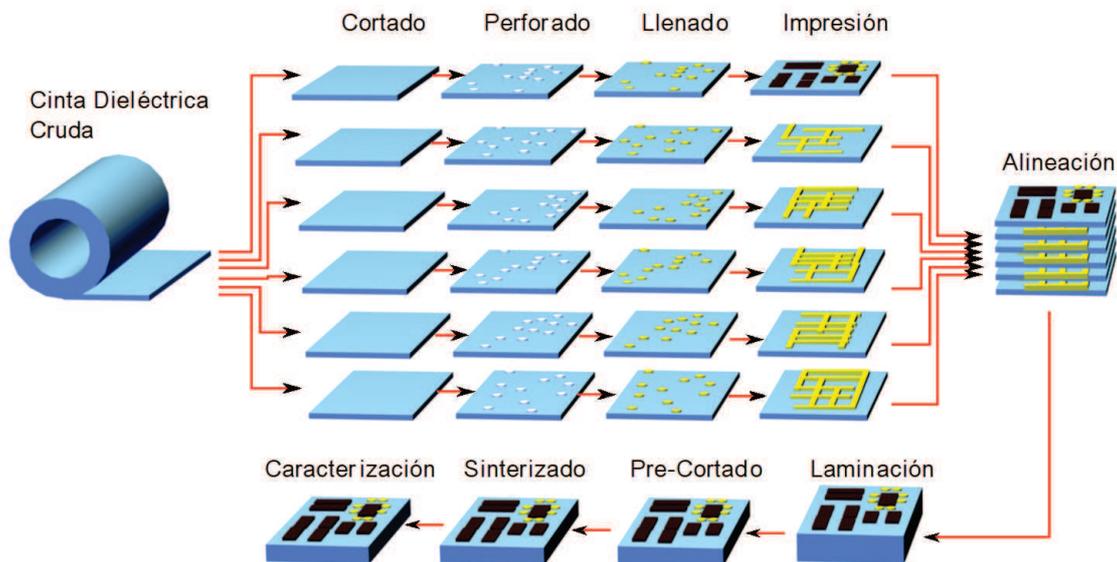


Figura 5.4: Esquema de todo el proceso de fabricación con *LTCC*.

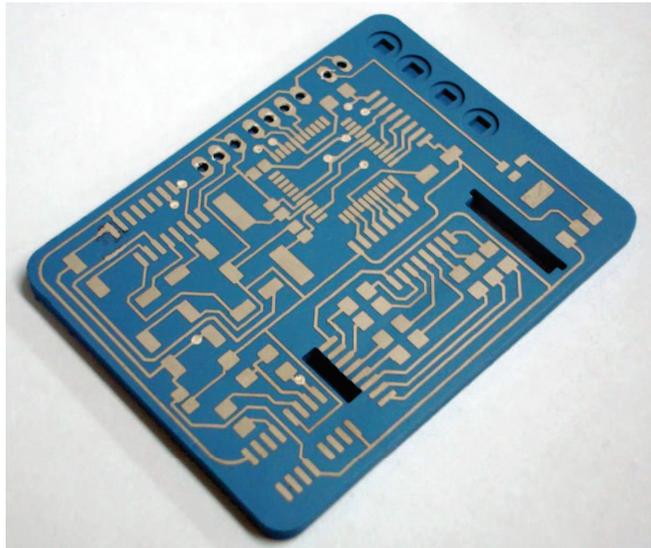


Figura 5.5: Circuito de película gruesa microfabricado con el proceso *LTCC*.

En la figura 5.4 se ve un gráfico del proceso de fabricación con *LTCC* y en la figura 5.5 se puede observar una foto de un dispositivo fabricado y terminado con película gruesa sobre un sustrato de *LTCC*.

5.3.1.6. Planaridad del sustrato

Se eligieron como sustrato dos láminas de *LTCC* DuPontTM 951TM de 254 μm . Para la metalización se eligió la pasta conductora DuPontTM 6142DTM (Ag), con un espesor de 9 μm .

Se prepararon unas 12 muestras. La preparación corresponde al cortado de 24 capas de *LTCC* de 10 cm x 10 cm, se usaron dos láminas de *LTCC* superpuestas para el sustrato. El cortado se hizo con una tijera común.

Se pasó al prensado de las dos capas de *LTCC*. Las capas vienen cubiertas con un plástico protector blanco, “*mailer*”, que fue removido en una de las caras de cada una de las capas. Las caras sin el *mailer* se enfrentaron y se prensaron con la prensa mecánica que posee el laboratorio del INTI.

El espesor final del sustrato prensado depende del espesor de cada capa, la presión aplicada, el tiempo de prensado, y de la cantidad de capas que se apilen. En el caso concreto de nuestro trabajo se apilaron dos capas de $254 \mu\text{m}$ de espesor, por lo que el H del sustrato es de $508 \mu\text{m}$. En el laboratorio vimos que la prensa no tenía planaridad, para dispositivos de baja frecuencia, esto no es importante pero tiene un alto impacto en dispositivos de RF y microondas. Este problema se encontró midiendo con un micrómetro las cuatro esquinas del sustrato.

La solución que se encontró fue girar el sustrato de *LTCC* crudo 90° cuatro veces. Cada vez que se giró la muestra se prensó durante 3 minutos, la prensa posee 75°C de temperatura y 50 bar de presión.

La prensa usada se muestra en la figura 5.6.



Figura 5.6: Foto de la prensa utilizada para la microfabricación de las líneas de transmisión.

Con esta técnica de prensado se resolvió el problema de la planaridad del sustrato.

5.3.1.7. Elección del marco

Las estructuras deben hacerse con un patrón. Ese patrón se transfiere a un marco con hilos entrelazados. Las máscaras se componen del marco con la película foto-definible depositada sobre el mismo. La película foto-definible bloqueará el paso de la tinta en el momento de pasar la espátula que esparce la tinta conductora sobre el sustrato.

Como necesitamos una impresión que tenga una definición menor a $100 \mu\text{m}$, usamos un marco con una malla de 400 hilos por pulgada. La separación de los hilos del marco depende de la resolución necesaria para hacer las estructuras.

$$1 \text{ pulgada } 400 \text{ hilos} \Rightarrow \text{separación entre hilos } 63,5 \mu\text{m} \quad (5.1)$$

La principal limitación que introduce la separación entre hilos sobre el ancho mínimo de línea está dada por el tamaño de la cuadrícula. Para garantizar una adherencia mínima de la película foto-definible es deseable que este haga contacto sobre tres de los lados de la grilla metálica. Por este motivo la separación entre hilos debe ser como máximo menor o igual que el ancho mínimo de línea.

Por este motivo el marco con 400 hilos cumple con la especificación de que la definición sea menor a $100 \mu\text{m}$.

5.3.1.8. Via holes

Los via holes son una complicación a la hora de hacer una fabricación. Son agujeros que pueden atravesar todo el sustrato o algunas placas de capas internas de *LTCC* y están rellenos por un metal conductor. Entre las funciones más importantes se puede mencionar que unen la cara superior de un circuito con la capa inferior para mejorar la disipación de temperatura y establecer una conexión eléctrica de buena calidad. Los via holes generan además una pared electromagnética (sobre todo en líneas de transmisión GCPW) interconectando las tierras de las pistas sobre las caras inferiores y la superior, esta conexión se realiza para evitar modos de propagación espurios[61]. Otra aplicación de los via holes es la de interconectar placas de metales entre capas de *LTCC* formando, por ejemplo, capacitores enterrados dentro del sustrato como lo muestra la figura 5.7.

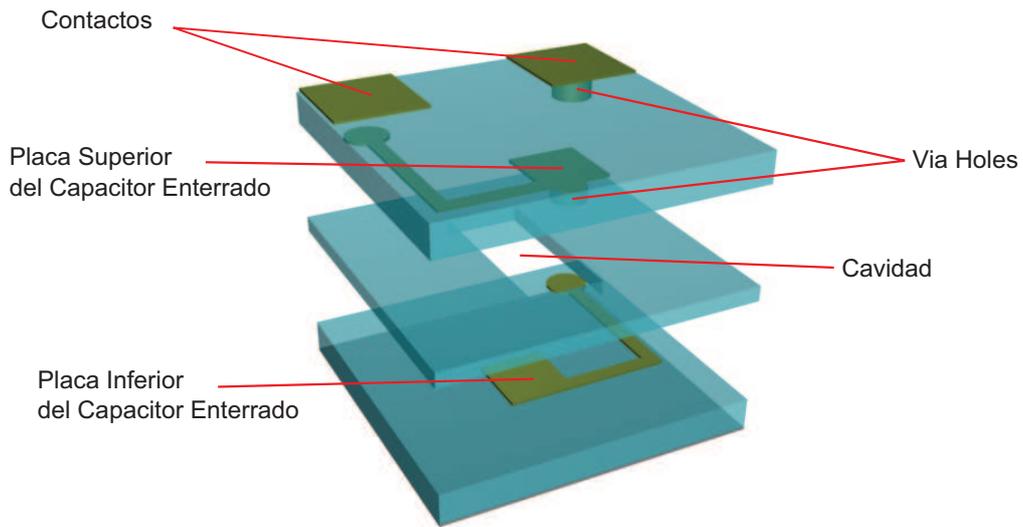


Figura 5.7: Beneficios del proceso de película gruesa sobre *LTCC*.

Podría pensarse en hacer una cavidad en la parte superior de una placa de *LTCC* donde iría encastrado el *RF MEMS shunt* para alinear las superficies y así hacer más cortos los Bonding entre la placa de soporte de *LTCC* y el dispositivo a encapsular.

El proceso de rellenado de via holes se realizó con un sistema automático basado en CNC. Para esto se cargó el Layout en la PC que acciona la fresa con la información de los via holes. Los via holes se llenaron con pasta (tinta metálica especial) a través del sistema semiautomático de llenado. La fresa se posiciona automáticamente sobre cada agujero y con un sistema de presión y una jeringa se acciona manualmente la descarga de tinta. Para tal fin se usó la fresa mecánica que se ve en la figura 5.8



Figura 5.8: Foto de la fresa mecánica que realiza los via holes.

5.3.1.9. Análisis con TX-LINE

El análisis hecho con TX-LINE es para ver la calidad/prestaciones del sustrato *LTCC* en frecuencias de microondas. En particular en este caso evaluados a 10 GHz.

Para analizar los sustratos y materiales a utilizar se utilizó la herramienta TX-LINE comparando el *LTCC* (*LTCC* DuPontTM 951) con tinta de plata (DuPontTM 6142D (Ag)) conductora con placas comerciales de la empresa Rogers. Los sustratos comerciales para la comparación fueron el Ro3010 y el Ro4350.

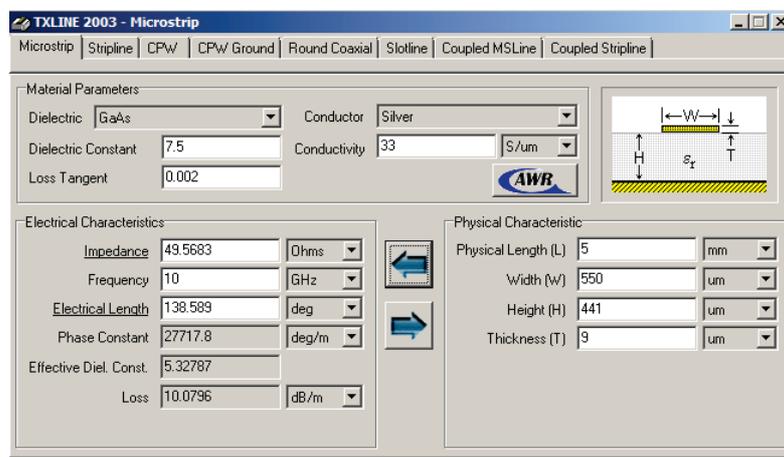


Figura 5.9: Pérdidas por unidad de longitud del sustrato DuPont 951 y con tinta pasta DuPont 6142D (Ag).

Para el análisis de la figura 5.9 se utilizó una permitividad relativa suministrada por el fabricante de 7,5. Si dos láminas de $254 \mu\text{m}$ son apiladas, el sustrato tiene $508 \mu\text{m}$ de espesor. Este valor es el espesor del sustrato crudo, según la hoja de datos el material se contrae 13% por eso el espesor final que se simuló para evaluar las pérdidas fue $442 \mu\text{m}$. Con una deposición de película gruesa de $9 \mu\text{m}$ y con un ancho de conductor central (estructura micristrip) de $550 \mu\text{m}$, la pérdida por unidad de longitud fue de $10,0796 \text{ dB/m}$.

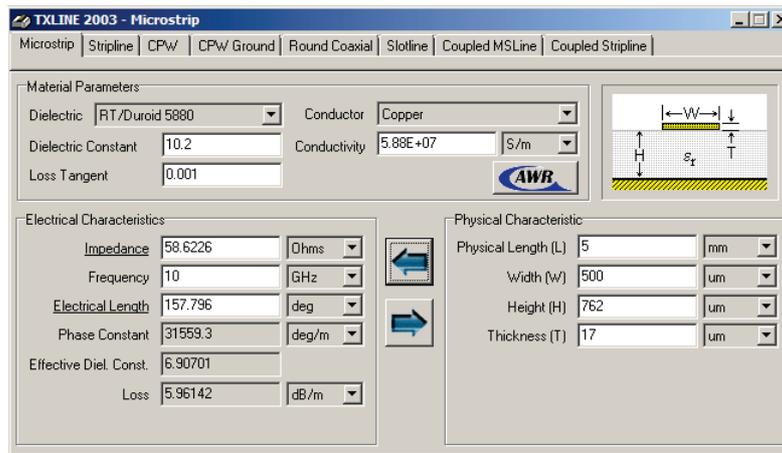


Figura 5.10: Pérdidas por unidad de longitud del Ro3010.

Para una placa comercial Rogers Ro3010 la permitividad realtiva es de 10,2, el material depositado ya no es pasta DuPontTM 6142DTM (Ag), sino cobre con 17 μm de espesor. El alto del sustrato es de 30 mil, 762 μm , y se eligió un W de 500 μm para que la línea esté adaptada. Con estas nuevas condiciones la pérdidas fueron de 5,96 dB/m.

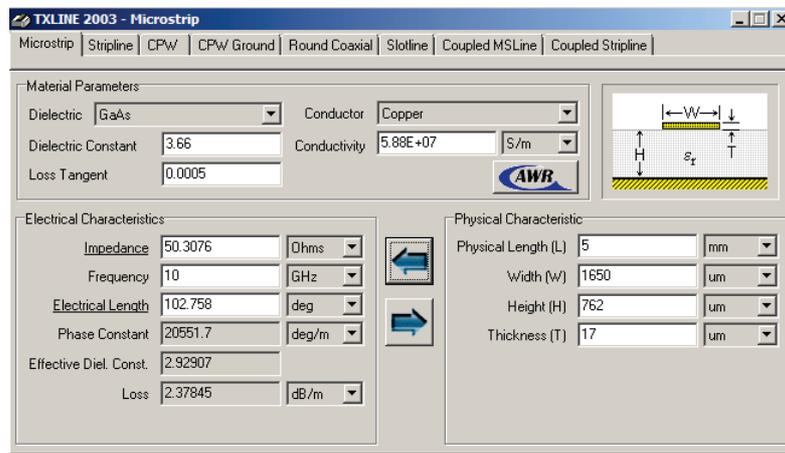


Figura 5.11: Pérdidas por unidad de longitud del Ro4350.

Una plaqueta muy utilizada es el Ro4350. Esta plaqueta tiene una constante dieléctrica de 3,66, un H de 254 μm y el mismo T de cobre que la anterior. Si se elige un ancho del conductor central de 1650 μm , este valor es para tener la Z_0 adaptada en 50 Ω , se obtienen una pérdidas de 2,37 dB/m.

Un detalle importante es que en todos los casos se utilizó una estructura microstrip, con una longitud de 5 mm. Los datos de las permitividades son fijos en cada uno de los tres casos, los espesores de los sustratos y de los conductores. Los valores que se varían son los que se pueden elegir en una fabricación convencional de una micristrip, el ancho del conductor superficial.

TX-LINE suministra el dato de las pérdidas en dB por metro. El tipo de dispositivos que se podría fabricar con tecnología *LTCC* es relativamente pequeño (del orden del centímetro). Para los tres sustratos analizados las pérdidas son de 10,0796 dB/m para el sustrato a usar de *LTCC*, 5,96 dB/m para el sustrato Ro3010 y 2,37 dB/m para el Ro4350. De lo anterior se deduce que la diferencia de las pérdidas entre el sustrato de *LTCC* y los sustratos comerciales para PCB de RF, es del orden de las centésimas de dB (si se consideran circuitos con dimensiones del orden del centímetro) y por lo tanto es despreciable. Las prestaciones de la tecnología *LTCC* del que se dispone son aceptables para realización de circuitos y encapsulados para RF y microondas.

5.3.2. Estructuras de prueba

Antes de diseñar el encapsulado del *RF MEMS shunt* nos dedicamos a hacer la primera fabricación en *LTCC* aplicando toda la experiencia teórica expuesta anteriormente. La estructura previa por las que se optó fue por la de simples líneas de transmisión (microstrip y CPW). En las mismas se evaluará su comportamiento en RF y se probarán los via holes y los *Wire-Bonding*. La máscara de las estructuras a fabricar se realizó con una filmina transparente, se transfirieron al marco con la película foto-definible expuesta con luz UV (ultra violeta).

Para el diseño de la máscara se debe hacer el diseño en un programa CAD, a partir de las reglas de diseño.

En el presente caso las reglas de diseño se deducen de:

1. Información de las pastas.
2. Calidad del equipo a utilizar.

3. Dimensiones mínimas para pads de soldadura.
4. Marcas de alineación.
5. Resolución de la malla.

A continuación en la imagen de la figura 5.12 se muestra la máscara de las líneas de transmisión a fabricar.



Figura 5.12: Máscara fabricada y colocada en el marco.

En la figura 5.12 se ven de izquierda a derecha, líneas de transmisión microstrip, GCPW y CPW. El color de las estructuras será metálico, por lo tanto lo circundante a cada imagen está cubierta con película foto-definible. Esta máscara es la que se transfiere al sustrato mediante la malla. La figura es una vista de planta de las estructuras ya que el espesor quedará determinado por la deposición de la tinta.

Obviamente estas estructuras de prueba fueron diseñadas y debidamente simuladas con un programa que resuelve problemas electromagnéticos. En la figura 5.13 se ven las pérdidas por retorno (*“Return Loss”*) de la línea microstrip, S_{11} , y a la derecha se ven las

pérdidas por inserción “*Insertion Loss*” de la misma estructura, S_{21} . Ambas figuras están expresadas en dB y en función de la frecuencia.

Todo lo explicado para la figura 5.13 es válido para la figura 5.14, pero para la línea de transmisión CPW.

Si se hace un análisis teórico, el hecho que un dispositivo esté adaptado significa que existe máxima transferencia de energía desde la entrada hasta la salida. En la práctica se requiere un valor de por lo menos -20 dB en S_{11} , la reflexión en este caso es imperceptible, asimismo el parámetros S_{21} es de 0 dB, toda la señal que entra sale. Esto es así en líneas de transmisión como con las que se están trabajando.

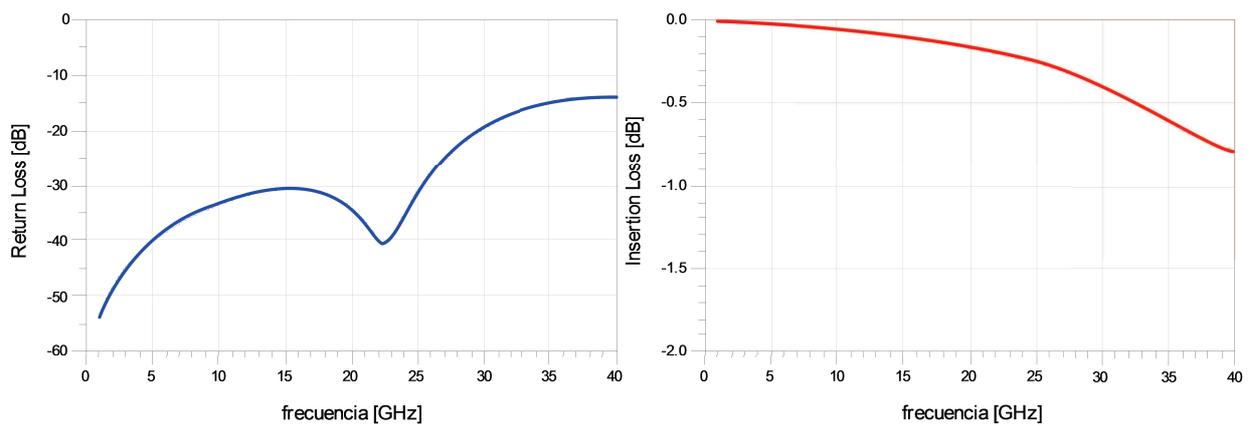


Figura 5.13: Simulación electromagnética de la estructura microstrip.

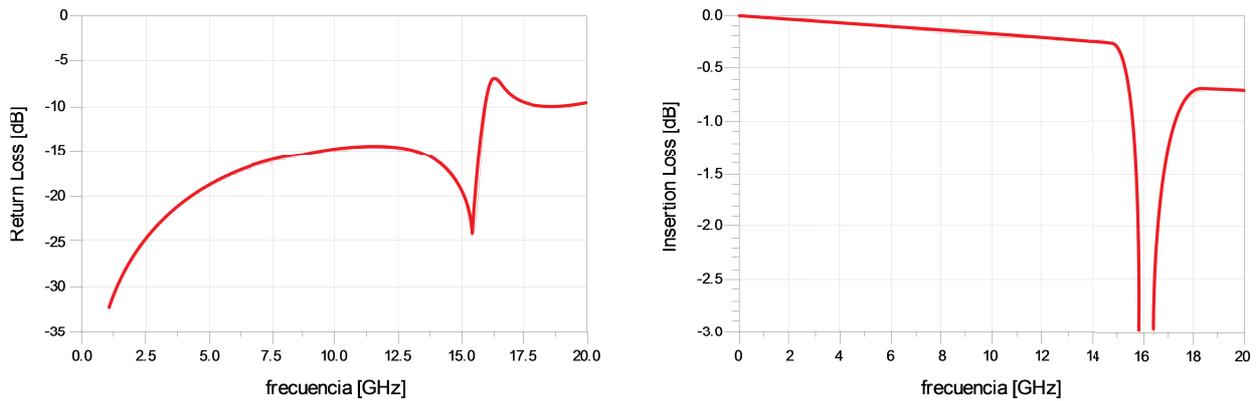


Figura 5.14: Simulación electromagnética de la estructura CPW.

5.3.3. Diseño del *package* del interruptor *RF MEMS*

Los encapsulados destinados a *RF MEMS* deben tener en cuenta que estos dispositivos tienen partes móviles a diferencia de los dispositivos puramente electrónicos.

Las especificaciones que debe cumplir el encapsulado son:

- El dispositivo encapsulado debe funcionar como el dispositivo sin encapsular (en este caso conmutar entre dos estado, dejando pasar o bloqueando una señal de RF).
- Pérdidas por retorno en la entrada, (*Input Return Loss*) inferior a -10 dB.

Como sustrato se puede usar *LTCC* por ser una cerámica maleable, antes del sinterizado, y porque es ideal para aplicaciones en RF.

El primer paso para diseñar un encapsulado o *package* es hacer los accesos de entrada y salida de RF. Los puertos de ingreso y el egreso de la señal de microondas deben estar adaptados al dispositivo a encapsular, en este caso un *RF MEMS shunt*. El *package* que se propone consta de una línea de transmisión, de tipo CPW, que va desde el puerto de entrada hasta el puerto de salida. El centro de la línea esta interrumpido por una cavidad donde se alojará el chip. Esta cavidad puede hacerse cortando una de las capas de *LTCC*.

En la figura 5.16 se puede apreciar el modelo realizado para el diseño mediante simulación 3D del *package*. Como las líneas del *package* no estaban adaptadas se creó un *stub* para adaptar las líneas con el *RF MEMS*. El *stub* es una estructura resonante cuyo largo crea un efecto inductivo y el ancho junto con los *gaps* generan un fenómeno capacitivo. Por último, se utilizan *Wire-Bonding* para la conexión entre las líneas de acceso y el *RF MEMS shunt*, en la figura 5.15 puede verse el perfil de la forma y los parámetros que se utilizaron del *Wire-Bonding* utilizados para la simulación. El sustrato de *LTCC* tiene un espesor de $508 \mu\text{m}$, pues se usan dos capas de *LTCC*. La simulación contempla el efecto que producen la longitud de los *Wire-Bonding* que fue de $100 \mu\text{m}$ de largo.

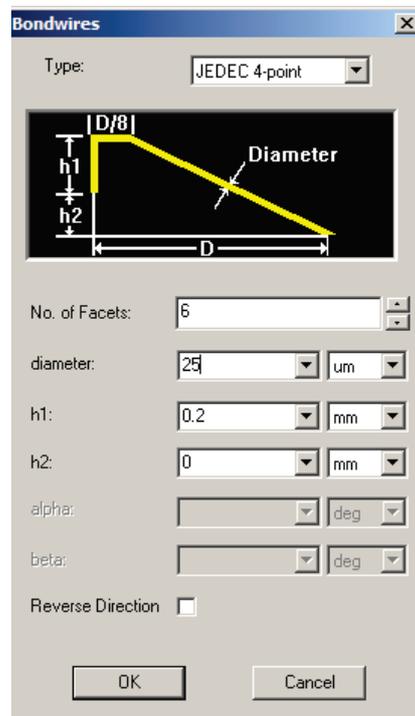


Figura 5.15: Imagen del perfil del *Wire-Bonding* utilizado para la simulación del encapsulado del *RF MEMS shunt*.

Los resultados de las simulaciones indican que el rendimiento del diseño propuesto sería compatible con los requisitos impuestos a un encapsulado de este tipo.

Con este primer paso superado resta colocar lo que serían las partes laterales del encapsulado, las partes frontales y la tapa del *package*. Para tal fin se simuló estas partes

con *LTCC* con espesor de 1 mm. La figura 5.17 muestra el dispositivo completo a simular. Se hizo una transparencia a algunas partes para que pueda apreciarse el interior del *package*.

En la figura 5.18 se ve el estado *OFF* y *ON* del *switch* sin encapsular, del *switch* con el sustrato de *LTCC* y del encapsulado completo.

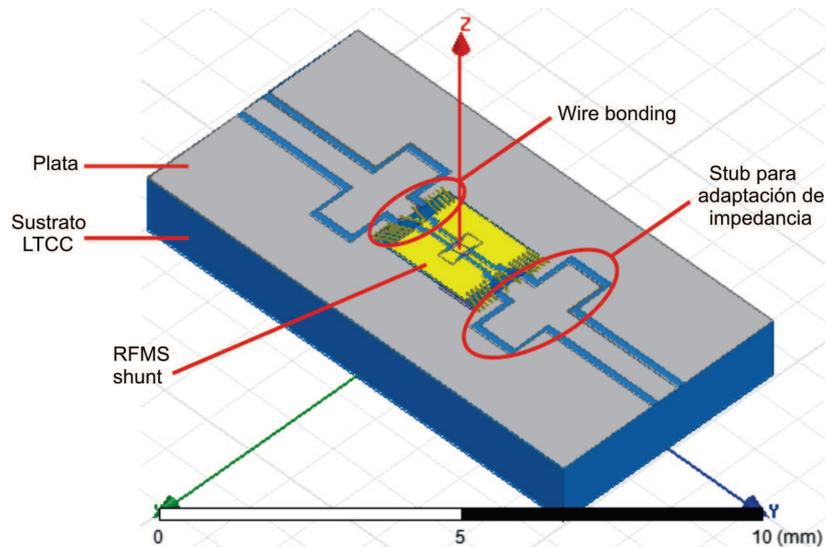


Figura 5.16: Imagen del primer paso para el encapsulado del *RF MEMS shunt* simulado con Ansoft HFSS[®], líneas de acceso con pasta conductora DuPontTM 6142DTM (Ag) sobre *LTCC*, stubs de adaptación, *Wire-Bonding* y *RF MEMS shunt*.

Como una conclusión de las simulaciones mostradas se infiere que el encapsulado de un *RF MEMS shunt* es adecuado para este tipo de función, y que para adaptar las líneas de transmisión se necesitan stubs. Esta conclusión se tomó en base a las simulaciones realizadas con TX-LINE[®], AWR[®] y Ansoft HFSS[®].

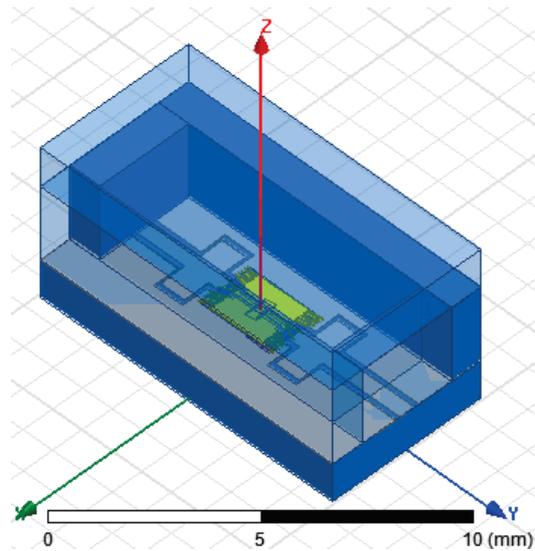


Figura 5.17: Figura para simulación con Ansoft HFSS[®] del dispositivo encapsulado con *LTCC*.

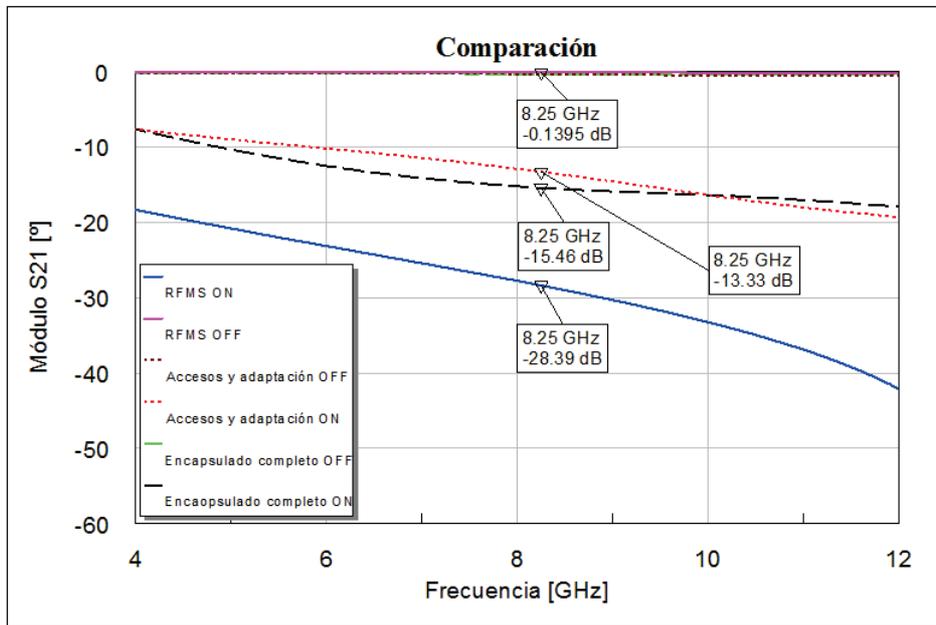


Figura 5.18: Resultado del módulo del parámetro de transferencia S_{21} en *dB* en función de la frecuencia del *RF MEMS shunt* desnudo, con líneas de acceso en *LTCC* y del encapsulado completo simulado con Ansoft HFSS[®].

Los resultados reportados en la figura 5.18 muestran los valores de la transferencia del *RF MEMS shunt*, parámetro S_{21} en función de la frecuencia. El trazo continuo rosa

es la transferencia del *RF MEMS* desnudo en estado *OFF*, la línea discontinua marrón corresponde al *RF MEMS* en estado *OFF* con los Bonding, los accesos adaptados (pero sin las paredes laterales y el techo del encapsulado), y la línea continua de color verde corresponde al estado *OFF* con todo el encapsulado. El trazo continuo azul corresponde al *RF MEMS* desnudo en estado *ON*, el trazo discontinuo de color rojo corresponde al *RF MEMS* en estado *ON* con los Bonding, los accesos adaptados (pero sin las paredes laterales y el techo del encapsulado), y el trazo negro continuo es al parámetro S_{21} en estado *ON* del dispositivo encapsulado totalmente. Como puede observarse el efecto que introducen la tapa y los laterales debe tenerse en cuenta en el diseño, ya que la performance cambia sensiblemente entre las simulaciones con y sin estas partes.

Los sustratos de las muestras se cortaron, se apilaron y prensaron. Se fabricaron los via holes. Por otro lado se diseñó la máscara y se transfirió en el marco con la película foto-definible. Pero las líneas de transmisión no se pudieron pintar porque la máquina para hacer la serigrafía se encuentra dentro del área limpia del CNMB y por problemas con los gases de estos laboratorios no se pudo hacer la serigrafía de las mismas.

5.4. Encapsulado de un desplazador de fase con líneas cargadas

La utilización de técnicas PCB proveen gran flexibilidad de diseño en las transiciones “package to chip” (encapsulado en chip) y “package to board” (encapsulado sobre placa), ya que permite integrar distintas estructuras tales como líneas de transmisión, stubs, inductores y capacitores interdigitados. La mayor flexibilidad y simplicidad en el diseño se traduce en mayor rendimiento y robustez así como en ciclos de diseño más cortos y de menor costo.

Como se puede apreciar en la figura 5.19 el encapsulado consiste en dos partes principales: una placa PCB, donde se montará el dispositivo a encapsular, y una tapa plástica que sella el encapsulado y protege al dispositivo formando una cámara de aire o gas.

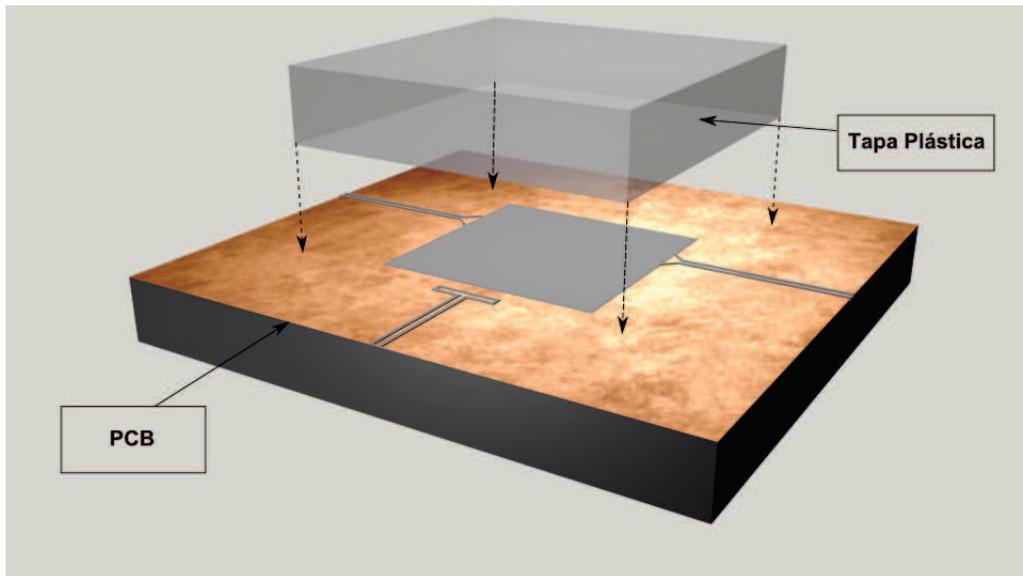


Figura 5.19: Elementos principales del encapsulado: base PCB simple faz y tapa plástica.

Con la base PCB ya diseñada y fabricada, el chip es montado y conectado mediante técnicas *Wire-Bonding* (figura 5.20)[75].

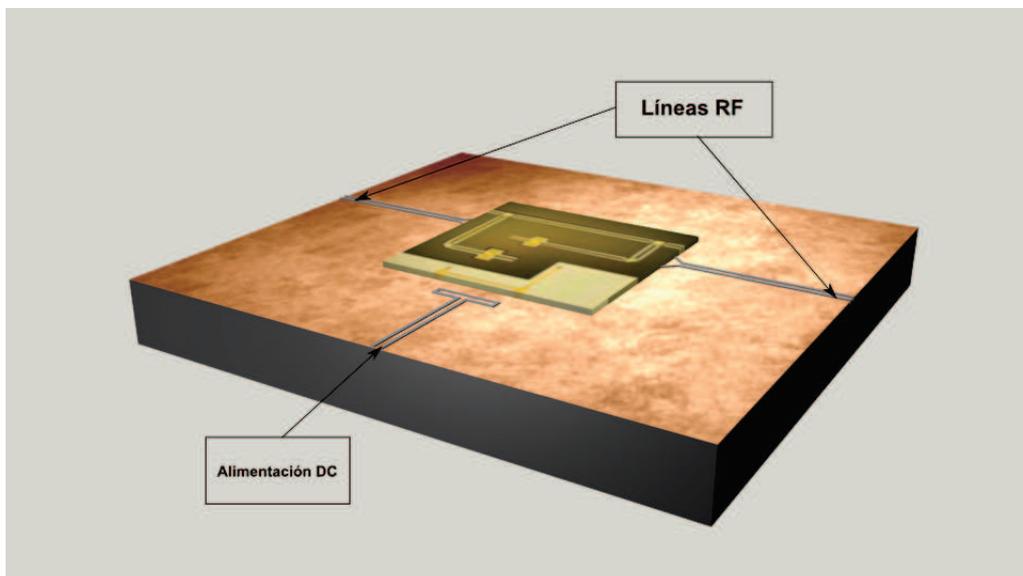


Figura 5.20: Ejemplo de base PCB y chip montado sobre la misma.

El encapsulado culmina con el montaje de una tapa realizada mediante impresión 3D directamente sobre el PCB, formando una cámara de aire que sella el encapsulado como lo muestra la figura 5.21. La impresión 3D puede llevarse a cabo en entornos especiales tales

como en la atmósfera de algún gas noble (argón, etc.), para así poder preservar mejor el encapsulado de los efectos de la humedad, tal como podría ser en el caso de dispositivos y componentes más vulnerables (*switches RF MEMS*, por ejemplo).

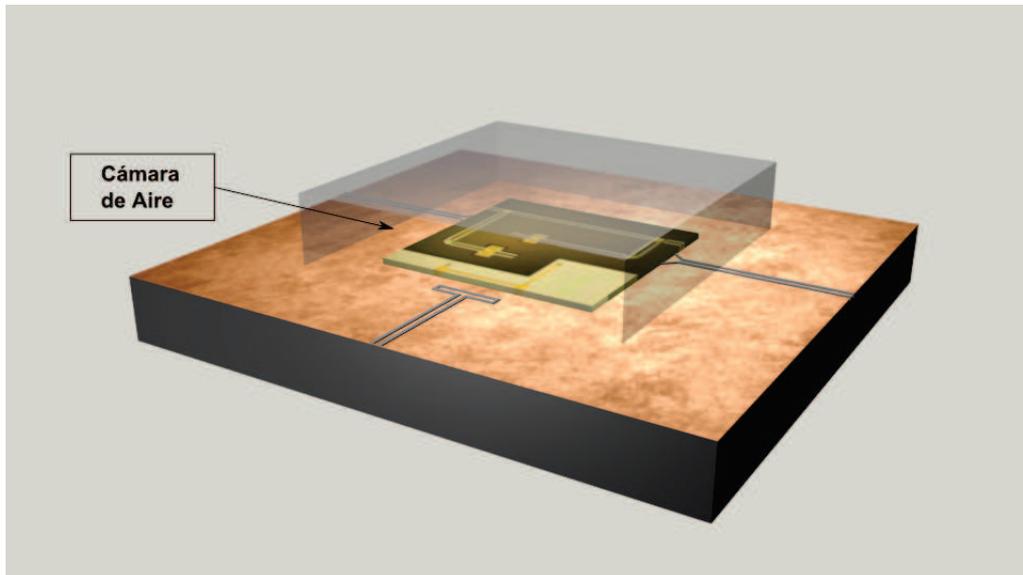


Figura 5.21: Encapsulado completo. La mitad de la tapa-cubierta plástica fue cortada y removida de la ilustración para poder mostrar la cámara de aire presente dentro del encapsulado.

El encapsulado resultante es así compatible con equipamiento SMD estándar de producción “pick and place”, y está diseñado para montaje mediante la utilización de técnicas “flip-chip”. Ver la figura 5.22.

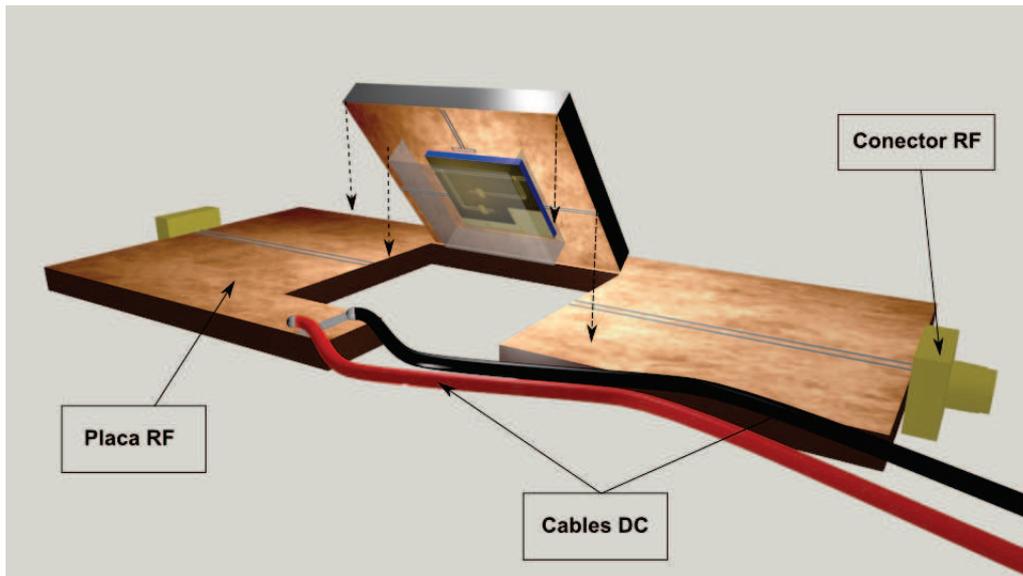


Figura 5.22: Montaje del encapsulado flip-chip sobre la placa. La mitad de la tapa plástica así como una cuarta parte de la placa fueron cortadas y removidas de la ilustración para poder mostrar la cámara de aire presente dentro del encapsulado, y detalles del montaje flip-chip

En las referencias se mencionan muchos trabajos, sobre el desarrollo y mejora de técnicas de encapsulado. En [76], se ve como una técnica común de encapsulado de baja frecuencia tal como injection molding (“modeado por inyección”), optimizada para aplicaciones de microondas y RF, presenta muy buenos resultados, pero sin embargo el material inyectado podría tornarla no apta en el caso de *RF MEMS*, donde por lo general existen partes móviles. En [77] se presenta una variante de la técnica antes mencionada en la cual, en lugar de inyectar el circuito completo, se inyecta primero en una base sobre la cual se monta luego el chip, y finalmente se cubre con una tapa, dejando al chip dentro de una cavidad de aire. Esta técnica resuelve algunos de los problemas aparejados con la técnica clásica de moldeado por inyección tales como el de la incrustación del chip en el material, pero aún sufre de poca flexibilidad para el diseño de las transiciones RF, dando como resultado en muchos casos un diseño final no demasiado robusto. En [78][79][80], se proponen unas técnicas de encapsulado interesantes basadas en *LTCC* y PCB que resuelven la mayoría de los problemas inherentes al proceso de moldeado por inyección, pero se basan en el uso de via holes por lo que las complejas técnicas de alineación requeridas en los distintos pasos de fabricación, pueden tornarlas menos atractivas

para algunas aplicaciones debido a la menor robustez de diseño y un costo más elevado[81].

En este trabajo se propone un enfoque novedoso basado en técnicas de PCB de una capa e impresión 3D simples y confiables. Dicho enfoque fue validado a lo largo del proceso de diseño, fabricación y medición de un encapsulado para un desplazador de fase MEMS. Se presenta a continuación el proceso de diseño, así como los datos de simulación y medición.

5.4.1. Simulación

Las especificaciones de diseño es lo primero que debe definirse. En este caso las especificaciones de diseño son:

1. El dispositivo encapsulado debe desplazar $22,5^\circ$.
2. El ancho de banda debe ser de 2 GHz. (de 8 GHz a 10 GHz).
3. El error que introduzca el encapsulado debe ser inferior a 5° .
4. Las pérdidas por retorno en la entrada (*Input Return Loss*) deben ser inferiores a -10 dB.

El proceso de diseño del encapsulado se puede desglosar de la siguiente manera, identificando así las principales tareas:

- Diseño de transición chip-encapsulado (Esto incluye al chip, conexiones y placa PCB para el encapsulado. Todos los elementos deben ser tenidos en cuenta para que el diseño sea efectivo).
- Diseño de transición encapsulado-placa (A frecuencias de microondas y RF, la huella en la placa pasa a formar parte del encapsulado y por consiguiente debe ser tomada en consideración en el proceso de diseño desde el primer momento).
- Evaluación final del rendimiento general del encapsulado y posterior optimización.

Las tareas anteriormente descritas involucran la realización de simulaciones electromagnéticas 3D, así como el modelado y simulaciones de circuitos CAD de microondas.

El primer paso fue el de elegir un modelo para el dispositivo a encapsular, el mismo puede ser un modelo 3D electromagnético (como es por lo general en el caso de dispositivos pasivos, por ejemplo: filtros, *RF MEMS*, etc.). En nuestro caso el dispositivo a encapsular fue el desplazador de fase MEMS.

La estrategia de diseño comprende dos instancias de simulación. La primera instancia consiste en diseñar la base del encapsulado sobre una paca PCB de Rogers Ro3010[®], con un espesor del sustrato H de $635 \mu\text{m}$, con un espesor de metalización T de $17 \mu\text{m}$ de cobre.

En esta misma subsección de simulación en Ansoft HFSS[®] también se simularon los *Wire-Bonding* con alambres de aluminio de $25 \mu\text{m}$ de diámetro.

Lo que se busca en esta instancia es adaptar la estructura, Phase Shifter y PCB.

La segunda instancia consta de, tomando los resultados de la primera instancia colocar el *package* sobre la estructura y evaluar la caja y ver si la estructura está adaptada y cumple con las especificaciones de diseño.

Ambas simulaciones se ajustaron en forma iterativa hasta llegar a un diseño óptimo. Luego de esta etapa de diseño y simulaciones se fabricó la base del encapsulado y se realizaron los Bonding en el laboratorio de microelectrónica de CITEDEF, mientras que la tapa fue fabricada con una impresora 3D de prototipado rápido³ perteneciente al laboratorio de la FAN.

Todos los diseños, la simulación, la integración y medición de este dispositivo son el núcleo central de este capítulo de la tesis.

5.4.1.1. Primera instancia de simulación

La primera etapa consiste en el diseño de la base donde se monta el chip. Esto implica diseñar los puertos de RF de entrada y salida, con las respectivas transiciones encapsulado-

³Impresora 3D.

chip.

El Set-Up de simulación correspondiente a esta primera fase del diseño se reporta en la figura 5.23. En la misma se puede observar la desplazador sobre el PCB debidamente conectado con los Bonding.

Los Bonding se realizaron en aluminio pues es la tecnología de la que dispone el grupo de Microelectrónica de CITEDEF para hacer dichas soldaduras. Los hilos de aluminio utilizados por la tecnología disponible tienen un diámetro de $25 \mu\text{m}$. Como las líneas de acceso sobre el chip tienen un ancho de $80 \mu\text{m}$ el número de hilos por acceso esta limitado a uno, y a que el proceso de Bonding aplasta el hilo ensanchándolo a casi el doble de su diámetro original.

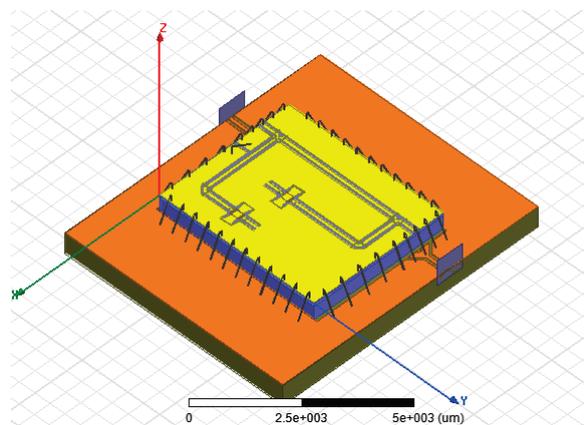


Figura 5.23: Sólido de la primera aproximación del *package*. Placa PCB Ro3010[®], desplazador de fase MEMS con *Wire-Bonding* entre ambas.

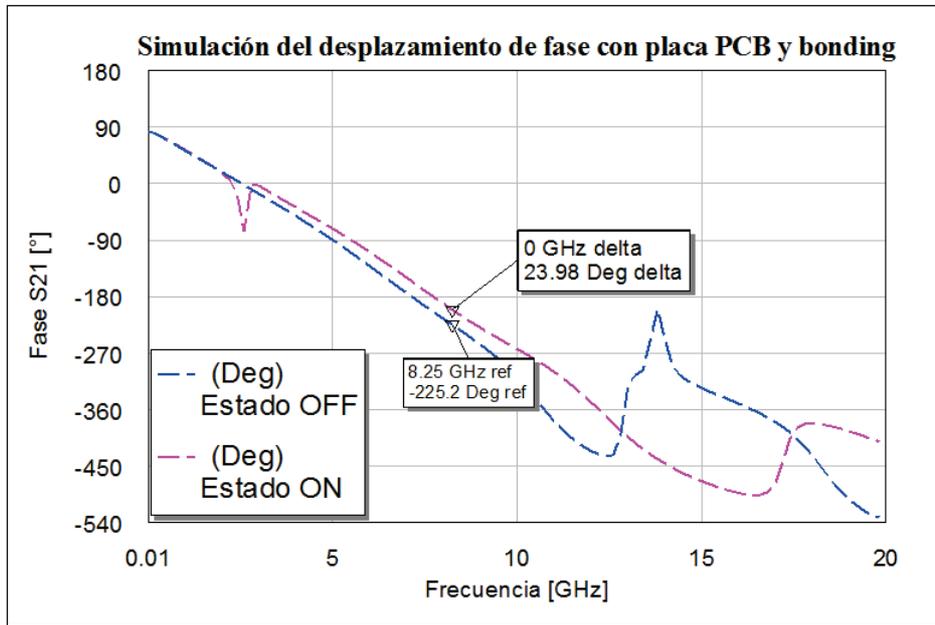


Figura 5.24: Resultado de la simulación de la diferencia de fase S_{21} en primera instancia.

En la figura 5.24 se pueden ver los resultados de la diferencia de fase del desplazador de fase con líneas cargadas *MEMS* sobre placa representa los *RF MEMS* en estado *OFF*, y se representa con trazo magenta interrumpido la fase con los *RF MEMS* en estado *ON*. En este caso la diferencia de fase fue de $23,98^\circ$, suficientemente aproximado para esta etapa visto que este valor debe ser refinado, incluyendo el efecto de la tapa que se agregó en la segunda instancia de simulación.

5.4.1.2. Segunda instancia de simulación

Para la segunda instancia de simulación se incluyeron las paredes y el techo de una caja que forman la tapa del encapsulado. Las dimensiones de la tapa son $X=8122 \mu\text{m}$, $Y=6920 \mu\text{m}$ y $1400 \mu\text{m}$ de alto. El material es ABS, posee una $\epsilon_r = 3,2$. En la figura 5.25 se ve la imagen de la simulación del modelo 3D utilizado para la simulación, en este caso la tapa se hizo transparente para demostrar que en el interior de la estructura yace la placa de la primera instancia de simulación.

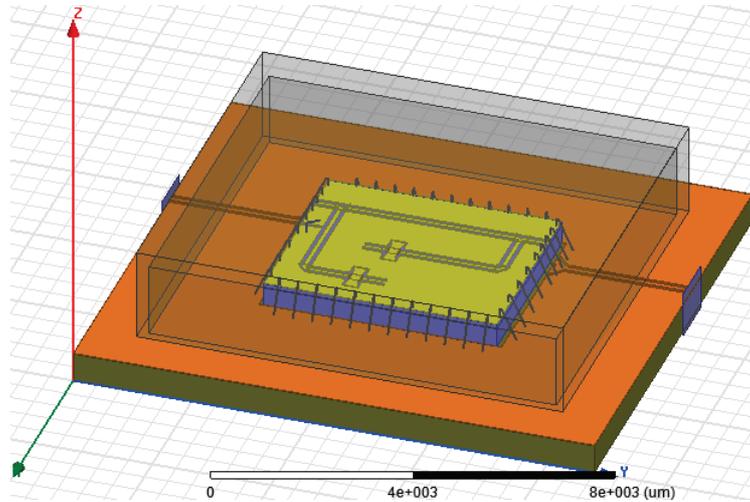


Figura 5.25: Sólido del *package* completo. Placa PCB Ro3010®, desplazador de fase *MEMS* con *Wire-Bonding* entre ambas y caja sobre la estructura.

El diseño se ajustó ligeramente para mejorar las prestaciones y corregir los efectos de la tapa. En la figura 5.26 se ve el desplazamiento de fase. En trazo azul interrumpido se ve la fase con los *RF MEMS* en estado *OFF*, y la fase de los *switches* en estado *ON* se exhibe en trazo interrumpido magenta. En esta instancia la diferencia de fase en 8,25 GHz se ajustó de manera más fina hasta obtener un valor de $22,92^\circ$, el cual es perfectamente compatible con la especificación. Esta simulación cumple con la especificación de diseño 1.

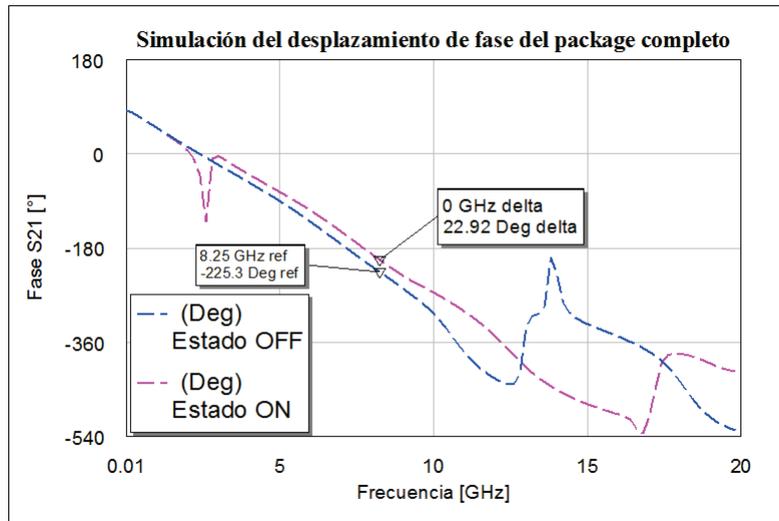


Figura 5.26: Resultado de la diferencia de fase S_{21} con el *package* completo.

Además del desplazamiento de fase, es importante visualizar como la perturbación de la caja influye en las pérdidas de reflexión, S_{11} . En la figura 5.27 se puede ver con un trazo de color marrón la reflexión con los *RF MEMS OFF*, y con una línea de color rojo la reflexión del dispositivo con los *RF MEMS* en estado *ON*.

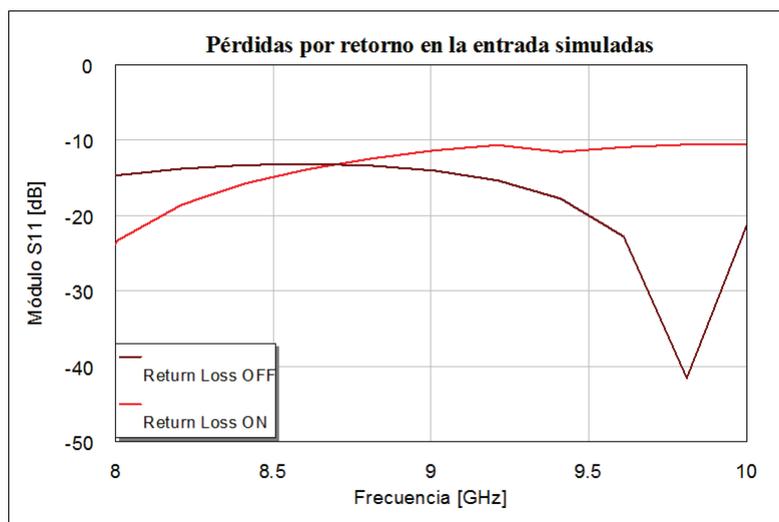


Figura 5.27: Simulación del parámetro de reflexión S_{11} del modelo con la caja colocada.

En la figura 5.27 se ve la simulación del dispositivo encapsulado con los interruptores *RF MEMS* en estado ON y en estado OFF. En la banda de operación definida (de 8 GHz a 10 GHz) se puede observar que las pérdidas de retorno en la entrada son inferiores a -10 dB, esto cumple con la especificación 4.

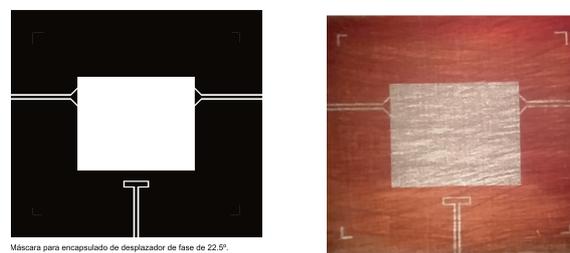
Debe observarse que el *Wire-Bonding* se simuló al igual que en el diseño del encapsulado del conmutador *RF MEMS*, con los valores H_1 de $150 \mu\text{m}$ y H_2 de $515,29 \mu\text{m}$, ver figura 5.15.

Con las especificaciones de diseño cumplidas en la simulación debe construirse el encapsulado.

5.4.2. Fabricación

5.4.2.1. PCB

Como se mencionó anteriormente el sustrato que se utilizó fue Ro3010. Este sustrato se eligió porque posee una permitividad relativa similar al Si de alta resistividad. La ϵ_r del Rogers es de 10,2 y el sustrato del desfasador posee 13,3 (según su hoja de datos). La máscara que se puede ver en la figura 5.28a fue diseñada con un software comercial y dibujada sobre una filmina. El grabado se realizó a través de un ataque químico con cloruro férrico y técnicas de fotolitografía estándar. La figura 5.28b muestra la fotografía del PCB terminado.



(a) Máscara para hacer la litografía.

(b) Foto del PCB terminado.

Figura 5.28: Máscara y PCB terminado.

En la Fig. 5.28 se ven las líneas de acceso en la entrada y la salida de RF, también se

puede notar el espacio libre donde se pegará el dispositivo. Las extensiones en los bordes interiores de las líneas, similares a pequeños triángulos, sirven para adaptar el desfasador con la placa. La T que se encuentra en el lado inferior es donde se aplicará la tensión electrostática para actuar los interruptores *MEMS*. Esta tensión es la que hace cambiar el estado de los *RF MEMS* y así provoca el desplazamiento de la fase.

5.4.2.2. Pegado y *Wire-Bonding*

Antes de hacer el soldado con hilos (*Wire-Bonding*) el dispositivo debe estar inmóvil, por lo tanto es necesario pegarlo con un adhesivo de la placa al sustrato que hará de soporte a toda la estructura, líneas de acceso y el *DUT*. Para el pegado puede usarse un adhesivo *die-attach* que son pegamentos ya diseñados para pegar este tipo de dispositivos a los encapsulados.

El encapsulado de un componente es una fase crítica del proceso de diseño y fabricación de dispositivos electrónicos. En términos simples, para hacer el conexionado del *die* que está en la oblea debe colocarse y fijarse el componente sobre un sustrato de metal o sustrato orgánico pegándolo con epoxi, o soldadura con aleación eutéctica para fijar el dispositivo al sustrato. Existen cuatro métodos principales de "*Die Attach*": epoxi, eutéctica, soldadura blanda y "*flip chip*". Estos pasos permiten fijar el chip semiconductor, y cumplir con los requisitos para la realización de empaquetados adaptos a las funcionalidades cada vez más exigentes de los modernos componentes de RF y microondas. El método de "*Die Attach*" más comúnmente utilizado es el fijado con epoxi. Sin embargo los restantes métodos han visto también grandes avances en los últimos años impulsados por el gran interés que se despertó en el área de los encapsulados para componentes semiconductores.

Fijado con epoxi: La popularidad de este proceso se basa en gran medida en el rendimiento de los materiales utilizados, especialmente en el caso de las colas epoxi conductoras. Ha habido una gran evolución en la variedad de resinas epoxi disponibles debido a la presión para mejorar ciertos pasos del proceso como reducir la temperatura y el tiempo de ciclo, y mejorar la calidad. Las técnicas de ensamblado que utilizan pegado con epoxi incluyen *BGA* (Ball Grid array), "*Chip and Wire*", y *SIP* (System in Package).

Fijado con soldadura eutéctica: Este tipo de “*die attach*” se realiza con el auxilio de un molde preformado realizado con una aleación eutéctica. El molde se ubica entre la base del chip y la superficie metálica a la cual se desea fijarlo (normalmente esta superficie es el plano de masa del “package”), para posteriormente calentar todo el conjunto siguiendo un perfil de temperatura determinado que garantiza un la soldadura a través de la formación de un enlace intermetálico ente las interfaces Chip/molde y molde/*package*. Para conseguir una unión intermetálica fuerte, se requiere un movimiento de fregado durante la unión. La metalización del plano de masa del *chip* es típicamente oro. Se requiere una atmósfera de gas de formación (por lo general a combinación de hidrógeno, nitrógeno) para evitar la oxidación sobre el sustrato. Esta técnica es la preferida para amplificadores y transistores de alta potencia.

Soldadura blanda: la unión por soldadura blanda es también un proceso eutéctico, pero introduce una pasta de soldadura para lograr la unión. Estas pastas solían basarse típicamente en aleaciones a base de plomo y estaño, pero cada vez son más populares las pastas libres de plomo por motivos ecológicos. La soldadura se introduce a través de un dispensador de pasta de soldadura líquida que utiliza una máscara para seguir el patrón del circuito. Al igual que con otros procesos de soldadura eutéctica, se requiere una atmósfera de gas de conformación para evitar la oxidación. Las piezas fabricadas mediante un proceso de soldadura blanda se utilizan en aplicaciones de automoción, dispositivos de alta potencia, tales como transistores, y algunas aplicaciones de radiofrecuencia.

Flip chips: *Flip Chip* ha existido desde hace décadas, pero sólo recientemente ha ganado popularidad. Este proceso implica recoger un chip de una oblea u otro soporte de presentación, darlo vuelta, alinear los puertos de conexión del dispositivo con los del sustrato y unirlos. Las interconexiones entre el chip y el sustrato se realizan gracias a un arreglo de bolas especialmente colocadas en la superficie del dispositivo que se funden con el auxilio de un flujo de aire caliente.

En caso lo de este trabajo se usó fue un pegamento epoxi, que no es agresivo para el sustrato de silicio ni para el dieléctrico de la placa PCB, que cumplió muy bien con el objetivo, inmovilizar el *DUT* antes de hacer el conexionado con los hilos.

El *Wire-Bonding* se utiliza para hacer contacto entre dos dispositivos o placas. Es muy popular en microelectrónica.

En el caso de este trabajo se hizo un bonding con hilos de aluminio de $25\ \mu\text{m}$ de diámetro. En la figura 5.29 se puede observar dicha soldadura.

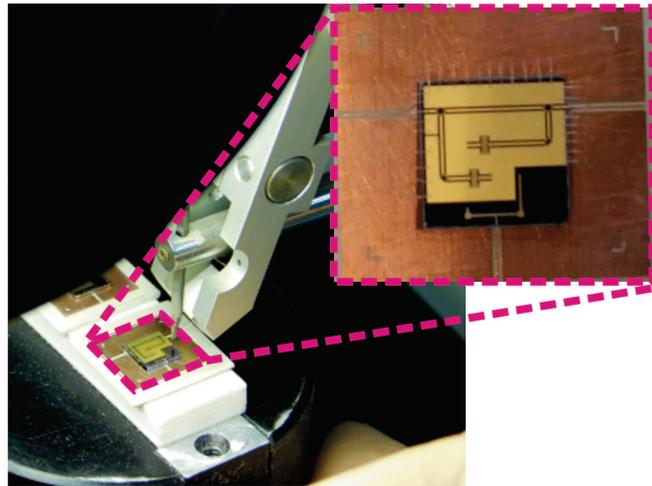


Figura 5.29: Foto de la máquina del bonding y Set-Up incluyendo la base del encapsulado y el chip.

La soldadura se utiliza para realizar todas las interconexiones de RF entre el desplazador *MEMS* y la placa *PCB*.

5.4.2.3. Diseño de la caja

La caja para el encapsulado se fabricó con ABS (acrilonitrilo butadieno estireno), este material es el más utilizado en impresión 3D, y además este polímero es utilizado por la industria electrónica y automotriz. En este trabajo nos enfocamos en producir encapsulados aptos para el uso en electrónica de bajo costo, rápida producción y fácilmente modificable en sus dimensiones. En la figura 5.30 se puede ver la caja fabricada en ABS por medio de una impresora 3D para colocar sobre el diseño del encapsulado conteniendo argón.

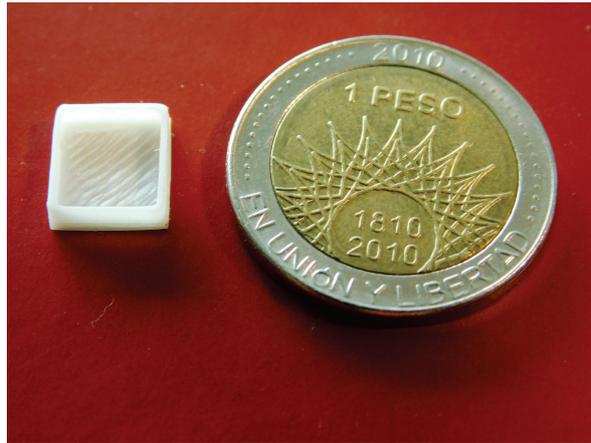


Figura 5.30: Foto de la caja para el encapsulado del desplazador de fase *MEMS* con líneas cargadas que fue fabricado.

5.4.2.4. Llenado con Argón

El llenado con un gas impide la estadía y el ingreso de humedad en el dispositivo. A la caja de ABS se le colocó una fina capa de una silicona para impedir que el gas se fugue a través de las paredes de la caja. Para colocar la caja, se utilizó una cámara sellada, que dispone de un par de guantes que permiten trabajar en su interior, se llenó el habitáculo con gas y se pegó la caja encima del *PCB*. En la figura 5.31 puede verse la cámara con un ambiente de argón, al colocar la caja plástica dentro de este recipiente el argón queda dentro de la caja. [82].

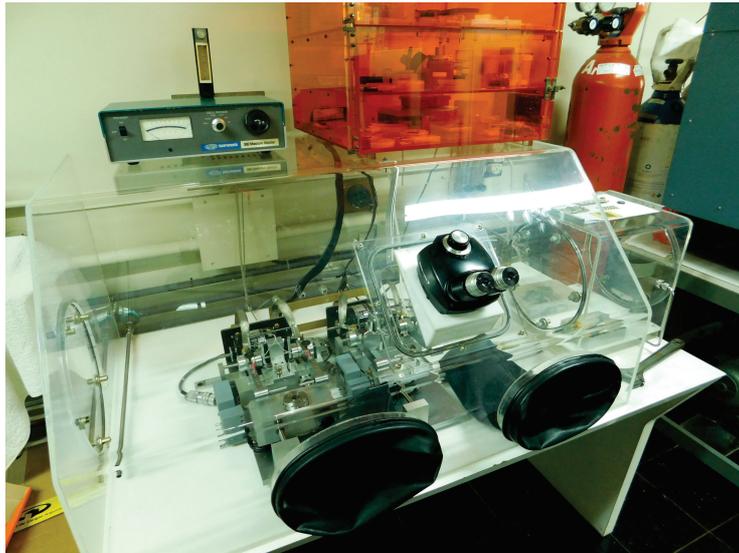


Figura 5.31: Foto de la cámara con argón donde se colocó la caja plástica.

Después de haber realizado todos estos pasos para la fabricación, se muestra en la figura 5.32 la foto del dispositivo terminado, el mismo puede compararse al modelo 3D del sólido que se simuló en el software electromagnético. Ver figura 5.32.



Figura 5.32: Foto del desplazador de fase *MEMS* con líneas cargadas fabricado con caja, encapsulado.

Un detalle que puede observarse es que el sustrato Ro3010 sobresale del cobre del *PCB*, este borde más extenso apoya en la parte superior de la placa que comprende las líneas CPW. La parte superior de la foto es rotada y así forma los contactos del *package*, que debe ser montado en configuración flip-chip, ver figura 5.22.

5.4.3. Mediciones del desplazador de fase *MEMS* con líneas cargadas encapsulado

Para evaluar la performance del encapsulado deben evaluarse las diferencias entre las mediciones realizadas sobre el dispositivo desnudo y las mediciones del dispositivo encapsulado. La comparación debe realizarse sobre las especificaciones, es decir, el desplazamiento de fase introducido (las diferencia de las fases del parámetro S_{21} en el estado ON y OFF), y el módulo de S_{11} (*Return Loss*). En la figura 5.33 se puede ver el Set-Up de mediciones del dispositivo encapsulado, con la tensión de actuación indicada en el LCD de la fuente de alta tensión.

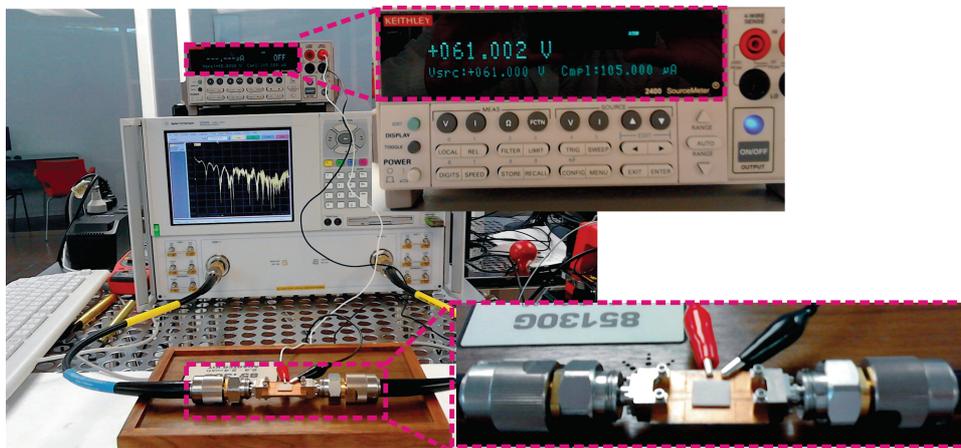


Figura 5.33: Set-Up de mediciones del dispositivo encapsulado.

El Set-Up de mediciones cuenta con el VNA y con una fuente de alta tensión. El VNA se coloca en los conectores de entrada y de salida del dispositivo, mientras que la fuente de alta tensión se conecta en la T del *PCB*. La tensión para que se actúen los *RF MEMS* (tensión de *Pull-in*) es de 61 V.

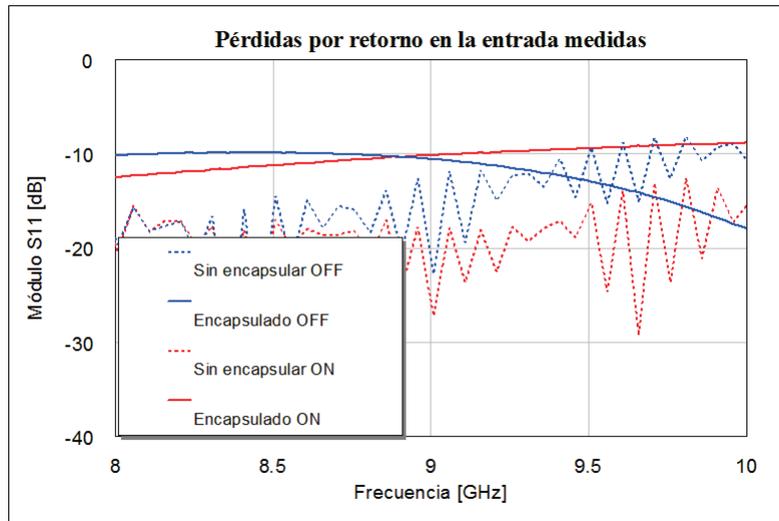


Figura 5.34: Medición de las pérdidas por retorno en ambos estados del dispositivo encapsulado y sin encapsular.

En la figura 5.34 se ven las pérdidas por retorno del desplazador de fase desnudo y encapsulado: en trazo azul interrumpido se observan las pérdidas por retorno del desfasador con los *RF MEMS* en estado OFF sin encapsular. La línea azul completa corresponde a las pérdidas con el encapsulado completo. La línea roja interrumpida corresponde a las pérdidas por retorno del dispositivo con los *RF MEMS* en estado ON sin encapsular y la línea roja completa es la medición de las pérdidas por inserción en la entrada del desfasador encapsulado con los interruptores *RF MEMS* en estado ON. Como se aprecia la medición se ajusta a las especificaciones de diseño (-10 dB).

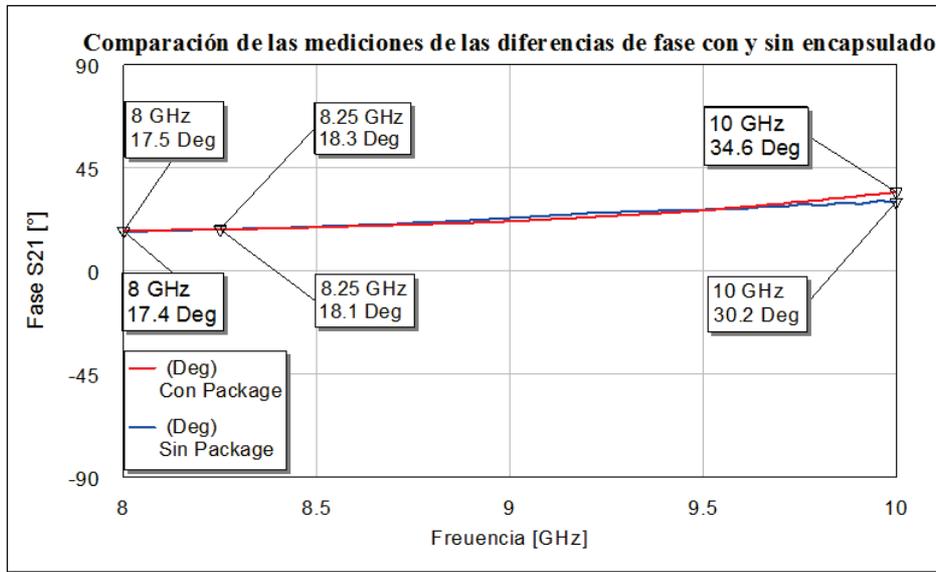


Figura 5.35: Medición de la diferencia de fase del desplazador de fase *MEMS* encapsulado.

En la figura 5.35 se ven las diferencias de fase en todo el ancho de banda definido en las especificaciones. La diferencia de fase que representa la línea azul es la diferencia de fase del dispositivo sin encapsular y la línea roja representa la diferencia de fase con el encapsulado completo.

5.5. Conclusión del encapsulado con *LTCC* y de la fabricación flip-chip del desplazador de fase *MEMS*

En este capítulo se expusieron el análisis y las mejoras propuestas para el proceso del CNMB del INTI para hacer un encapsulado de un *RF MEMS*, solucionando el problema de la planicidad de la prensa. Se eligió un marco con una malla metálica necesaria para la definición de nuestro *package*. Se solucionó el problema de fabricar los via holes y se realizaron las máscaras de estructuras de prueba analizándolas con TX-LINE y simulándolas electromagnéticamente.

Se diseñó y se simuló una línea de transmisión *PCB* con el *RF MEMS* sumergido en

la estructura de *LTCC* con los accesos adaptados y con los bonding simulados, listo para fabricar.

Se presentó el diseño, la simulación y la validación en el laboratorio de un encapsulado de bajo costo para circuitos de RF y microondas *MEMS*. Se describieron los detalles de la fabricación, desde el diseño de la máscara hasta la medición del dispositivo terminado. Se concluye que la degradación introducida por el encapsulado es mínima y está en línea con las prestaciones de encapsulados con argón. Las mediciones de este dispositivo revelaron una performance similar a los errores de los dispositivos comerciales de este tipo[83].

En las mediciones de la diferencia de fase se puede ver que la diferencia de fase del desplazador de fase *MEMS* con líneas cargadas tiene un valor de $18,132^\circ$ y el mismo desfasador encapsulado posee una diferencia de fase de $18,26^\circ$, con lo cual la perturbación del encapsulado con respecto al dispositivo desnudo es imperceptible en términos de la diferencia de fase.

El otro valor que se evaluó fue el de las pérdidas por retorno de los dos dispositivos (sin encapsular y encapsulado). Se puede apreciar que la degradación introducida por el encapsulado es pequeña.

El error máximo de fase en el ancho de banda fue de $4,4^\circ$, perfectamente en línea con las prestaciones de dispositivos comerciales como el desplazador de fase de la empresa *Hittite (HMC543LC4B)*[84], el cual posee un error de 5° .

Capítulo 6

Conclusiones

En este trabajo de tesis se diseñaron, simularon y caracterizaron circuitos para aplicaciones de radiofrecuencia y microondas: tres desplazadores de fase de 22,5° MEMS en banda X.

El primer circuito que se diseñó fue un desplazador de fase MEMS con líneas cargadas. Se realizó el diseño partiendo de las expresiones matemáticas hasta la simulación electromagnética en elementos finitos. Se encontraron las longitudes LIN y LOUT. En las aproximaciones a partir de simulaciones se ven las variaciones de LIN y de LOUT, que fueron los parámetros de entrada para conseguir el desplazamiento de fase necesario, 22,5°. Cuando se midió el desplazador de fase se encontraron diferencias entre lo simulado y lo obtenido empíricamente, entonces se compararon las líneas de transmisión y los RFMS shunt, simulaciones versus mediciones. Estos componentes se midieron solos y se ajustaron los modelos electromagnéticos de la línea de transmisión y del conmutador, arrojando una diferencia entre la permitividad relativa de alta resistividad del 12% y la permitividad del dióxido de silicio del 7,5%. Se puede observar que la precisión del proceso de fabricación es muy alta ya que el diseño de las máscaras y el dispositivo fabricado es idéntico. Luego se realizó un análisis de sensibilidad para conocer cuáles fueron los valores más críticos que causaron las mayores discrepancias entre el diseño computacional y los datos empíricos, y se concluye que los parámetros que ocasionaron esto son la permitividad relativa de los componentes del desplazador de fase y los errores cometidos por las aproximaciones del elemento conmutador, el RF MEMS shunt. Posteriormente se expresaron los errores

de cada parámetro, las permitividades y el error del switch, calculando el error debido a estos tres parámetros.

El segundo desplazador de fase que se diseñó fue de tipo reflectivo que se compone de un acoplador direccional de cuatro puertos y de dos cargas reflectivas. Se sabe que la diferencia de fase de las cargas es el desplazamiento de toda la estructura. El desplazamiento entre los RF MEMS era mucho mayor al necesario, los $22,5^\circ$ requeridos, entonces se diseñó un capacitor interdigitado con el valor necesario para conseguir el desplazamiento deseado. Se dibujó el sólido del acoplador direccional necesario para simular toda la estructura, obteniendo la matriz del acoplador. Se simuló todo el desplazador en un programa electromagnético de elementos finitos y se caracterizó el dispositivo fabricado. Este desplazador de fase es menos sensible a las variaciones de las permitividades relativas, ya que el dispositivo no posee stub de líneas de transmisión como el primero. Se realizó un análisis de sensibilidad y se vio que el parámetro con mayor impacto sobre el diseño es la impedancia del acoplador. Como esta impedancia depende de la fabricación, que tiene un error muy pequeño con respecto a la fabricación, los parámetros no presentan variaciones importantes.

El tercer dispositivo diseñado es un desplazador de fase MEMS con conmutación de caminos. Existen dos variantes para esta topología, con conmutadores RF MEMS shunt y con RF MEMS serie. Las expresiones son sencillas y ambos tipos de desplazadores se basan en un cambio de la longitud de una línea de transmisión recorrida por la onda. Se realizó la simulación del desplazador con switches shunt, 4 interruptores y las longitudes diferentes en tramos de líneas CPW. En la respuesta de la fase, en función de la frecuencia, se vio una resonancia, se analizó el problema y se encontró que la resonancia se debe al camino cerrado del SPDT. Los SPDT poseen una entrada y dos salidas, para que la señal tome una de las dos salidas disponibles un interruptor RF MEMS shunt debe estar actuado y el otro sin actuar. Como se analizó, el interruptor RF MEMS shunt cerrado posee un comportamiento capacitivo, que genera que la onda no prosiga por esa línea y que retorne por la línea que venía viajando. Este tramo de línea por donde viaja la onda en los dos sentidos y el comportamiento capacitivo del RF MEMS, son los que generan la resonancia.

Este problema se resuelve colocando un stub radial abierto en el SPDT. Luego se pasó a analizar la variante con los RF MEMS serie, como se vio poseen menos dispersión. Como mencionamos, con estos dispositivos fabricados se crearon los SPST a partir de mediciones del switch serie (en ambos estados), se tomaron como bloques las mediciones, un subcircuito en abierto y otro con el RF MEMS serie actuado dentro de un circuito esquemático con las líneas de transmisión, los accesos y las interconexiones para simular este nuevo desplazador de fase MEMS con interruptores RF MEMS serie. El RF MEMS serie no puede simularse con los programas que poseemos ya que en abierto tiene una curvatura propia del proceso de fabricación que colapsa y cierra el circuito con la tensión de Pull-in. Para simular este tipo de dispositivo se necesita un software multifísico que contenga grandes deformaciones en tiempo real de la malla, tensión electrostática de actuación y la señal de RF que transita por la línea CPW. Los RF MEMS serie con los que contamos poseen diferentes largos. Se realizaron las simulaciones de circuitos esquemáticos con bloques de subcircuitos con las mediciones de los interruptores RF MEMS con diferentes largos y se listaron las tensiones de actuación necesarias para cada RF MEMS serie. Se evaluó la sensibilidad de este desplazador simulando a parámetros concentrados el RF MEMS serie.

Se consiguió un diseño de las tres topologías necesarias para desplazar $22,5^\circ$ evaluando cada problema que apareció en cada una de ellas y resolviéndolo.

En el siguiente capítulo se desarrolló un método para medir las permitividades relativas de un sustrato dieléctrico. Este desarrollo es útil para medir la dirección y la forma de la variación con la frecuencia de las constantes dieléctricas, que son los parámetros que más hacen variar el funcionamiento de los dispositivos, como se extrajo del análisis de sensibilidad del capítulo anterior. Este trabajo teórico-empírico es original y es tema para una publicación que actualmente se encuentra en proceso de escritura.

Los dispositivos diseñados no pueden manipularse en ambientes comunes sin ser degradados o destruidos, por esta razón se pensó en realizar un encapsulado de un RF MEMS shunt y el encapsulado de un desplazador de fase MEMS con líneas cargadas de bajo costo. El CNMB del INTI posee un proceso de encapsulado para dispositivos de baja

frecuencia. El trabajo que se presentó resolvió varios temas de este proceso para adaptarlo a aplicaciones de radiofrecuencia y microondas. Se fijaron criterios para la planaridad del prensado (con la temperatura y la presión determinadas), se resolvió el problema de la elección del marco, se hicieron los via holes con una fresa y se llenaron de tinta con una jeringa cargada con tinta conductora (realizar este proceso de forma manual es casi imposible por la cantidad de via holes y la precisión necesaria para colocar el conductor). Se dibujaron y simularon líneas de transmisión coplanares para probar el proceso (esta tarea se sigue desarrollando). Se realizó un diseño con el dispositivo “enterrado” entre capas de LTCC, se le colocaron dos stub a las líneas de acceso para adaptar la entrada con la salida de la placa del encapsulado, el conmutador figura bondiado. La respuesta fue muy buena al comparar la simulación del dispositivo encapsulado y del dispositivo desnudo.

La segunda parte de este mismo capítulo nos inspiró a diseñar un encapsulado veloz y de bajo costo del tipo flip-chip, para dispositivos de RF y microondas. Primero se realizó el diseño del dispositivo sobre una placa con líneas de acceso de RF con el bonding correspondiente. Luego, con técnicas de fabricación de PCB, se realizó la máscara simulada, y con un ataque químico de cloruro férrico conseguimos remover el excedente de cobre para obtener el PCB del encapsulado. Se realizó el Wire-Bonding con hilos de aluminio, según el diseño anteriormente desarrollado, el dispositivo se fijó con un pegamento especial para realizar el bonding, se diseñó una cavidad hueca con una impresora 3D de prototipado rápido y, en un ambiente de argón se colocó la tapa. La tarea de la fabricación se realizó en el laboratorio de microelectrónica de CITEDEF. Los resultados experimentales muestran que la degradación introducida por el encapsulado es despreciable. Esta parte de la tesis nos motivó a escribir una publicación por los innovadores y alentadores resultados que se obtuvieron (actualmente el paper está escrito y se está evaluando a qué revista enviarlo para su publicación).

De esta manera, se concluye que es posible hacer un encapsulado de un desplazador de fase MEMS con técnicas de PCB, Wire-Bonding y con una impresora 3D y disponer de este circuito integrándolo de manera flip-chip en una placa simple faz para un sistema más grande y con mayor complejidad.

Bibliografía

- [1] G. Rebeiz, *RF MEMS, Theory, Design, and, technology*. 2003. pp. 270.
- [2] M. Noda, Y. Sasaki, D. Popovici, and M. K. M. Okuyama, “A 20 GHz MOD-made BST thin film tunable phase shifter for phase adjustment of digital 360-degree PHEMT phase shifter,” 2005.
- [3] D.Resca, J.A.Lonac, R.Cignani, A.Raffo, A.Santarelli, G.Vannini, and F.Filicori, “Accurate EM-Based Modeling of Cascode FETs,” *IEEE Transactions on Microwave Theory and Techniques*, vol. 58, 2010.
- [4] D.Resca, J.A.Lonac, R.Cignani, A.Raffo, A.Santarelli, G.Vannini, and F.Filicori, “EM-based modeling of Cascode FETs suitable for MMIC design,” *MTT '09. IEEE MTT-S International Microwave Symposium Digest*, 2009.
- [5] V. diGiacomo, A.Santarelli, A.Raffo, P.A.Traverso, D.Schreurs, J.Lonac, D.Resca, G.Vannini, F.Filicori, and M.Pagani, “Accurate Nonlinear Electron Device Modelling for Cold FET Mixer Design,” *EuMIC 2008 European Microwave Integrated Circuit Conference*, 2008.
- [6] I.Melczarsky, J.A.Lonac, F.Filicori, and A.Santarelli, “Accurate Nonlinear Electron Device Modelling for Cold FET Mixer Design,” *IEEE Transactions on Microwave Theory and Techniques*, vol. 56, 2008.
- [7] A.Raffo, J.A.Lonac, S.Menghi, and R.Cignani, “Comparison between equivalent-circuit and black-box non-linear models for microwave electron devices,” *EGAAS 2005 European Gallium Arsenide and Other Semiconductor Application Symposium*, 2005.
- [8] A.Raffo, J.Lonac, D.Resca, S.Monaco, A.Santarelli, and G.Vannini, “Comparison of electron device models based on operation-specific metrics,” *APMC 2005 Asia-Pacific Conference Proceedings Microwave Conference Proceedings* , vol. 4, 2005.
- [9] C.Florian, R.P.Paganelli, and J.A.Lonac, “12 Watt X-band MMIC HPA and Driver Amplifiers in InGaP-GaAs HBT Technology for Space SAR T/R Modules,” *Transactions on Microwave Theory and Techniques*, vol. 60, 2012.
- [10] I.Melczarky, J.A.Lonac, and R.P.Paganelli, “State-of-the-Art X-band MMIC Power Amplifiers Using InGaP/GaAs HBTs for space Applications,” *32ndESA Antenna Workshop on Antennas for Space Applications, NoordwijZ*, 2010.

- [11] J.A.Lonac, R. A.Santarell and, and F.Filicori, “Numerically efficient design of highly linear microwave power amplifiers,” *34th European Microwave Conference*, vol. 1, 2004.
- [12] J. A. Lonac, I. Melczarsky, and R. P. Paganelli, “Simple method for characterizing linear multi-port microstrip structures,” *Cambridge International Journal of Microwave and Wireless Technologies* , vol. 3, no. 10, 2011.
- [13] J.A.Lonac, I.Melczarsky, and R.P.Paganelli, “On wafer multi-port linear characterization of passive structures using a standard 2-port VNA,” *European Microwave Conference(EuMC)*, 2010.
- [14] I.Melczarsky, J.A.Lonac, and F.Filicori, “Electrical measurement of the junction temperature and thermal resistance of HBTs,” *IEEE Microwave and Wireless Components Letters*, vol. 16, 2006.
- [15] M. N. O. Sadiku, *Elementos de electromagnetismo*. 2003. p. 486. ISBN: 978-91-637-4473-0.
- [16] L. Larson, R. Hacket, M. Melendes, and R. Lohr, “Micromachined microwave actuator (MIMAC) technology-a new tuning for microwave integrated circuits,” *Microwave and Millimeter-Wave Monolithic Circuits Symposium Digest, Boston, MA.*, 1991.
- [17] S. K. Koul and B. Bhat, “Microwave and Millimeter Wave Phase Shifters Semiconductor and Delay Line Phase Shifters.Volume II.,” *Artech House, Inc*, 1991. pp. 419-421.
- [18] S. K. Koul and B. Bhat, “Microwave and Millimeter Wave Phase Shifters Semiconductor and Delay Line Phase Shifters. Volume II.,” *Artech House, Inc*, 1991. pp. 493-506.
- [19] J. White, “Diode phase shifters for array antennas,” *IEEE Trans. on Microwave Theory and Tech*, vol. 2.
- [20] G. Merletti, J. Bonaparte, and S. Ortíz, “Integrated simulations of a mems-based phased array antenna,” *Mecánica computacional*, vol. XXX, 2011.
- [21] T. M. Hancock and G. M. Rebeiz, “A 12-GHz SiGe phase shifter with integrated LNA,” *IEEE Transactions on Microwave Theory and Techniques*, vol. 53, pp. 977 – 983, 2005. Issue: 3.
- [22] I. J. Bahl and M. Dayton, “A Ku-band 4-bit Compact Octave Bandwidth GaAs MMIC Phase Shifter,” *Microwave Journal*, 2008.
- [23] B. Margesin and F. Giacomozzi, “Technical memo(preliminary). Layout rules for **RF MEMS REV.8** implemented on L-EDITTM Tanner Tools (RF-MEMS switching technology; RFS.1 rev.I,”
- [24] S. D. Senturia, *Microsystem Design*. 2002. pp. 453.

- [25] C. Longo, D. D. D. Lima, D. Gasulla, C. Arrieta, G. A. Merletti, and J. Lonac, "Osciladores controlados por tensión para VHF en banda L," *Argencom 2016 IEEE*, *aceptado*, 2016.
- [26] S. Ivanov, V. Peshlov, and N. Stoianov, "Investigation of ground coplanar line on ro4003 substrate 0.51 mm," in *32nd European Microwave Conference 2002*, (Milan, Italy), pp. 1–4, 2002.
- [27] A. H. Assisi, "Applying electromagnetic simulation to optimize via hole separation in a conductor-backed coplanar waveguide," in *Radio Science Conference, 2009. NRSC 2009. National*, (Cairo, Egypt), pp. 1–8, 2009.
- [28] A. J. Araujo, "Análisis y síntesis de redes lineales I," *Facultad Regional Haedo*, 2001. pp. 428-549.
- [29] N. Balabanian, T. A. Bickart, and S. Seshu, *Teoría de redes eléctricas*. fourth edition ed., 1993. pp. 553-561.
- [30] S. D. Senturia, *Microsystem Design*. 2002. pp. 50-54.
- [31] R. F. Pierret, *Semiconductor Device Fundamentals*. 1996.
- [32] Y. J. Ko, J. Y. Park, and J. U. Bu, "Integrated 3-bit RF MEMS phase shifter with constant phase shift for active phased array antennas in satellite broadcasting systems," vol. 2, 2003.
- [33] M. U. Afzal, A. A. Qureshi, M. A. Tara, and T. Taqueer, "Modeling and simulation of an x-band planar phased array antenna," *CJMW2011 Proceedings*, vol. 14, pp. 327–344, 2000.
- [34] G. L. Tan, R. E. Mihailovich, J. B. Hacker, J. F. DeNatale, and G. M. Rebeiz, "A very-low-loss 2-bit X-Band RF MEMS phase shifter," *IEEE International Microwave Symposium Digest, Seattle, WA*, 2002.
- [35] P. Hindle, "The State of RF/Microwave Switches," *Microwave Journal*, 2010.
- [36] S. Duffy, C. Bozler, S. Rabe, J. Knecht, L. Travis, P. Wyatt, C. Keast, and M. Gouker, "MEMS Microswitches for Reconfigurable Microwave Circuitry," *IEEE Microwave and Wireless Components Letters*, vol. 11, no. 3, 2001.
- [37] K. J. RANGRA, G. Soncini, and B. Margesin, "Electrostatic Low Actuation Voltage RF-MEMS Switches for Telecommunication," *Ph.D, IRST Trento*.
- [38] J. Lonac and G. Merletti, "Parametric analysis on the design of RF MEMS series switches.," *European Scientific Journal (ESJ)*, no. 3, pp. 248–257, 2015.
- [39] J. B. Muldavin and G. M. Rebeiz, "High-Isolation CPW MEMS Shunt Switches—Part 1: Modeling," *IEEE Transactions on Microwave Theory and Techniques*, vol. 48, no. 6, 2000.
- [40] J. Bonaparte, G. Sentoni, and G. Merletti, "Medición y análisis estadístico para la caracterización de RF MEMS," *II Congreso de microelectrónica aplicada 2011*.

- [41] I. J. Bahl and K. C. Gupta, "Design of loaded-line p-i-n diode phase shifter circuits," *IEEE Trans. Microwave Theory Tech.*, vol. 28, 1980.
- [42] W. A. Davis, "Design equations and bandwidths of loaded-line phase shifters," *IEEE Trans. Microwave Theory Tech.*, vol. 22, 1974.
- [43] F. A. González, "Diseño, fabricación y caracterización de una red reconfigurable de alimentación de antenas tipo slotline.," *Proyecto de fin de carrera ingeniería en telecomunicación.*
- [44] R. F. Harrington, "Time-Harmonic Electromagnetic Fields," *IEEE Press. series on Electromagnetic Wave Theory*, 2001. pp. 317-362.
- [45] G. Taguchi, "Introduction to quality engineering, design quality into products and processes," *Asian Productivity Organization.*
- [46] G. Taguchi, "System of experimental design," *Unipub/Kraus International Publications, White Plain.*
- [47] "Agilent network analysis applying the 8510 trl calibration for non-coaxial measurements," *Application note Product Note 8510-8A.*
- [48] H. Takasu, F. Sasaki, M. Kawano, and S. Kamihashi, "Ka-Band low loss and high power handling GaAs PIN diode MMIC phase shifter for reflect-type phased array systems," *IEEE MTT-S International Microwave Symposium Digest, Anaheim, CA*, 1999.
- [49] Shimizu and Jones, "Coupled-Transmission-Line Directional Couplers," *Trans. on Microwave Theory and Techniques*, vol. 6.
- [50] J.P. Shelton, J. Wolfe, and R. Wagoner, "Tandem Couplers and Phase Shifters for Multioctave Bandwidth," *Microwaves*, vol. 4.
- [51] W.P. Ou, "Design Equations for an Interdigitated Directional Coupler," *IEEE Trans., Microwave Theory Tech.*, vol. 23.
- [52] J.P. Shelton, "Impedances of offset parallel-coupled strip transmission lines," *IEEE Trans.*, vol. MTT-14.
- [53] D. Müller, S. Reiss, A. L. H. Masslert and A. Tessimann t, T. Zwick, and I. Kallfass, "A H-Band reflective-type phase shifter MMIC for ISM-Band applications," *2014 IEEE MTT-S International Microwave Symposium (IMS2014).*
- [54] K. Miyaguchi, M. Hieda, K. Nakahara, H. Kurusu, M. Nii, M. Kasahara, T. Takagi, and S. Urasaki, "An Ultra-Broad-Band Reflection-Type Phase-Shifter MMIC With Series and Parallel LC Circuits," *IEEE Transactions on Microwave Theory and Techniques 2001*, vol. 49, no. 12.
- [55] F. S. Larosa, L. Fuentes, and J. J. Bonaparte, "A MEMS X-BAND capacitive directional coupler," *Proceedings of the School of Micro-Nanoelectronic, Technology and Applications 2010.*

- [56] P.-S. Huang and H.-C. Lu, "Broadband Low Phase Error Phase Shifter Using High-Pass Network With a Coupled Line Section," *IEEE Microwave and Wireless Components Letters*, vol. 25.
- [57] A. M. Abbosh, "Compact Tunable Reflection Phase Shifters Using Short Section of Coupled Lines," *IEEE Transactions on Microwave Theory and Techniques*, vol. 60, no. 8.
- [58] G. Yang, Z. Ying-bin, B. Lu, and Q. Ran, "Design and Modeling of 4-bit MEMS Switched-line Phase Shifter," *Electronics, Communications and Control (ICECC), 2011 International Conference on*.
- [59] J. A. Lonac and G. A. Merletti, "Implementation of a logical inverter using RF MEMS Switch technology," *Argencom 2016 IEEE, aceptado*.
- [60] S. Dey and S. K. Koul, "Reliability Analysis of Ku-Band 5-bit Phase Shifters Using MEMS SP4T and SPDT Switches," *IEEE Transactions on Microwave Theory and Techniques*, vol. 63.
- [61] G. Merletti, J. Lonac, N. Quintieri, and J. Ortíz, "Desplazadores de fase fijos para RF y microondas: diseño, fabricación y caracterización," *Memorias del Congreso de microelectrónica aplicada 2015 (UEA 2015), San Justo, Argentina*.
- [62] A. A. Roy, J. M. Môm, and D. T. Kureve, "Effect of dielectric constant on the design of rectangular microstrip antenna," *2013 IEEE International Conference on Emerging and Sustainable Technologies for Power and ICT in a Developing Society*, vol. 53, 2013.
- [63] J. Coonrod, C. AZ, and B. Rautio, "Comparing microstrip and cpw performance," *Microwave Journal*, vol. 55, pp. 74–82, 2012.
- [64] J. C. Rautio, Fellow, and S. Arvas, "Measurement of Planar Substrate Uniaxial Anisotropy," *IEEE Transactions on Microwave Theory and Techniques*, vol. 57, 2009.
- [65] N. K. DAS, S. M. VODA, and D. M. POZAR, "Two Methods for the Measurement of Substrate Dielectric Constant," *IEEE Transactions on Microwave Theory and Techniques*, vol. 35, July 1987.
- [66] B. C. Wadell, "Transmission lines Design Handbook," *Artech Print on Demand*, May 1991.
- [67] K. il Kim, J.-M. Kim, J.-M. Kim, C.-W. Baek, and Y.-K. Kim, "Packaging method for rf mems devices using ltcc capping substrate and bcb adhesive bonding," vol. 1, 2005.
- [68] Y. Wei, S. Zhaopeng, Y. Shenglin, and X. Lianzhong, "Development of microwave hermetic packages using cavity in ltcc for phased-array antenna," 2009.
- [69] P. Barnwell and M. P. O'Neill, "Integrated microwave structures using an advanced thick-film technology," *Radio and Wireless Conference, 1999. RAWCON 99. 1999 IEEE, Denver, CO*, 1999.

- [70] S. Huan, D. Kong, and J. Zhou, "Analysis on the Reference Ground in LTCC Multilayer Packaging," *Microwave, Antenna, Propagation, and EMC Technologies for Wireless Communications (MAPE), 2011 IEEE 4th International Symposium on Beijing*, 2011.
- [71] M. Miao, R. Fang, X. Zhang, B. Ninga, F. Mu, Z. Li, W. Xiang, and Y. Jin, "Micromachined cavity-based bandpass filter and suspended planar slow-wave structure for vacuum-microelectronic millimeter-wave/thz microsystem embedded in ltcc packaging substrates," 2015.
- [72] P. Karioja, K. Kautio, J. Ollila, K. Keränen, M. Karppinen, V. Heikkinen, T. Jaakkola, and M. Lahti, "Mems, moems, rf-mems and photonics packaging based on ltcc technology," 2014.
- [73] M. Ihle, S. Ziesche, F. Roscher, B. Capraro, and U. Partsch, "Reliable wafer-level-bonding method for mems packaging using ltcc interposers," 2013.
- [74] J. Li, X. Zhang, L. Liu, and L. Han, "Interfacial Characteristics and Dynamic Process of Au- and Cu-Wire Bonding and Overhang Bonding in Microelectronics Packaging," *Journal of Microelectromechanical Systems*, vol. 22, 2013.
- [75] S. Tanaka, S. Matsuzaki, M. Mohri, A. Okada, H. Fukushi, and M. Esashi, "Wafer-level hermetic packaging technology for mems using anodically-bondable ltcc wafer," 2011.
- [76] T. S. Horng, S. M. Wu, H. H. Huang, and C. T. C. and C.P. Hung, "Modeling and evaluating leadframe CSPs for RFICs in wireless applications," *Proceeding of the 51st Electronic Components and Technology Conference*.
- [77] D. Thompson, N. Kingsley, G. Wang, J. Papapolymerou, and M. M. Tentzeris, "RF characteristics of thin film liquid crystal polymer (LCP) packages for RF MEMS and MMIC integration," *2005 IEEE MTT-S International Microwave Symposium Digest*.
- [78] B. Hunt and L. Devlin, "LTCC for RF modules," *Packaging and Interconnects at Microwave and mm-Wave Frequencies (Ref. No. 2000/083) IEEE Seminar*.
- [79] S. Pinel, K. Lim, M. Maeng, M. F. Davis, R. Li, M. Tentzeris, and J. Laskar, "RF System-on-Package (SOP) Development for compact low cost Wireless Front-end systems," *32nd European Microwave Conference*.
- [80] F. M. Ozkeskin, S. Choi, K. Sarabandi, and Y. B. Gianchandani, "Batch-Fabricated High-Power RF Microrelays With Direct On-PCB Packages," *Journal of Microelectromechanical Systems*, vol. 21.
- [81] J. Kennedy, "Surface mount components reduce equipment cost," *Applied Microwave and Wireless*, vol. 13, 2001.
- [82] G. Merletti, J. Lonac, J. Ortíz, C. Longo, D. Casulla, D. DeLima, and C. Arrieta, "Novel Approach for Simple, Fast, and Cheap Packaging of MEMS and MMIC," *Proceedings en proceso de evaluación Argencom IEEE*.

- [83] X. j. He, Q. Wu, B. s. Jin, M. x. Song, and J. h. Yin, “Influence of wafer level packaging modes on rf performance of mems phase shifters,” 2006.
- [84] “Data Sheet Hittite HMC543LCB,” <http://goo.gl/6znrkV>.

Apéndice A

Conversión de parámetros

Para facilitar los cálculos entre diferentes parámetros de cuádrupolos se diseñó un programa en MatLAB para tal fin. En la figura A.1 puede verse la ventana principal del programa, a la izquierda se colocan los parámetros a convertir (datos), a la derecha se obtienen los resultados, en el ejemplo en particular mostrado se tienen los datos de una matriz $ABCD$ y se ven los datos de la matriz de dispersión, parámetros S .



Figura A.1: Pantalla del programa de conversión de parámetros.

Apéndice B

Matriz $ABCD$ de una línea de transmisión

B.1. Obtención de parámetros $ABCD$ de una línea de transmisión

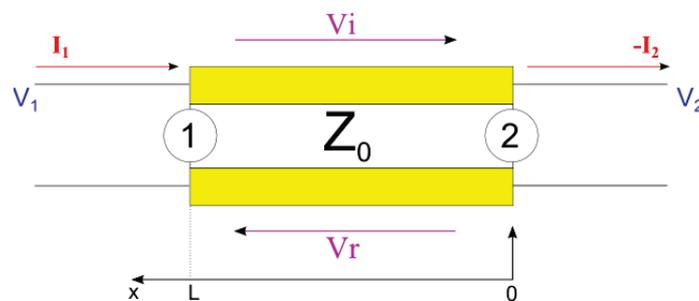


Figura B.1: Esquema de una línea de transmisión.

En la figura B.1 puede verse un esquema de una línea de transmisión. Los cables representados por líneas se consideran de longitud infinitesimal (no aportan nada al cálculo).

Para calcular la línea de transmisión en alta frecuencia deben usarse parámetros distribuidos (*teoría electromagnética*), esto se debe a que la longitud de la línea (L) es de las dimensiones, aproximadamente, de la longitud de onda (λ).



Recordando la matriz a $ABCD$ de un cuadripolo por definición

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix} \quad (\text{B.1})$$

Una consideración que debe tenerse en cuenta es que la tensión $V_{(x,t)}$ consta de una tensión incidente (V_i) y de una tensión reflejada (V_r)

Con pérdidas $\gamma = \alpha + j\beta^1$

$$\begin{cases} V_{(x,t)} = V_{(x)}e^{j\omega t} = (V_i e^{\gamma x} + V_r e^{-\gamma x}) e^{j\omega t} \\ I_{(x,t)} = I_{(x)}e^{j\omega t} = \left(\frac{V_i}{Z_0} e^{\gamma x} - \frac{V_r}{Z_0} e^{-\gamma x} \right) e^{j\omega t} \end{cases}$$

Sin pérdidas $\gamma = j\beta$

$$\begin{cases} V_{(x,t)} = V_{(x)}e^{j\omega t} = V_i e^{j(\omega t + \beta x)} + V_r e^{j(\omega t - \beta x)} \\ I_{(x,t)} = I_{(x)}e^{j\omega t} = \frac{V_i}{Z_0} e^{j(\omega t + \beta x)} - \frac{V_r}{Z_0} e^{j(\omega t - \beta x)} \end{cases}$$

B.1.1. Línea de transmisión sin pérdidas

La primera condición de contorno se toma sobre la salida, *Puerto 2* donde $x = 0$

$$V_{(0)} = V_i + V_r = V_2 \quad (\text{B.2})$$

$$I_{(0)} = \frac{V_i}{Z_0} - \frac{V_r}{Z_0} = (-I_2) \quad (\text{B.3})$$

La segunda condición de contorno se toma sobre la entrada, *Puerto 1* donde $x = l$

$$V_{(l)} = V_i e^{j\beta l} + V_r e^{-j\beta l} \quad (\text{B.4})$$

Como $\beta l = \theta$ queda

$$V_{(l)} = V_i e^{j\theta} + V_r e^{-j\theta} = V_1 \quad (\text{B.5})$$

¹Donde α es la atenuación y β es la rotación de fase



$$I_{(l)} = \frac{V_i}{Z_0} e^{j\theta} - \frac{V_r}{Z_0} e^{-j\theta} = I_1 \quad (\text{B.6})$$

La definición de parámetros $ABCD$ nos impone dos condiciones, $-I_2 = 0$ y $V_2 = 0$, es por esta razón que se analizan las tensiones y las corrientes en estas condiciones de contorno.

B.1.1.1. Circuito abierto

A circuito abierto $-I_2 = 0$ entonces $\frac{V_i}{Z_0} = \frac{V_r}{Z_0}$ por lo tanto $V_i = V_r$; $\Gamma_l = \frac{V_r}{V_i} = 1$

$$V_2 = 2V_i \quad (\text{B.7})$$

Haciendo este reemplazo en la expresión B.5 se obtiene:

$$V_1 = V_i (e^{j\theta} + e^{-j\theta}) = V_2 \left(\frac{e^{j\theta} + e^{-j\theta}}{2} \right) \quad (\text{B.8})$$

Aplicando Euler a la expresión B.8

$$\boxed{V_1 = V_2 \cos(\theta) \Rightarrow \left. \frac{V_1}{V_2} \right]_{(-i2=0)} = A = \cos(\theta)} \quad (\text{B.9})$$

Análogamente

$$I_1 = \frac{V_i}{Z_0} (e^{j\theta} - e^{-j\theta}) = \frac{V_2}{Z_0} \left(\frac{e^{j\theta} - e^{-j\theta}}{2} \right) \quad (\text{B.10})$$

Aplicando Euler a la expresión B.10

$$\boxed{I_1 = \frac{V_2}{Z_0} (j \operatorname{sen} \theta) \Rightarrow \left. \frac{I_1}{V_2} \right]_{(-i2=0)} = C = \frac{j}{Z_0} \operatorname{sen}(\theta)} \quad (\text{B.11})$$

B.1.1.2. Cortocircuito

En Cortocircuito $V_2 = 0$ entonces $V_i = -V_r$; $\Gamma_{(l)} = -1$

$$-I_2 = \frac{2V_i}{Z_0} \Rightarrow V_i = \frac{(-I_2)Z_0}{2} \quad (\text{B.12})$$



$$V_1 = V_i (e^{j\theta} - e^{-j\theta}) \quad (\text{B.13})$$

$$I_1 = \frac{V_i}{Z_0} (e^{j\theta} + e^{-j\theta}) \quad (\text{B.14})$$

$$V_1 = (-I_2)Z_0 \left(\frac{e^{j\theta} - e^{-j\theta}}{2} \right) \quad (\text{B.15})$$

Aplicando Euler a la expresión B.15

$$\boxed{V_1 = (-I_2)jZ_0 \text{sen}(\theta) \Rightarrow \left. \frac{V_1}{-I_2} \right|_{(V_2=0)} = B = jZ_0 \text{sen}(\theta)} \quad (\text{B.16})$$

$$I_1 = \frac{(-I_2)Z_0}{Z_0} \left(\frac{e^{j\theta} + e^{-j\theta}}{2} \right) \quad (\text{B.17})$$

Aplicando Euler a la expresión B.17

$$\boxed{I_1 = (-I_2)\text{cos}(\theta) \Rightarrow \left. \frac{I_1}{-I_2} \right|_{(V_2=0)} = D = \text{cos}(\theta)} \quad (\text{B.18})$$

Por lo tanto la matriz $ABCD$ o de un tramo de una línea de transmisión sin pérdidas, $\gamma = \beta l$, es:

$$\boxed{\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} \text{cos}(\beta l) & jZ_0 \text{sen}(\beta l) \\ jY_0 \text{sen}(\beta l) & \text{cos}(\beta l) \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix}} \quad (\text{B.19})$$

B.1.2. Línea de transmisión con pequeñas pérdidas

Para una línea de transmisión con pequeñas pérdidas, α deja de ser cero, $\gamma = \alpha + j\beta$:

$$\begin{cases} V_{(x,t)} = V_{(x)}e^{j\omega t} = (V_i e^{\gamma x} + V_r e^{-\gamma x}) e^{j\omega t} \\ I_{(x,t)} = I_{(x)}e^{j\omega t} = \left(\frac{V_i}{Z_0} e^{\gamma x} - \frac{V_r}{Z_0} e^{-\gamma x} \right) e^{j\omega t} \end{cases}$$

La primera condición de contorno se toma sobre la salida, *Puerto 2* donde $x = 0$



$$V_0 = V_i + V_r = V_2 \quad (\text{B.20})$$

$$I_0 = \frac{V_i}{Z_0} - \frac{V_r}{Z_0} = (-I_2) \quad (\text{B.21})$$

La segunda condición de contorno se toma sobre la entrada, *Puerto 1* donde $x = l$

$$\begin{cases} V_l = V_i e^{\gamma l} + V_r e^{-\gamma l} = V_1 \\ I_l = \frac{V_i}{Z_0} e^{\gamma l} - \frac{V_r}{Z_0} e^{-\gamma l} = I_1 \end{cases}$$

Por lo tanto la matriz $ABCD$ de un tramo de una línea de transmisión con pequeñas pérdidas es:

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} \cosh(\gamma) & Z_0 \sinh(\gamma) \\ Y_0 \sinh(\gamma) & \cosh(\gamma) \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix} \quad (\text{B.22})$$

Apéndice C

Descripción de una antena de arreglo de fases

Contenidos

C.1. Introducción	216
C.2. Necesidad	216
C.3. Subsistemas	217

C.1. Introducción

Una antena de arreglos de fase está formada por un conjunto de elementos radiantes. Las ondas emitidas por estos elementos se combinan en el espacio formando el patrón de radiación total del arreglo. La clave del funcionamiento de este tipo de antena está en la posibilidad de modificar la forma del patrón complejo de radiación en forma electrónica ajustando de manera conveniente la amplitud de fase que se inyecta en cada elemento.

C.2. Necesidad

El diseño de una antena de arreglos de fase surge como una solución a la necesidad de disminuir el peso y de evitar las partes móviles de las clásicas antenas de radar. Cuando se

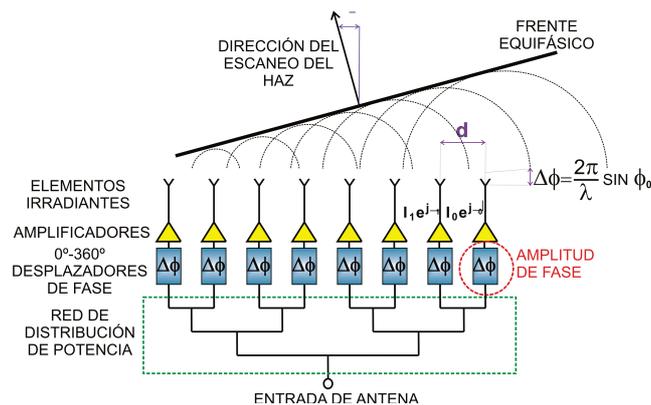


Figura C.1: Esquema genérico de una antena de arreglos de fase (phased array antenna) con la indicación de los cuatro subsistemas que la componen; red de alimentación, desplazadores de fase, amplificadores y elementos irradiantes.

trata de aplicaciones espaciales los movimientos de una antena mecánica pueden desviar al satélite de su órbita haciendo necesaria una corrección de posición con el consecuente consumo de combustible.

Las antenas de arreglos de fase no poseen partes móviles, en consecuencia pueden escanear miles de grados por segundo, lo suficientemente veloz para permitir el seguimiento simultáneo de varios objetivos individuales y a la vez continuar periódicamente con la vigilancia de amplio espectro. Este tipo de antena permite engrosar el haz para una búsqueda general, concentrar el haz para el seguimiento de objetivos particulares o incluso dividir el sistema en dos o más radares virtuales.

C.3. Subsistemas

Las cuatro partes o subsistemas que forman la antena (figura C.1) son: la red de alimentación, es la encargada de llevar la energía a cada antena individual, los desplazadores de fase son los responsables de retrasar la señal y así modificar el frente equifásico que es perpendicular a la dirección de escaneo del haz. La etapa de amplificación se ocupa de elevar la potencia de la señal. Finalmente los elementos irradiantes son los encargados de transferir la energía electromagnética al espacio libre.

Apéndice D

Deducción de ecuaciones de las susceptancias y de los parámetros S_{11} y S_{21} para los desplazadores de fase MEMS con líneas cargadas

El enfoque que utiliza la matriz transmisión ($ABCD$) de la estructura de la figura 3.23 resulta más fácil analizar el circuito como la cascada de tres bloques. Los resultados finales se expresan como parámetros S ya que es el formato en que se realizan las mediciones en RF y microondas.

Se toma como hipótesis simplificada que el tramo de línea de transmisión no tiene pérdidas, se tiene una admitancia shunt, un tramo de línea y otra admitancia shunt. Bajo estas condiciones la matriz transmisión total es la siguiente:

$$\theta = \beta l \quad (D.1)$$

$$ABCD_{TOTAL} = \begin{pmatrix} 1 & 0 \\ Y_{si} & 1 \end{pmatrix} \begin{pmatrix} \cos(\theta) & jZ_c \operatorname{sen}(\theta) \\ jY_c \operatorname{sen}(\theta) & \cos(\theta) \end{pmatrix} \begin{pmatrix} 1 & 0 \\ Y_{si} & 1 \end{pmatrix} \quad (D.2)$$

Con $Y_{si} = G_{si} + jB_{si}$, reemplazando esta última expresión en la ecuación D.2 y operando se obtiene:

$$ABCD_{TOTAL} = \begin{pmatrix} \cos(\theta) - B_{si}Z_c \text{sen}(\theta) + jG_{si}Z_c \text{sen}(\theta) \\ 2G_{si}(\cos(\theta) - B_{si}Z_c \text{sen}(\theta)) + jZ_c[2B_{si}Y_c \cos(\theta) + (Y_c^2 + G_{si}^2 - B_{si}^2)\text{sen}(\theta)] \\ jZ_c \text{sen}(\theta) \\ \cos(\theta) - B_{si}Z_c \text{sen}(\theta) + jG_{si} \text{sen}(\theta) \end{pmatrix} \quad (D.3)$$

Por lo tanto los parámetros A , B , C y D de la matriz $ABCD_{TOTAL}$ son:

$$A = D = \cos(\theta) - B_{si}Z_c \text{sen}(\theta) + jG_{si} \text{sen}(\theta) \quad (D.4)$$

$$B = jZ_c \text{sen}(\theta) \quad (D.5)$$

$$C = 2G_{si}(\cos(\theta) - B_{si}Z_c \text{sen}(\theta)) + jZ_c[2B_{si}Y_c \cos(\theta) + (Y_c^2 + G_{si}^2 - B_{si}^2)\text{sen}(\theta)] \quad (D.6)$$

Si se considera $i = 0$ e $i = 1$ se tiene un desplazador de fase de un bit.

La matriz $ABCD_{TOTAL}$ cumple con las condiciones propias de un circuito pasivo, recíproco y simétrico, esto se justifica con la igualdad del parámetro A con el parámetro D .

$$S_{11} = S_{22} \Rightarrow \frac{BY_0 - CZ_0}{2A + BY_0 + CZ_0} \quad (D.7)$$

$$S_{11} = S_{22} \Rightarrow \frac{BY_0 - CZ_0}{2A + BY_0 + CZ_0} \quad (D.8)$$

$$S_{12} = S_{21} \Rightarrow \frac{2}{2A + BY_0 + CZ_0} \quad (D.9)$$

Reemplazando los parámetros de transmisión de la matriz D.3 en las expresiones D.8 y considerando que las admitancias en D.9 son reactivas puras (red sin pérdidas) se pueden obtener las expresiones para los parámetros S o de scattering.

$$G_{si} = 0$$

Si se impone la condición de la adaptación de impedancia perfecta en los dos puertos de la red, los coeficientes de reflexión deberán ser iguales a cero, esto se muestra en la expresión D.19.

$$S_{11} = S_{22} = 0 \Rightarrow \frac{BY_0 - CZ_0}{2A + BY_0 + CZ_0} = 0 \Rightarrow BY_0 - CZ_0 = 0 \quad (\text{D.10})$$

$$\boxed{Y_0 B = Z_0 C} \quad (\text{D.11})$$

Entonces si $BY_0 = CZ_0$ es la condición de la adaptación en ambos puertos.

Reemplazando B y C por las expresiones obtenidas en la matriz de transmisión D.3 para el caso de admitancias reactivas puras.

$$A = D = \cos(\theta) - B_{si} Z_c \text{sen}(\theta) \quad (\text{D.12})$$

$$B = j Z_c \text{sen}(\theta) \quad (\text{D.13})$$

$$C = j Z_c [2 B_{si} Y_c \cos(\theta) + (Y_c^2 - B_{si}^2) \text{sen}(\theta)] \quad (\text{D.14})$$

Con adaptación

$$BY_0 = CZ_0 \Rightarrow j Z_c \text{sen}(\theta) Y_0 = j Z_c [2 B_{si} Y_c \cos(\theta) + (Y_c^2 - B_{si}^2) \text{sen}(\theta)] Z_0 \quad (\text{D.15})$$

Como $Y_0 = \frac{1}{Z_0}$

Para adaptación

$$2B_{si}Y_c \cos(\theta) = (B_{si}^2 + Y_0^2 - Y_c^2) \operatorname{sen}(\theta) \quad (\text{D.16})$$

Con estas condiciones se puede recalcular el parámetro S_{21} en módulo y fase.

Para cada caso se tiene:

$$B_{(i)}Y_0 = C_{(i)}Z_0 \Rightarrow S_{21(i)} = \frac{2}{2(A_{(i)} + B_{(i)}Y_0)} \Rightarrow S_{21} = \frac{1}{(A_{(i)} + B_{(i)}Y_0)} \quad (\text{D.17})$$

Reemplazando A y B en la expresión de $S_{21(i)} = |S_{21(i)}|e^{j\phi_{21(i)}}$ Se puede demostrar que en condiciones de adaptación:

$$|S_{21(i)}| = 1 \quad (\text{D.18})$$

(ver apéndice 2, capítulo D).

Si se impone la condición de la adaptación de impedancia perfecta en los dos puertos de la red, los coeficientes de reflexión deberán ser iguales a cero, esto se muestra en la expresión D.19.

$$S_{11} = S_{22} = 0 \Rightarrow \frac{BY_0 - CZ_0}{2A + BY_0 + CZ_0} = 0 \Rightarrow BY_0 - CZ_0 = 0 \quad (\text{D.19})$$

$$Y_0B = Z_0C \quad (\text{D.20})$$

Entonces si $BY_0 = CZ_0$ es la condición de la adaptación en ambos puertos.

Reemplazando B y C por las expresiones obtenidas en la matriz de transmisión D.3 para el caso de admitancias reactivas puras.

$$A = D = \cos(\theta) - B_{si}Z_c \operatorname{sen}(\theta) \quad (\text{D.21})$$

$$B = jZ_c \text{sen}(\theta) \quad (\text{D.22})$$

$$C = jZ_c [2B_{si}Y_c \cos(\theta) + (Y_c^2 - B_{si}^2) \text{sen}(\theta)] \quad (\text{D.23})$$

Con adaptación

$$BY_0 = CZ_0 \Rightarrow jZ_c \text{sen}(\theta)Y_0 = jZ_c [2B_{si}Y_c \cos(\theta) + (Y_c^2 - B_{si}^2) \text{sen}(\theta)]Z_0 \quad (\text{D.24})$$

Como $Y_0 = \frac{1}{Z_0}$

Para adaptación

$$2B_{si}Y_c \cos(\theta) = (B_{si}^2 + Y_0^2 - Y_c^2) \text{sen}(\theta) \quad (\text{D.25})$$

Con estas condiciones se puede recalcular el parámetro S_{21} en módulo y fase.

Para cada caso se tiene:

$$B_{(i)}Y_0 = C_{(i)}Z_0 \Rightarrow S_{21(i)} = \frac{2}{2(A_{(i)} + B_{(i)}Y_0)} \Rightarrow S_{21} = \frac{1}{(A_{(i)} + B_{(i)}Y_0)} \quad (\text{D.26})$$

Reemplazando A y B en la expresión de $S_{21(i)} = |S_{21(i)}|e^{j\phi_{21(i)}}$ Se puede demostrar que en condiciones de adaptación:

$$|S_{21(i)}| = 1 \quad (\text{D.27})$$

(ver apéndice 2, capítulo D).

$$\text{Con } \sqrt{(\cos(\theta) - B_{si}Z_c \text{sen}(\theta))^2 + (Z_c Y_0 \text{sen}(\theta))^2} = 1$$

$$|S_{21(i)}| = \frac{1}{\sqrt{(\cos(\theta) - B_{si}Z_c \text{sen}(\theta))^2 + (Z_c Y_0 \text{sen}(\theta))^2}} = 1 \Rightarrow$$

$$\Rightarrow S_{21(i)} = \cos(\theta) - B_{si}Z_c \text{sen}(\theta) - jZ_c Y_0 \text{sen}(\theta) \quad (\text{D.28})$$

Visto de otro punto de vista:

$$\cos\phi_{21(i)} = \cos(\theta) - B_{si}Z_c \text{sen}(\theta) \quad (\text{D.29})$$

$$\text{sen}\phi_{21(i)} = -Z_c Y_0 \text{sen}(\theta) \quad (\text{D.30})$$

Las expresiones D.29 y D.30 indican que el seno(ϕ_{21}) de la fase del parámetro de transmisión no varía con el estado que adopte la red, esto significa que el seno(ϕ_{21}) es independiente del valor de i , no sucede lo mismo con el coseno.

La gráfica polar de la figura D.1 aclara lo expuesto.

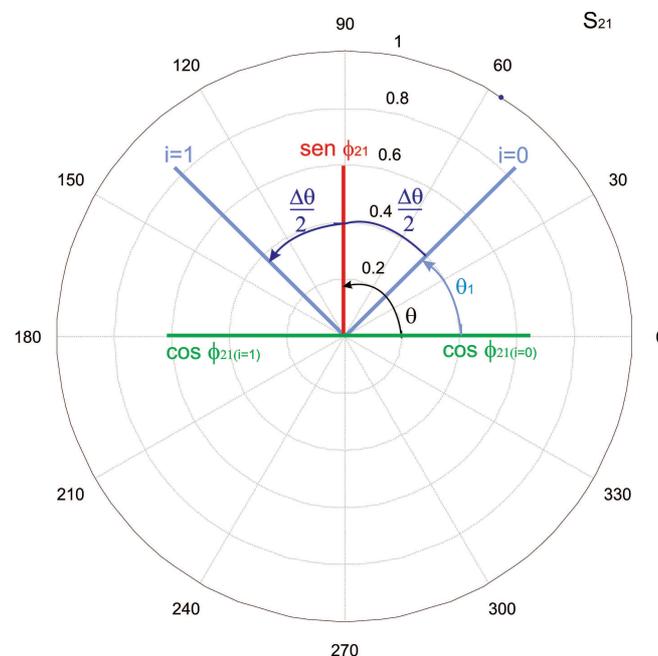


Figura D.1: Proyecciones del seno y del coseno de ϕ_{21} en el gráfico polar de S_{21}

Se observa que las proyecciones sobre los ejes de abscisas y ordenadas del vector com-

plejo S_{21} , adopta valores simétricos para los dos estados de i (0 y 1), y la parte imaginaria no varía con el cambio de estado.

El análisis de la figura D.1 y las ecuaciones D.29 y D.30, indican que la fase relativa del circuito de un bit definida como la fase en el estado ON ($i = 1$) respecto al ($i = 0$), puede considerarse como el doble de una excursión simétrica de la fase respecto a -90° ($\phi/2$).

Si lo expresado se traduce en una manipulación de las ecuaciones, se obtiene lo siguiente

$$\text{Fase relativa : } \Delta\phi_i = \phi_{21(i=1)} - \phi_{21(i=0)} \quad (\text{D.31})$$

$$\phi_{21(i=0)} = \frac{\pi}{2} - \frac{\phi}{2} \quad (\text{D.32})$$

$$\phi_{21(i=1)} = \frac{\pi}{2} + \frac{\phi}{2} \quad (\text{D.33})$$

Entonces

$$\phi_{21(i)} = \frac{\phi}{2}(-1)^i - \frac{\pi}{2} \quad (\text{D.34})$$

Por lo tanto

$$\Delta\phi_i = -\frac{\pi}{2} - \frac{\phi}{2} + \frac{\pi}{2} - \frac{\phi}{2} \quad (\text{D.35})$$

Resolución en fase (diferencia entre dos bits consecutivos)

$$|\Delta\phi_i| = |\phi| \quad (\text{D.36})$$

Para este desarrollo se trabaja con las expresiones de la fase para los dos estados bajo consideración y

$$\cos\phi_{21(i)} = \cos(\theta) - B_{si}Z_c \text{sen}(\theta) \quad (\text{D.37})$$

Trabajando con las expresiones

$$\text{sen}\phi_{21(i)} = -Z_c Y_0 \text{sen}\theta \quad (\text{D.38})$$

Operando

$$\phi_{21(i)} = \frac{\phi}{2}(-1)^i + \frac{\Delta\pi}{2} \quad (\text{D.39})$$

De D.38 y D.39 se tiene

$$\text{sen}\left(\frac{\phi}{2}(-1)^i + \frac{\Delta\pi}{2}\right) = -Z_c Y_0 \text{sen}\theta \quad (\text{D.40})$$

Por la propiedad del seno del ángulo doble

$$\text{sen}\left(\frac{\pi}{2} + \frac{\Delta\phi}{2}(-1)^i\right) = \text{sen}\left(\frac{\pi}{2}\right) \cos\left(\frac{\Delta\phi}{2}(-1)^i\right) + \cos\left(\frac{\pi}{2}\right) \text{sen}\left(\frac{\Delta\phi}{2}(-1)^i\right) \quad (\text{D.41})$$

Entonces

$$\text{sen}\left(\frac{\pi}{2} + \frac{\Delta\phi}{2}(-1)^i\right) = \cos\left(\frac{\Delta\phi}{2}(-1)^i\right) = -Z_c Y_0 \text{sen}\theta \quad (\text{D.42})$$

$$\cos\left(\frac{\Delta\phi}{2}(-1)^i\right) = -\frac{1}{Y_c} Y_0 \text{sen}\theta \quad (\text{D.43})$$

$$Y_c = -Y_0 \text{sen}\theta \sec\frac{\Delta\phi}{2}(-1)^i \quad (\text{D.44})$$

La expresión D.44 conforma una ecuación de diseño del desplazador de fase, que permite obtener la admitancia característica del tramo de línea de transmisión principal. En tanto la otra ecuación es

$$\cos\phi_{21(i)} = \cos(\theta) - B_{si} Z_c \text{sen}(\theta) \quad (\text{D.45})$$

$$\cos\left(\frac{\pi}{2} + \frac{\Delta\phi}{2}(-1)^i\right) = \cos\left(\frac{\pi}{2}\right)\cos\left(\frac{\Delta\phi}{2}(-1)^i\right) - \operatorname{sen}\left(\frac{\pi}{2}\right)\operatorname{sen}\left(\frac{\Delta\phi}{2}(-1)^i\right) \quad (\text{D.46})$$

$$\cos\left(\frac{\pi}{2} + \frac{\Delta\phi}{2}(-1)^i\right) = -\operatorname{sen}\left(\frac{\Delta\phi}{2}(-1)^i\right) \quad (\text{D.47})$$

De las expresiones D.46 y D.47 se obtiene la D.48

$$-\operatorname{sen}\left(\frac{\Delta\phi}{2}(-1)^i\right) = \cos(\theta) - B_{si}Z_c\operatorname{sen}(\theta) \quad (\text{D.48})$$

Despejando B_{si}

$$B_{si} = \frac{-\operatorname{sen}\left(\frac{\Delta\phi}{2}(-1)^i\right) - \cos(\theta)}{\operatorname{sen}(\theta)Z_c} \quad (\text{D.49})$$

$$B_{si} = \frac{(-\operatorname{sen}\left(\frac{\Delta\phi}{2}(-1)^i\right) - \cos(\theta))(-Y_0)\operatorname{sen}\theta\operatorname{sec}\left(\frac{\Delta\phi}{2}(-1)^i\right)}{\operatorname{sen}\theta} \quad (\text{D.50})$$

Se obtiene

$$B_{si} = \left[\operatorname{sen}\left(\frac{\Delta\phi}{2}(-1)^i\right)\operatorname{sec}\left(\frac{\Delta\phi}{2}(-1)^i\right) + \cos(\theta)\operatorname{sec}\left(\frac{\Delta\phi}{2}(-1)^i\right) \right] Y_0 \quad (\text{D.51})$$

Finalmente

$$B_{si} = Y_0 \operatorname{tg}\left(\frac{\Delta\phi}{2}(-1)^i\right) + \cos(\theta)\operatorname{sec}\left(\frac{\Delta\phi}{2}(-1)^i\right) \quad (\text{D.52})$$

Como en la Clase III $\theta = \frac{\pi}{2}$ la ecuación de diseño D.52 queda como lo expresa la ecuación D.53

$$B_{si} = Y_0 \operatorname{tg}\left(\frac{\Delta\phi}{2}(-1)^i\right) \quad (\text{D.53})$$

Hasta aquí se han desarrollado dos ecuaciones de diseño para desplazadores de fase de

un bit, que trabajan en condiciones de adaptación en la entrada (puerto 1) y en la salida (puerto 2).

Estas ecuaciones de diseño son las que se emplearon para obtener los valores numéricos que se utilizaron para aproximar desplazadores de fase MEMS ($5,625^\circ$, $11,25^\circ$ y $22,5^\circ$). A partir de estos valores analíticos se simularon varios modelos, ajustando los parámetros para obtener la mayor exactitud de los desplazamientos deseados.

En la figura D.2 pueden verse las diferentes clases de S_{21} de topologías de desplazadores de fases con tramos de líneas cargados. La opción que se utilizó en el presente trabajo es el de clase 3, este tiene la ventaja de que $\theta = 90^\circ$ y que $\Delta\phi = -\Delta\phi$.

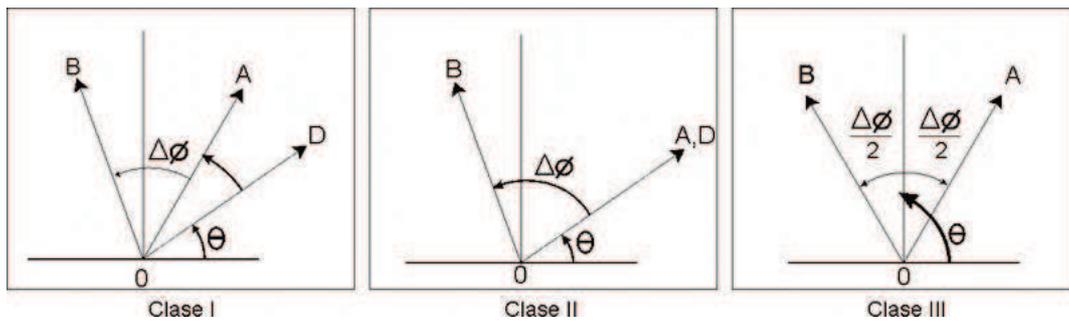


Figura D.2: Localización de las fases de S_{21} para dos cargas diferentes (distintas susceptancias eléctricas B).[1]

Para la realización de los distintos desplazadores se optó por la topología como la de la figura 3.23, una línea de transmisión con dos stubs. Estos stubs conmutarán sus susceptancias eléctricas (B) y de esta manera conmutarán la fase.

Se calcula la susceptancia B_1 con la ecuación de diseño D.53

$$B_1 = Y_0 \operatorname{tg} \left(\frac{\Delta\phi}{2} \right) = 20 \operatorname{mS} \cdot \operatorname{tg}(2,8125^\circ) \quad (\text{D.54})$$

Operando se obtiene

$$B_1 = 0,9825 \operatorname{mS} \quad (\text{D.55})$$

Se calcula la susceptancia B_1 con la ecuación de diseño D.53

$$B_1 = Y_0 \operatorname{tg} \left(\frac{\Delta\phi}{2} \right) = 20mS \cdot \operatorname{tg}(5,625^\circ) \quad (\text{D.56})$$

Operando

$$B_1 = 1,9698mS \quad (\text{D.57})$$

Se calcula la susceptancia B_1 con la ecuación de diseño D.53

$$B_1 = Y_0 \operatorname{tg} \left(\frac{\Delta\phi}{2} \right) = 20mS \cdot \operatorname{tg}(11,25^\circ) \quad (\text{D.58})$$

Operando

$$B_1 = 3,9782mS \quad (\text{D.59})$$

Apéndice E

Justificación del parámetro S_{21} en condición de adaptación

En este apartado se hará la justificación matemática que se utilizó en 3.12. La misma establece que en condiciones de adaptación de impedancia el módulo de $S_{21} = 1$ ($IL = 0dB$).

Donde $ABCD$ son los parámetros transmisión por estar la conexión realizada en cascada, i son los dos estados, 1 y 0 e Y_0 es la admitancia característica.

Se define Z_c como la impedancia característica de la línea principal del desplazador y a θ como la fase de la misma línea.

$$B_{(i)}Y_0 = C_{(i)}Z_0 \Rightarrow S_{21(i)} = \frac{2}{2(A_{(i)} + B_{(i)}Y_0)} \Rightarrow \boxed{S_{21} = \frac{1}{A_{(i)} + B_{(i)}Y_0}} \quad (\text{E.1})$$

$$S_{21} = \frac{1}{\cos\theta - B_{si}Z_c\text{sen}\theta + jZ_cY_0\text{sen}\theta} \quad (\text{E.2})$$

$$|S_{21}| = \frac{1}{|A_{(i)} + B_{(i)}Y_0|} \Rightarrow |S_{21}| = \frac{1}{\sqrt{(\cos\theta - B_{si}Z_c\text{sen}\theta)^2 + (Z_cY_0\text{sen}\theta)^2}} \quad (\text{E.3})$$

$$|S_{21}| = \frac{1}{\sqrt{(\cos\theta)^2 - 2B_{si}Z_c\text{sen}\theta\cos\theta + (B_{si}Z_c\text{sen}\theta)^2 + (Z_cY_0\text{sen}\theta)^2}} \quad (\text{E.4})$$

$$|S_{21}| = \frac{1}{\sqrt{(\cos\theta)^2 + (B_{si}^2 + Y_0)Z_c^2(\text{sen}\theta)^2 - 2B_{si}Z_c\text{sen}\theta\cos\theta}} \quad (\text{E.5})$$

Además de la expresión D.25 tenemos

$$(B_{si}^2 + Y_0^2)Z_c^2\text{sen}\theta = \frac{2B_{si}Y_c\cos\theta}{\text{sen}\theta} + Y_c \quad (\text{E.6})$$

Por lo tanto

$$|S_{21}| = \frac{1}{\sqrt{(\cos\theta)^2 + \left(\frac{2B_{si}Y_c\cos\theta}{\text{sen}\theta} + Y_c^2\right) Z_c^2(\text{sen}\theta)^2 - 2B_{si}Z_c\text{sen}\theta\cos\theta}} \quad (\text{E.7})$$

$$|S_{21}| = \frac{1}{\sqrt{(\cos\theta)^2 + \left(\frac{2B_{si}Y_c\cos\theta}{\text{sen}\theta} + Y_c^2\right) Z_c(\text{sen}\theta)^2 - 2B_{si}Z_c\text{sen}\theta\cos\theta}} \quad (\text{E.8})$$

Vale la pena recordar que $Y_c = 1/Z_c$

$$|S_{21}| = \frac{1}{\sqrt{(\cos\theta)^2 + 2B_{si}Y_cZ_c^2\cos\theta\text{sen}\theta + Y_c^2Z_c^2(\text{sen}\theta)^2 - 2B_{si}Z_c\text{sen}\theta\cos\theta}} \quad (\text{E.9})$$

Haciendo las cancelaciones correspondientes

$$|S_{21}| = \frac{1}{\sqrt{(\cos\theta)^2 + (\text{sen}\theta)^2}} \quad (\text{E.10})$$

$$\boxed{|S_{21}| = 1} \quad (\text{E.11})$$

Apéndice F

Proceso de fabricación de TRENTO

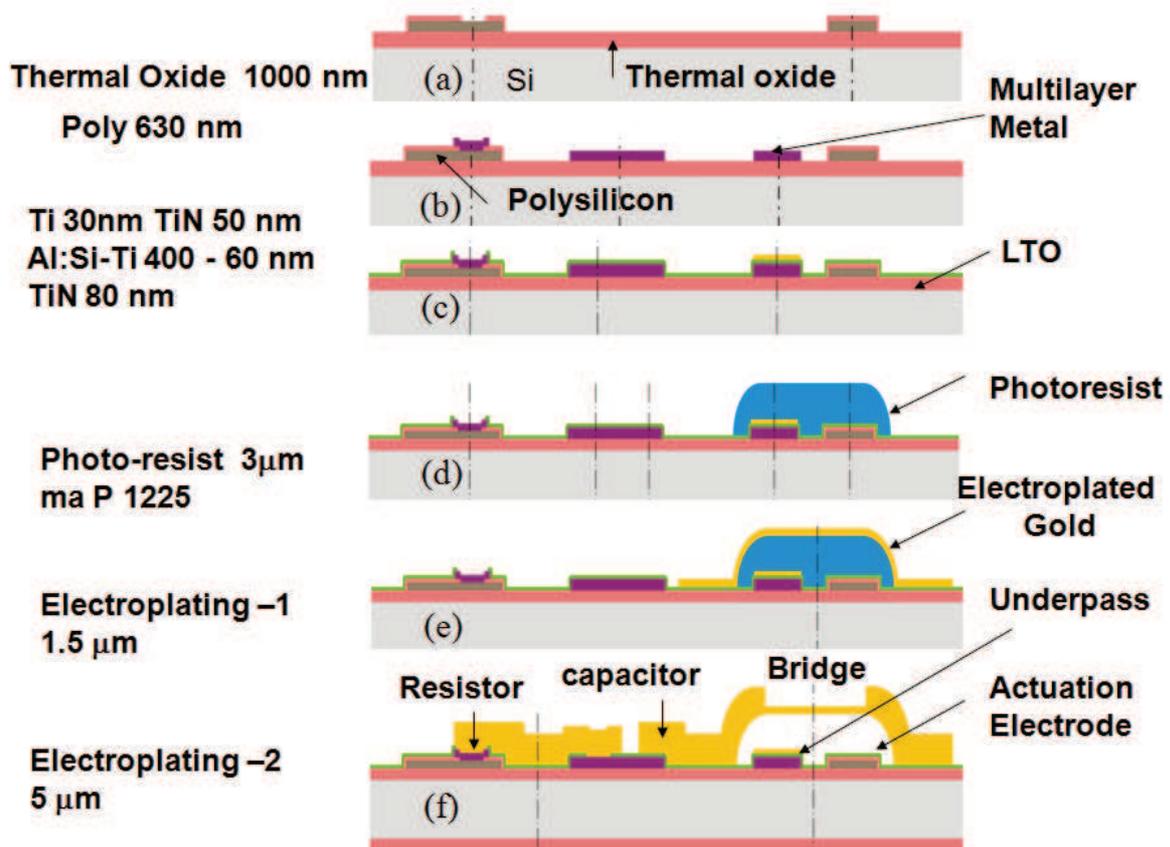


Figura F.1: Proceso de fabricación de los RFMS shunt de Trento.

Esta explicación no es una descripción exacta ya que el proceso posee algunas variaciones. Estas variaciones se hicieron para preservar los secretos de confidencialidad que poseen

las Foundries. Este apéndice refuerza la explicación de dispositivos RFMS.

En estos seis pasos se esquematiza el proceso de fabricación de los RFMS. Vale la pena aclarar que este es un resumen ya que el proceso consta de 70 pasos y de 7 máscaras litográficas.

Como sustrato se dispone de silicio de alta resistividad, por oxidación térmica le crece un acapa muy fina de dióxido de silicio (máscara Poly). Paso **a**.

En el segundo paso graficado se coloca un multi metal (paso **b**).

En el tercer paso si pone una fina capa representada de color verde y es la correspondiente a la máscara TiN. Esta capa tiene la función de adherir el oro y la fotoresina. Puede verse en este gráfico la fina y pequeña capa de oro que será parte inferior del capacitor de capas paralelas que se formará al finalizar.

En el paso **d** se colocan $3\mu m$ de fotoresina, la misma es la que le va a dar la altura a la membrana, color azul.

Por electroplateado se deposita oro. Este oro es que forma la membrana, se deposita sobre la fotoresina.

En el paso **f** se coloca una segunda capa de oro para darle fuerza mecánica a toda la estructura, en especial a los anclajes de la membrana. Es este paso se removi6 la resina. En este figura se ve como queda el perfil terminado de toda la estructura.[?].

